

半導體基礎元件

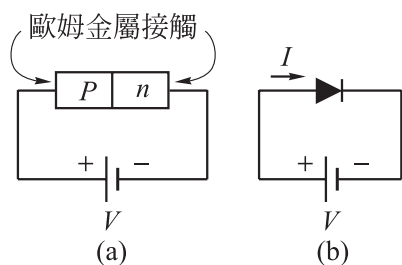
P 型半導體與 *N* 型半導體相接，形成 *PN* 介面，是建構所有半導體元件的基礎。

- | | |
|-----------------|------------|
| 4-1 二極體 | 4-5 半導體記憶體 |
| 4-2 雙載子電晶體 | 4-6 電阻 |
| 4-3 金氧半場效電晶體 | 4-7 電容 |
| 4-4 互補型金氧半場效電晶體 | 4-8 電感 |

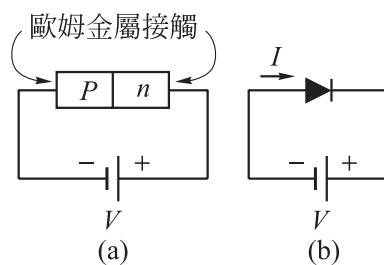
積體電路中使用的元件有二極體，雙載子電晶體、金氧半場效電晶體、互補型金氧半場效電晶體、記憶體、電阻、電容、電感。故有所謂雙載子電晶體積體電路，金氧半場效電晶體積體電路，互補型金氧半場效電晶體積體電路等。電阻、電容、電感因所佔面積大，在積體電路盡量少用。本章之目的在介紹這些元件之基本工作原理。

4-1 二極體 (Diode)

當 *P* 型半導體與 *N* 型半導體接在一起，就形成二極體，*P* 型半導體端接上正偏壓，*N* 型半導體端接上負偏壓，電流就流通，這種狀態稱做順向偏壓如圖 4-1(a) 所示，其電路符號如圖 4-1(b) 所示。*P* 型半導體接上負偏壓，*N* 型半導體接上正偏壓，電流就不流通，這種狀態稱做逆向偏壓，如圖 4-2(a)、(b) 所示。利用這種特性，二極體就可使用於整流等應用中。



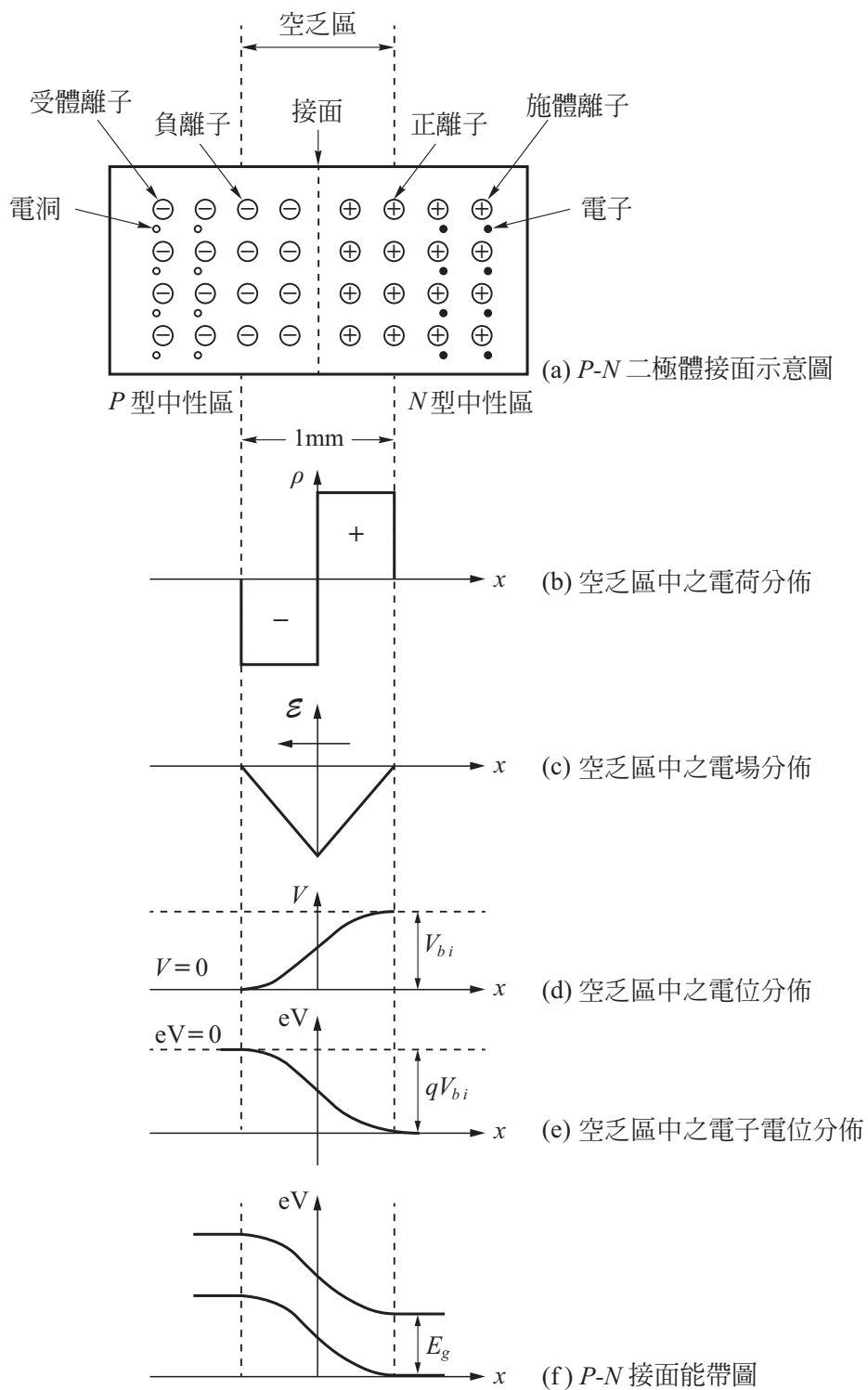
▲圖 4-1 順向偏壓之 P-N 二極體



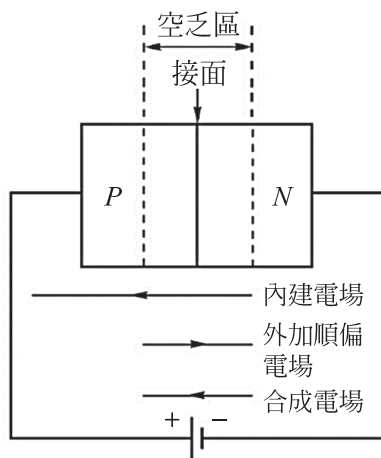
▲圖 4-2 逆向偏壓之 P-N 二極體

當 P 型半導體與 N 型半導體接在一起時， P 型半導體中之電洞與 N 型半導體中之電子向對方擴散，在接面附近之電洞與電子得以中和而消失，因此在接面兩旁形成沒有載子的區域，稱為空乏區 (depletion region) 如圖 4-3(a) 所示，在 P 型半導體空乏區留下帶負電的離子，在 N 型半導體空乏區留下帶正電的離子，電荷密度 (ρ) 如圖 4-3(b) 所示，在空乏區中建立起一電場，其強度 (\mathcal{E}) 如圖 4-3(c)，在接面處電場最強，電位 (V) 如圖 4-3(d)， P 區與 N 區的電位差稱為內建電位 (built-in potential) V_{bi} ，電位圖上下顛倒就得到電子電位 (eV)， P 區與 N 區的電子電位差為 qV_{bi} 如圖 4-3(e)，圖 4-3(e) 等距離向下移動 1.1 eV (矽的能隙) 畫曲線就得到矽的 P - N 接面能帶圖如圖 4-3(f)。電場方向由正離子趨向負離子，中性 P 型半導體中的電洞被空乏區電場排斥停留在 P 型半導體中，中性 N 型半導體中之電子被空乏區電場排斥停留在 N 型半導體中；此時，電子與電洞之擴散力與內建電場之排斥力達到平衡，沒有電流。

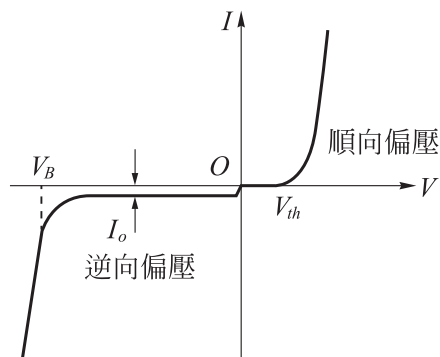
外加順向偏壓之電場與空乏區電場方向相反，如圖 4-4 所示，會降低空乏區電場強度，使電洞擴散力大於電場之排斥力，電洞得以擴散越過空乏區，使電流流動，同理電子得以流動，順向偏壓下電流隨電壓快速上升如圖 4-5 所示。逆向偏壓之電場與空乏區電場方向相同，故升高空乏區之電場強度，使電洞更難越過空乏區，無法流通。同理，電子亦無法流通。但是在圖 4-5 中，逆向偏壓下仍有電流 I_0 稱為逆向飽和電流或漏電流，其值很小約在微安培左右，主要由熱能在空乏區中不斷產生電子與電洞所引起。逆向偏壓高至某一電壓時使漏電流大幅增加，該電壓稱為崩潰電壓，係將共價鍵大幅打斷所致。而順向偏壓需加至某一電壓克服內建電位時，順向電流開始大幅增加，該電壓稱為開啓電壓 (約為 0.5 伏特)。順向偏壓之電場會將中性 P 型區之電洞與中性 N 型區之電子推靠近些，使空乏區窄些，逆向偏壓之電場會將中性 P 型區之電洞與中性 N 型區之電子拉開些，使空乏區寬些。



▲ 圖 4-3 (a) P - N 界面中、(b) 電荷密度、(c) 電場強度、(d) 電位、(e) 電子電位及 (f) 能帶圖之分佈



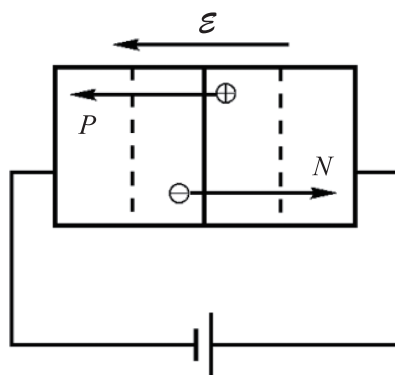
▲圖 4-4 順偏使內建電場減少



▲圖 4-5 P-N 二極體電流－電壓特性曲線

4-2 雙載子電晶體 (Bipolar Transistor)

P-N 接面在逆向偏壓下，電流不流通，若某一原因使 PN 接面在逆向偏壓下的空乏區中產生一電洞與電子對，則電洞會被空乏區中電場推向 P 型半導體，電子則推向 N 型半導體，若有外接電路，就有電流由 P-N 接面中流至外接電路，如圖 4-6 所示。該原因可為光照射（光之能量必須大於半導體之能隙），產生之電流就是光電流，半導體感測器等就是如此工作。有一些半導體感測器與太陽電池操作時用同樣工作原理，但不加逆向偏壓，只接一個負載。



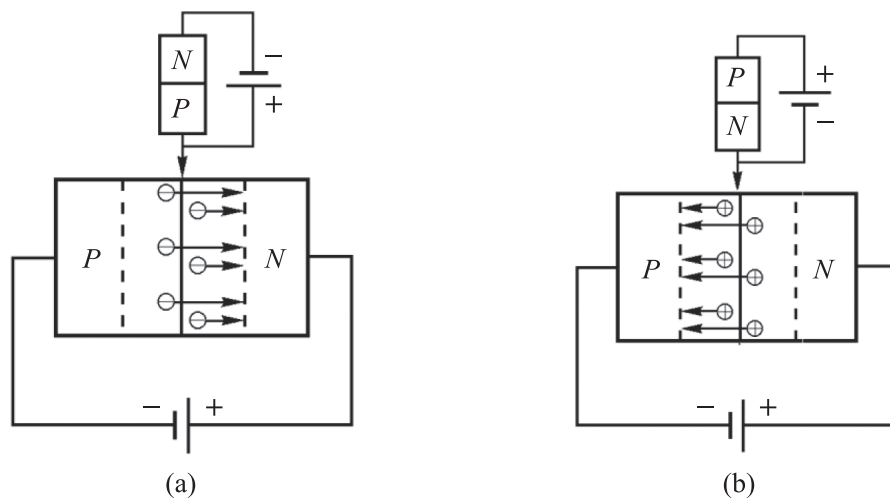
▲圖 4-6 有電子電洞出現在 P-N 接面逆向偏壓的空乏區中，形成電流

在空乏區中產生電子或電洞的另一方法，是使用操作在順向偏壓之 PN 接面所產生之電子流或電洞流入此逆向偏壓下 PN 接面空乏區中，所流入之電子或電洞即被空乏區中電場向外推出，如圖 4-7(a) 和 (b) 所示，將圖 4-7(a) 和 (b) 重新排列成圖 4-8(a) 和 (b) 就成為類似 NPN 和 PNP 雙載子電晶體。圖 4-8(a) 中順向偏壓下之 N 極射出電子，故稱為射極 (emitter, E 極)，逆向偏壓下之 N 極接收電子，故稱集極 (collector, C 極)，中間的 P 極稱為基極 (base, B 極)，用來控制電晶體增益。但是這是行不通的，因為逆向偏壓的二極體是不讓電流通的，因此沒有電流可以由射極流至集極。這可以將圖 4-8(a) 合併成圖 4-9(a) 來了解，可得知由射極來的電子經過基極時，由於基極太寬，向下流的阻抗遠小於向右流的阻抗，故電子均向下流出，集極得不到電子；若將基極變窄，如圖 4-10(a) 所示，使向下流的阻抗遠大於向右流的阻抗，則大部分電子向右流出，集極就得到電子，才成為一能工作的 NPN 雙載子電晶體。故雙載子電晶體之重要關鍵在基極寬度，基極愈窄，由基極向下流出的電子愈少，集極可得到的電子愈多，雙載子電晶體增益 β 愈大。

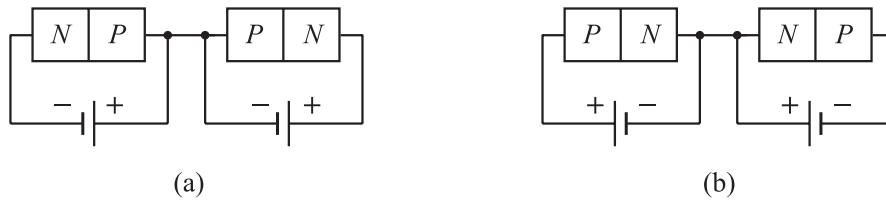
$$\beta = \frac{I_c}{I_b} \tag{4-1}$$

$$\text{增益} = \frac{\text{集極電流}}{\text{基極電流}} \tag{4-2}$$

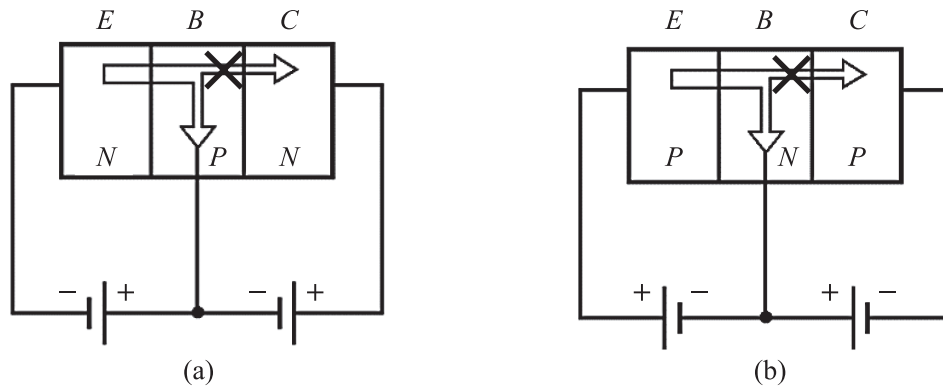
同樣的觀念由圖 4-7(b) 可推演出圖 4-8(b) 及圖 4-9(b) 之 PNP 雙載子電晶體。



▲ 圖 4-7 順向偏壓之 (a) $N-P$ 與 (b) $P-N$ 接面電流流入逆向偏壓 $P-N$ 接面空乏區中

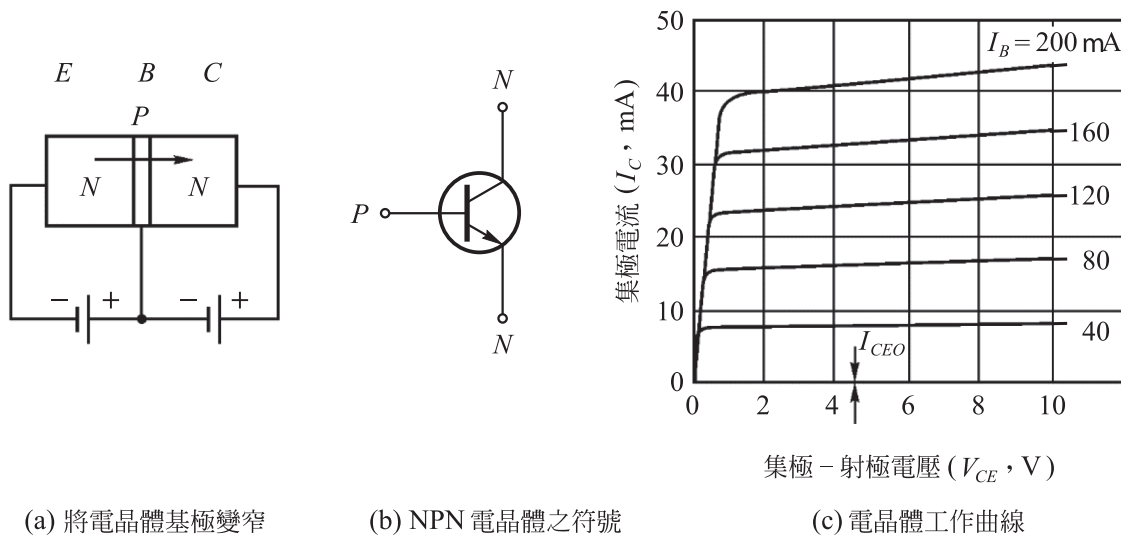


▲圖 4-8 (a)NPN 與 (b)PNP 類似雙載子電晶體

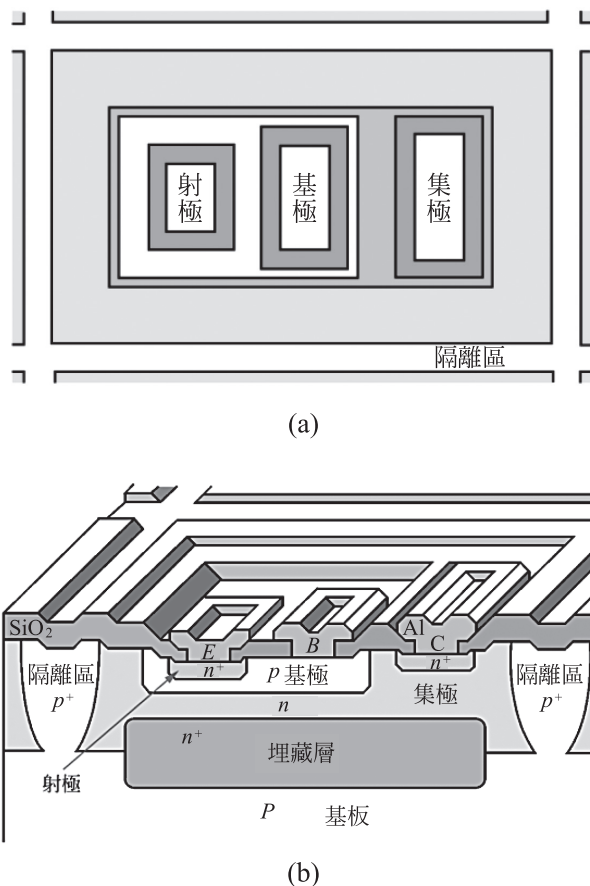


▲圖 4-9 (a)NPN 與 (b)PNP 類似雙載子電晶體合併圖

NPN 電晶體之符號及工作曲線如圖 4-10(b) 及 4-10(c) 所示，圖中 I_{CEO} 表示當 $I_B = 0$ 時 I_C 的電流，理論上 $I_B = 0$ 時 $I_C = 0$ ，所以 I_{CEO} 稱為漏電流，NPN 雙載子電晶體之俯視佈局及側視結構如圖 4-11(a)(b) 所示。同理可知 PNP 雙載子電晶體之工作原理，在此不多作敘述。



▲圖 4-10 NPN 雙載子電晶體之 (a) 工作概念，(b) 符號與 (c) 工作曲線



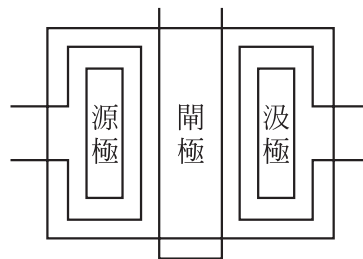
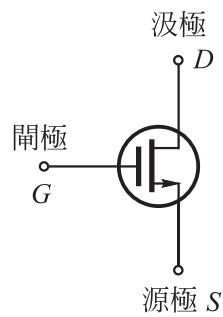
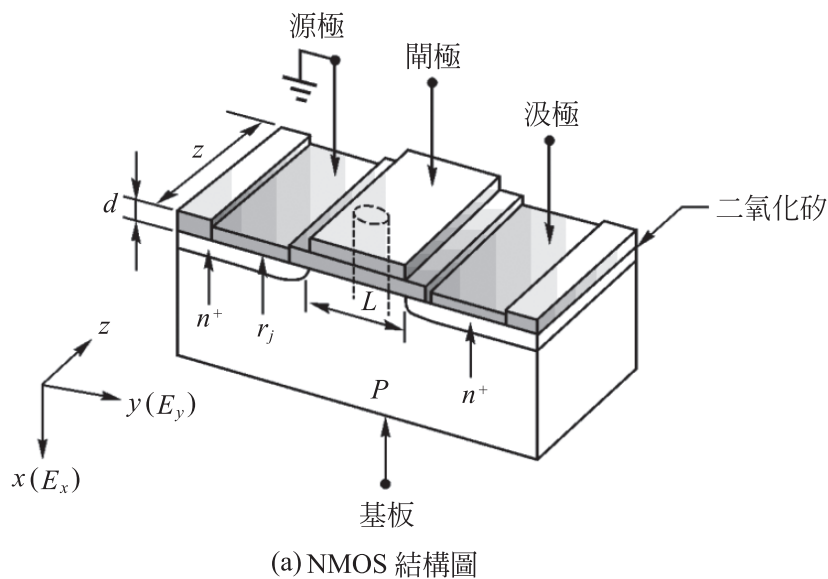
▲ 圖 4-11 NPN 雙載子電晶體 (a) 俯視佈局及 (b) 側視結構圖

4-3 金氧半場效電晶體

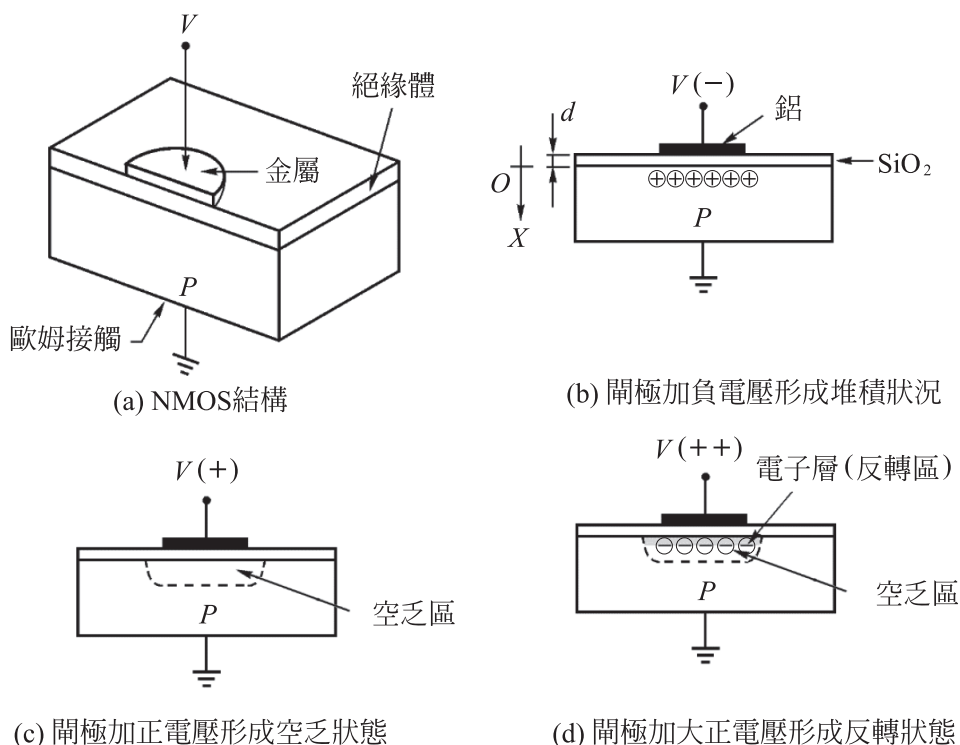
(MOSFET, Metal-Oxide-Semiconductor Field Effect Transistor)

當今使用最多的電晶體是金氧半場效電晶體 (metal-oxide-semiconductor field effect transistor, MOSFET)，簡稱 MOS，MOS 有 NMOS 及 PMOS 兩種，以 NMOS 為例，其結構、符號及佈局俯視圖，如圖 4-12(a)、(b)、(c) 所示。圖 4-12(a) 中，左邊有一源極，是送出載子的電極，如為 NMOS 就是送出電子的電極，如為 PMOS 就是送出電洞的電極。右邊有一汲極，是接收載子的電極，中間有一閘極，是控制其下半導體表面上通道的產生與否，使載子由源極送出經由通道進入汲極。將圖 4-12(a) NMOS 閘極中虛線部份拿出，如圖 4-13(a)，P 型基板接地，在閘極上加上負電壓，就會吸引基板中之電洞向上堆積在基板表面，這種狀態稱為堆積 (accumulation) 狀態，如圖 4-13(b)

所示。若閘極上加上正電壓，就會排斥基板中之電洞離開基板表面，在基板表面形成空乏區，這種狀態稱為空乏 (depletion) 狀態，如圖 4-13(c) 所示。若閘極上加上更大正電壓，除排斥基板中之電洞離開基板表面，更將基板中之少數載子電子吸至基板表面，使基板表面狀態成為 *N* 型與原來 *P* 型基板相反，這種狀態稱為反轉 (inversion) 狀態，如圖 4-13(d) 所示。同理，PMOS 之基板為 *N* 型半導體並接地，使基板表面狀態達到反轉狀態的條件是閘極加大的負電壓，除排斥基板中之電子離開基板表面，更將基板中之電洞吸至基板表面。



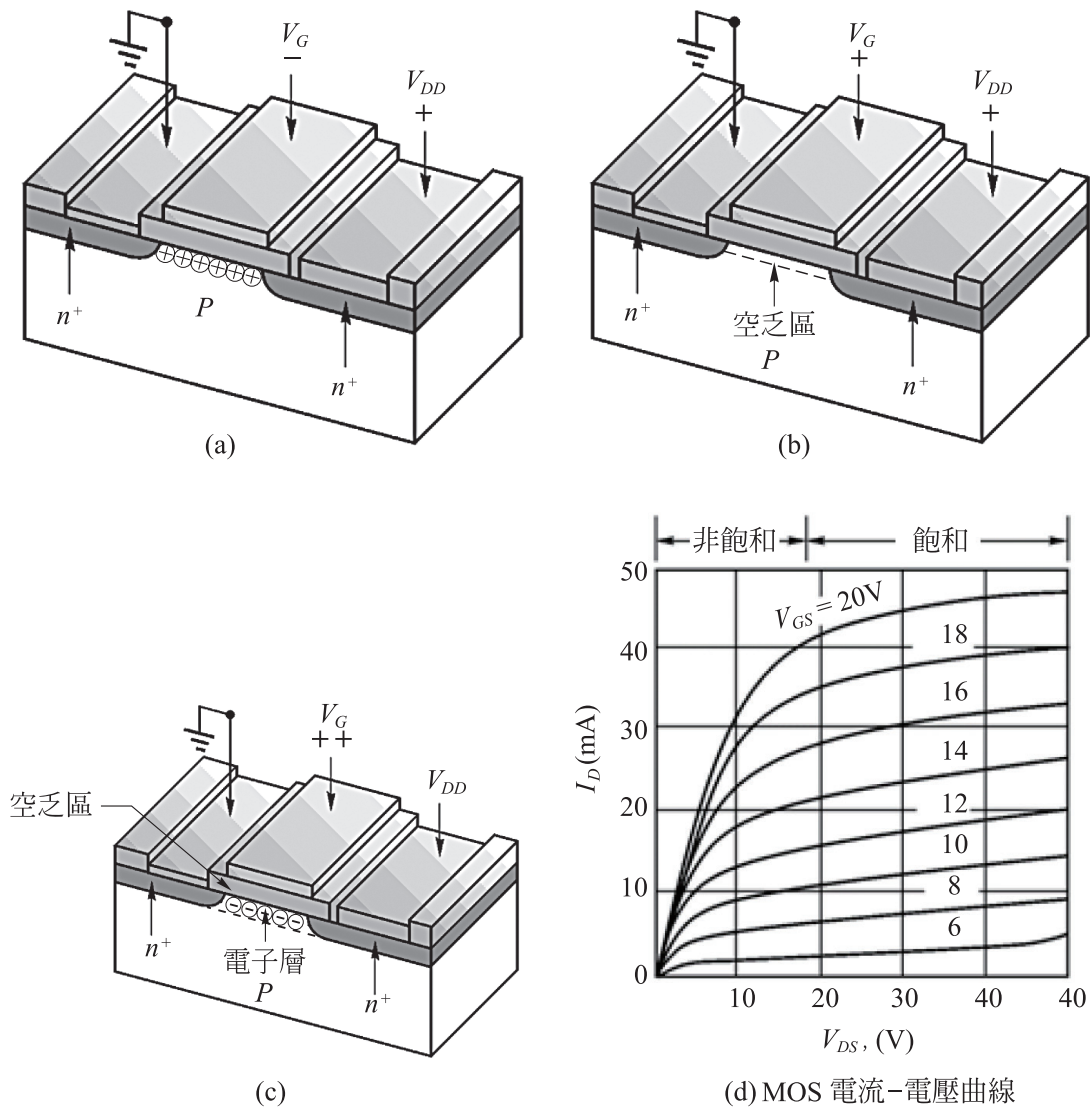
▲圖 4-12 NMOS(a) 結構圖；(b) 符號圖及 (c) 佈局俯視圖



▲ 圖 4-13 NMOS 結構不同偏壓狀態之效應

NMOS 電晶體中源極與汲極為 N 型區 (高摻雜濃度 n^+ ，以減少串聯電阻)，汲極—源極間加上正電壓 (稱為 V_{DS})，若閘極下為堆積狀態，源極與汲極間為二個背對背相接之 PN 二極體，電流無法流通如圖 4-14(a)。若閘極下為空乏狀態，源極與汲極間為一高電阻區，電流亦無法流通如圖 4-14(b)。若閘極下為反轉狀態，源極與汲極間則有一同為 N 型的通道 (channel)，電流可以流通如圖 4-14(c)，產生通道導電時，加在電晶體閘極上的最低電壓稱為臨界電壓 (threshold voltage)，NMOS 臨界電壓為正。NMOS 導通時，源極與汲極間為一電阻，電流隨 V_{DS} 增大而增大，為線性關係，其電壓—電流特性曲線 (也稱為輸出特性曲線) 如圖 4-14(d) 中低 V_{DS} 區所示。當 V_{DS} 增大至與閘極上正電壓相當時，閘極上靠近汲極端之正電壓就會被抵消，在基板上靠近汲極端之反轉狀態因此消失，這種狀態稱之為夾止 (pinch-off)，夾止區長度隨 V_{DS} 增加而增加，也就是說， V_{DS} 增加的電壓都消耗在所增加的夾止區中，故通道上的電壓降維持固定，汲極電流就維持固定不再增加，達到飽和電流，如圖 4-14(d) 中高 V_{DS} 區所示。

若在反轉狀態，閘極上正電壓愈大，通道就愈厚，即通道電阻就愈小，汲極電流就愈大。同理用於基板為 N 型之 PMOS。由於電子的遷移率遠高於電洞的遷移率，故同一尺寸下 NMOS 的電流遠高於 PMOS 的電流，NMOS 的速度遠高於 PMOS 的速度，也就是說，一般的應用都是使用 NMOS。



▲ 圖 4-14 NMOS(a) 堆積狀態 (b) 空乏狀態 (c) 反轉狀態 (d) 電流 - 電壓曲線

4-4

互補型金氧半場效電晶體

(CMOS, Complementary Metal-Oxide-Semiconductor Field-Effect Transistor)

將 NMOS 與 PMOS 串起來如圖 4-15(a) 所示，成為互補金氧半場效電晶體 (CMOS)。相對基板，NMOS 在閘極上加上大的正電壓達到反轉狀態產生通道，