

小特集

革新的半導体産業システム“ミニマルファブ” におけるプラズマテクノロジー

Plasma Technologies in an Innovative Semiconductor Industrial System: Minimal Fab

1. 超小型半導体産業システム・ミニマルファブ

1. Ultra-Small Semiconductor Industrial System: Minimal Fab

原 史朗^{1,2)}HARA Shiro^{1,2)}¹⁾国立研究開発法人産業技術総合研究所, ²⁾一般社団法人ミニマルファブ推進機構

(原稿受付: 2020年7月26日)

ハーフィンチウエハを用い、新たに開発した局所クリーン化技術を装備してクリーンルームを不要とした超小型デバイス製造システムであるミニマルファブについて、その概略を述べる。ミニマルファブでは、工場投資額を従来の1/1,000にすることから、多品種少量デバイスの製造に大変適している。同時に、デバイスプロセススピードが実質的に2桁速いことから、デバイス、材料、物理現象の研究とその応用開発に対しても、ミニマルファブは極めて有効である。ミニマルファブでは、実効面積約1 cm²という小さなウエハを用いるため、プロセス反応場のデメンジョンが既存の大口径プロセスとは全く異なる。このため、プラズマプロセスについては、ミニマルファブにおいて大いなる革新がなされようとしている。本章では主にミニマルファブの概要を述べ、続く各稿において、ミニマルファブを用いたプラズマ応用の実際が述べられる。

Keywords:

Minimal Fab, semiconductor production, plasma, MOS, MEMS, plasma etching, sputtering

1.1 はじめに

集積回路が発明されて以来[1, 2], 半導体デバイスの価値向上は微細加工とウエハの大口径化によって担われてきた。微細加工はスケーリング則[3]によって素子サイズを $1/k$ に微細化させると、集積回路の基本性能である素子の演算速度は k 倍に高速化する。大口径化については、有名なムーアの法則「半導体産業のニーズとそれに答える工場生産においては、1.5年から2年で、集積回路の機能(トランジスタ数等)が倍になる。」[4]がムーアによって提唱された。これに依拠して集積回路の素子数を増やすことで機能を向上させ、機能が高まれば応用先も増えるため、市場を永続的に拡大することができるであろう。この大方針に沿って、この半世紀の長きにわたり、3年に一度の微細化と約10年に一度の大口径化が行われてきた。

しかし2000年以降、微細化と大口径化が研究開発と工場設備投資の増大を招いて企業経営を圧迫するようになり、

その投資に見合う売上と利益を確保できない企業が続出した。僅かな勝ち組以外は儲からずに撤退する状況に陥った。その勝ち組は設備投資をさらに加速するために、大量に売れるデバイスだけを作るようになった。このため、2010年頃からは少量しか必要とされないデバイスはビジネス的に製造が困難な状況に陥っている。

また、半導体に関わる研究開発においても、クリーンルームとそこに設置する装置群、そしてオペレータと運営、これらにかかる費用が莫大なものになっており、かつ技術の熟成に膨大な時間が必要で、創造された新しい技術を実用に供することが極めて困難な、保守的な産業構造となってしまった。トップ企業のインテルですら、最先端のデザインルールでの工場生産についていけなくなっているのが現状である。このため、たとえば新しいプラズマ技術が生み出されても、それを半導体分野で使うことはほとんどあり得ない状況にある。

National Institute of Advanced Industrial Science and Technology (AIST), Minimal Fab Promoting Organization

author's e-mail: shiro-hara@aist.go.jp

以上述べた半導体産業の重大な課題は、研究開発と設備、それに生産に莫大な費用がかかることによって引き起こされた。そこで、我々は2008年の段階で、投資額を劇的に縮小する超小型半導体製造システムであるミニマルファブを提案した[5,6]。このシステムは1990年代に著者が開発していたガス遮断型局所クリーン化環境制御技術[7]を発展させたもので、実際に、クリーンルームを不要とすることを実現した[8,9]。現在では、プロセス装置と分析装置で約50種に及ぶミニマルファブ装置が開発され、ディスクリットデバイス、CMOS (Complementary Metal-Oxide Semiconductor) 簡易集積回路、MEMS (Micro Electro-Mechanical System) センサー、パッケージ等の試作ができるようになってきている。図1は産業技術総合研究所 (産総研)



図1 産業技術総合研究所のミニマルファブ。

にあるミニマルファブの写真である。2018年からはパッケージに関して民間のミニマルファブを活用した試作ファウンドリが受注試作を始めている。

1.2 ミニマルファブの定義と特長

ミニマルファブは、次の3つの基本要素を持っている[10]。①直径12.5 mm (約ハーフインチ)のウェハ、②人サイズ (H 144 cm×W 30 cm×D 45 cm)のプロセス装置、③クリーンルームを不要とする局所クリーン化搬送システムである (図2)。以上の3つの要素によって、半導体工場の設備投資額をおよそ1/1,000にする。ウェハ面積も直径300 mmの現行ウェハと比べておよそ1/1,000であるから、単位面積当たりの投資額が変わるわけではない。重要なことは、1/1,000の投資額で1ラインできるということである[11]。20 m四方の部屋があれば200台は入ってしまうととても小さなラインになる。搬送系とプロセス室を含むシステム全体がシンプルに設計されており、その分試作や生産にかかる時間は極めて速くなる。

また、開発と生産効率を高めるため、ミニマルファブの多くの部分は、標準化されている。標準化されているのは、(1)ウェハ (図2①)、(2)ウェハロード前室システム PLAD (Particle-Lock Air-tight Docking system) (図2③)とその制御ソフトウェア、それにゲートバルブ、(3)タッチパネルと装置制御コントローラ及びそのシステムソフトウェア、(4)筐体 (先に述べた人サイズ) (図2②)、(5)ユーティリティ (供給は AC 100 V, 圧力空気, 窒素だけ。排出は、筐体内で除害されたクリーン気体だけ)、(6)原料の固体、液体、ガスは全てカートリッジ式として、筐体内にセットする。僅かハーフインチの熱容量であるから、装

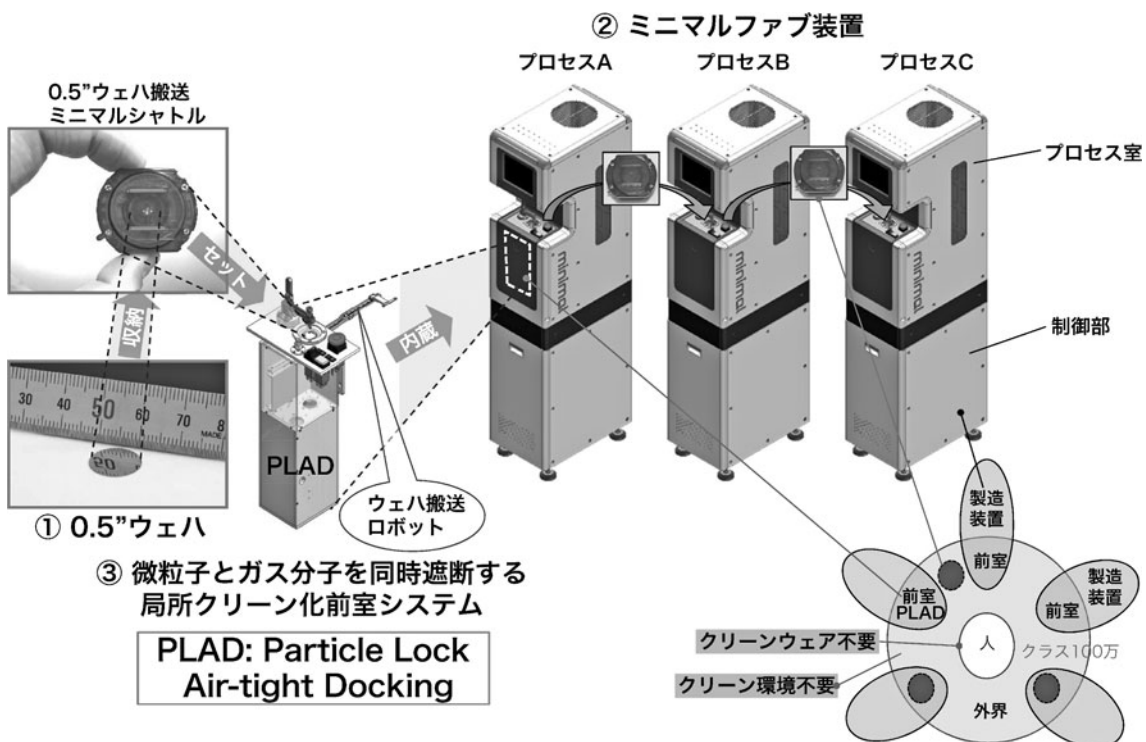


図2 ミニマルファブの基本3要素：①0.5"ウェハ、②人サイズの装置、③局所クリーン化搬送システム。

置全体のエネルギー消費は小さく、従って冷却水は供給しない。(7)外部とのネットワーク通信方式、外部制御方式。このほか、標準化されているわけではないが、ミニマルファブのために特に開発された多くの超小型部品（超小型バルブ、超小型マスフローコントローラ、プラズマ装置向け圧力制御弁等）などは、ガスを用いる装置で利用されている[12]。部材、装置、プロセス、デバイス、システムの技術領域で、合計79件の特許出願をしており、ほとんどの出願は登録されつつある。

1.3 ミニマルファブを用いたデバイスの開発と製造

2011年にミニマルファブのリソグラフィシステムのプロトタイプが開発された[9]。ミニマルファブ・リソグラフィシステムでは、光描画によるマスクレス露光装置を用いており、マスクが不要で塗布-露光-現像はおよそ15分で実行できる。クリーンルームも用いないので、ユーザはクリーンスーツに着替える必要も無く、ウェハ洗浄も含めて、1時間あれば、リソグラフィの一連の作業を済ませることができる。その1年後の2012年に、MEMSの基本構造であるカンチレバー型のアクチュエータの開発に成功した(図3)。ここでは、ミニマルファブは洗浄とリソグラフィシステムだけを用い、それ以外のプロセスは、通常の大規模ウェハを用いる大型装置（本章ではこれをメガファブ装置と称する）にハーフィンチウェハを入れてプロセッシングした。このミニマルファブとメガファブの複合型プロセスをハイブリッドプロセスと呼ぶ[10]。ハイブリッドプロセスが可能になったことで、ミニマルファブで全ての装置が

そろっていなくても、不足分をメガファブ装置で補うことができることとなり、その時点から、ミニマルファブは事実上の実用システムとなった。ただし、メガファブ装置は、ウェハ導入と取り出しなどで段取り換えや真空排気、セットアップなどに時間がかかる。このため、ミニマル装置利用率が低く、つまりメガ装置の利用率が高いほど、試作や開発に時間がかかる。上述のカンチレバーのミニマル装置利用率は、2012年当時27%であった。試作にかかった日数は、およそ3ヶ月である。しかし、ここで特質すべきことは、上記3ヶ月という期間は一回の試作の期間であって、一度も作り直しをしなかったことにある。なぜなら、ミニマルファブでは、マスクレスのために、複数リソグラフィ工程の途中で、前のパターニングの寸法のずれがあれば、次のパターニングでそのパターン寸法の修正をCADでその場で行って、修正し、プロセスを継続できるというメリットがあるからである。さらに、半導体工程の主要部分であるミニマルファブのリソグラフィが15分で確実に完遂してしまうために、デバイスプロセスで極めて失敗しにくいというメリットがある。このメリットはミニマル装置化率が高まるほど発揮される。

2013年にpMOS (p型Metal Oxide Semiconductor トランジスタ)[13]、2015年には、80工程ほどあるCMOS (pMOSとnMOSを組み合わせたトランジスタ) 素子のフルミニマルプロセス (=ミニマル装置化率100%)での開発に成功した(図3)[14]。フルミニマルプロセスでは、1日(8時間として)最低限20工程は実行できるので、CMOSは4日ほどで作ることができる。これは試作ファブ

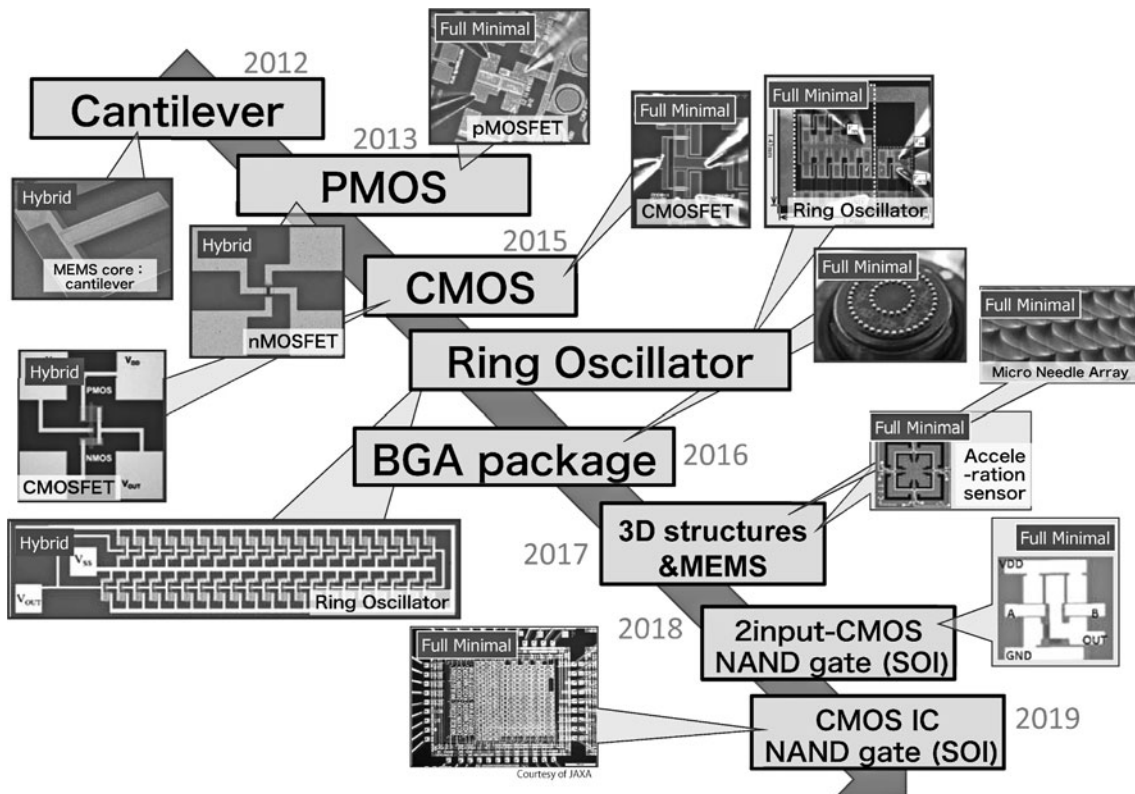


図3 ミニマルファブで試作されたデバイス。Hybridはミニマルファブとメガファブの混合プロセス。Full Minimalはミニマル装置だけを用いて形成されたプロセス。

としては、過去あり得なかった高速な性能と言える。2016年には、SOI (Silicon On Insulator) 基板を用いて、トランジスタのMOS酸化膜が6 nmの先端系CMOS構造を開発した[15]。このデバイスでは、ゲート材料として、TiNという先端材料を用いている。2019年には、JAXAとの共同開発で、このTiN-SOI-CMOSによって、集積回路の試作に成功した(図3)[16]。

2019年には、CMOSを1 μm という薄膜メンブレン上に形成し、圧力でその薄膜が変形するのを、CMOSのドレイン電流の変化で読み取る、新しいタイプのMEMS系圧力センサーが開発されている[17]。

1.4 ミニマルファブの高効率性

前の節で述べたように、プロセッシングは特段の無理をしない状態で20工程/8時間程度実行できる。その他、ミニマルファブでは、ウェハ面積が $\phi 300$ ウェハと比較して、およそ1/1,000であり、その分材料の消費量も1/100~1/10,000と極めて少なくなる。製造装置1台当たりの平均電力は、僅か250 W (100 V 2.5 A)である。産総研・つくばのミニマルファブでは、年間5,000枚のウェハを処理しているにもかかわらず、30台を配置した主要前工程向け試作ルームでは、年間の装置電気代と室内空調電力を合わせて僅か20万円(30台)である。これはメガファブの1/10,000程度である。家庭の電力消費と比肩しうる非常に省エネ性が高いシステムであることがわかる。

ミニマルファブでは、ウェハとその搬送容器、そして各装置のウェハローダーが統一されているため、オペレータはウェハを容易にハンドリングでき、また、ウェハの装填でのエラーが起きにくい。ミニマル装置の制御システムとタッチパネル、そしてそこに表示するユーザーインターフェースは装置群全体で統一されており、エラーの出方も統一されている。セットアップデータと装置操作指令は全て電子化されているため、ユーザは、その装置を操作する際、レシピメニューの中から、自分が使うレシピを選んで指定し、Goボタンを押すだけで装置のプロセスが実行される。先進的なフルオートシステムになっている。このため、装置操作ミスがとても少ない上、デバイス製造中にオペレータにかかるストレスが相当に小さい。

さらに、従来の真空装置では、ウェハの真空排気に数時間を要するが、ミニマルファブでは真空排気室をわずか約1 ccとしたために、ミニマルシャトルを装置にセットしてから僅か1分後には、メインチェンバーの反応室へローディングしてプラズマプロセスを開始できるという、極めて高速な性能を有する。

これらの優れたメリットのため、実際オペレータという職業はミニマルファブでは不要となる。敢えて言えば、従来複雑な装置の操作とレシピ開発に必須であった現場エンジニアも必要性が低い。すなわち、リサーチャーが自らレシピ開発し、自ら装置を操作してデバイスを製造できる。これは画期的なことであり、工場においても、ミニマルファブではオペレータとエンジニアを大幅に削減できる。このように高効率にシステムが使えるようになると、実際

の所、開発センターというものはいらなくなる。というのは、これまで大企業では、10年に一度の直径2倍の大口径化と3年に一度の0.7倍のデザインルールの進歩のために、千人から一万人もの開発要員を擁して開発センターで集積回路を開発してきた。ミニマルファブでは、大口径化という概念がなく、計画経済的な3年に一度のデザインルールの定期的変更も無い。開発センターは各企業におくよりも、産総研なり大学、または企業において、集中的に開発し、その成果をミニマルファブのユーザに有償提供すればよいのである。これができるのは、装置とシステムが高いレベルで標準化されていて、技術移転が相当に容易だからである。実際、産総研が開発した、CMOS技術とパッケージング技術は、プロセスレシピの電子データと共に、企業に技術移転され、既に試作ファウンドリとしてビジネスが進められている。

1.5 ミニマルファブの拓く未来

ミニマルファブが普及すると、次のような波及効果が期待できる。

まず、大学などで生み出されたシーズである要素技術を、大学教授自らがその技術を用いるミニマル装置を開発し、そのままデバイスを試作して世の中へアピールできるようになる。既にミニマルファブでは、戦略的基盤技術高度化支援事業(サポイン事業)予算(1件約1億円/3年)を10件以上実施し、これらのサポインで取り扱った大学シーズをミニマル装置化した実績がある。発明された新技術を僅か3年で装置化し、実際にデバイス試作でその価値を判断するという、過去あり得なかった非常に効率的で確実性が格段に高い形での技術の実用化ができるようになった。

また、各大学では、これまで巨費を投じてクリーンルームを整備してきたが、その設備更新時期に次の投資が困難になり、クリーンルームの実運用能力やデバイス製造能力が著しく低下していく問題があった。ミニマルファブでは、たとえば産総研で筆者がグループ長を務めるミニマルシステムグループでは、常勤研究者6名に加えて、このグループで企業試作を受託して得る予算で15名のテクニカルスタッフを雇用している。このクラスの陣容で、全てのミニマル装置群(約30種)の開発とCMOS, MEMS, パッケージングのコア技術開発と、多くの試作、共同研究、そしてミニマルファブの標準化作業、ユーザーインターフェースの英語化、それに、ミニマルファブの工場生産技術開発(汚染対策や生産性向上技術開発を含む)などを行っている。従来のメガファブでは数千人規模が必要な労力である。すなわち、ミニマルファブを用いれば、どのような大学、研究機関であっても、その意思さえあれば、技術体系そのものを生み出し、それを実際に実用に供するところまで推進していくことができるようになった[18]。これは、技術開発とイノベーションのあり方を根本から変えてしまう新しい方法論である。これによって、資金力がものを言ったメガファブから開放され、研究者は回りへの忖度なしに、実に自由に研究と開発を行うことができ、産業界および社会は生み出される膨大な成果を受け取ることができ

るようになる。

1.6 プラズマへの応用

全く新しい半導体産業システムをゼロから構築するに当たって、最も効率が良い方法と思われることは歴史がおおよそ50年ほどかけて半導体システムを作ったとおりに、それを10倍の速度で開発していくことである。歴史的にはエッチングプロセスでは当初は薬液が使われたのであるから、我々も、最初はプラズマを使わないで薬液エッチングでトランジスタを作ることにした。このことで、プラズマダメージという大変難しい課題を避けることができた。このおかげで、2012年にトランジスタが理想的に動作し、汚染が極めて少ないことが実証された。この次の段階として、ウェット系の弱点であるサイドエッチングが発生しにくいドライエッチング（プラズマエッチングの別名）を導入することにした。トランジスタの心臓部であるMOS構造から遠いところ、すなわち最初にウェハにアライメントマークをエッチング形成する工程と、心臓部のMOS形成後の配線工程のレジスタッシングにプラズマを利用していった。これは極めてうまくいき、界面準位が 10^{10} states/cm²台で、モバイルチャージはかなり少ないという点でプラズマダメージは全く発生しなかった。図4では、MOS構造のCV (Capacitance - Voltage) 特性を示している。界面準位密度は非常に良好な値を得ており、それはすなわち、汚染やダメージのないMOS構造が形成できていることを意味する。現在では、アライメントマーク形成のシリコンエッチング、レジスタッシング、アルミニウム配線スパッタリング、TiNゲート形成スパッタリング、TEOS (Tetraethyl Orthosilicate) 形成プラズマCVDプロセスなど、広範囲にプラズマを用いている。なお、ひとつの重要な点は、局所クリーン化のおかげで、ウェハ搬送中の汚染が皆無で酸化も軽微なため、逆スパッタによるウェハクリーニングを行わなくて済むことである。実際、ミニマルファブのト

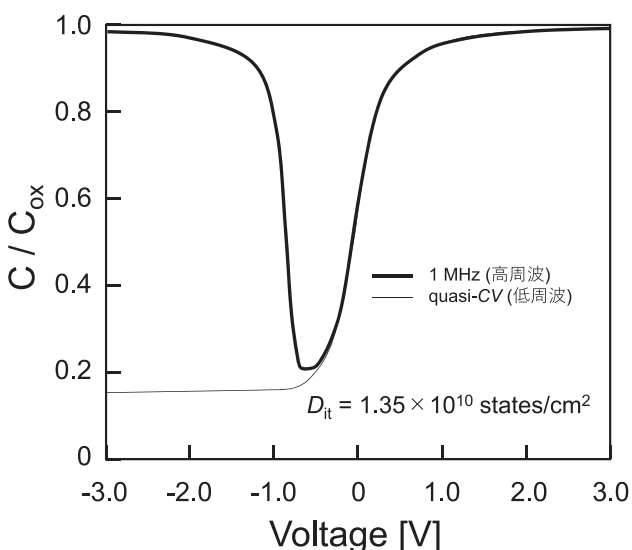


図4 n型シリコンウェハ上に形成したMOS構造のCV (容量 - 電圧) 特性。実線は実測値で、点線は理想計算値。C_{ox} は、酸化膜そのものの容量。

ランジスタ工程では、逆スパッタは一切行っていない。現在のメガシステムでは逆スパッタは当然であるということは、すなわち人と共存する空間でのウェハ搬送で相当に酸化と汚染が進むことを意味している。

その後、これまでにわかったことは、プラズマダメージはデバイス工程の汚染が進むほど、そのダメージも大きくなる、ということである。実際、たとえば、一度でもエッチング工程で、MEMS向けのAu/Niエッチングをしてしまうと、その後、完全な内部オーバーホールをしない限り、そのエッチング装置を用いるとトランジスタは動作することはない（完全なるオーバーホールをすれば再生する）。従来はプラズマ発生微粒子については問題としてきたが、このように本来プラズマ装置には高いクリーン度が要求されるのである。そうでなければ、プラズマでたたき出された壁の不純物原子が、ウェハにたたき込まれてデバイス特性を悪化させる。

さて、ミニマルファブでは、ウェハ及びプラズマサイズと、チェンバーサイズの関係が、既存の大型プラズマ装置とは全く異なる。具体的には、これまでの実用半導体装置では、ウェハがたとえばφ300 mmであるとしても、チェンバーを10倍の3 mとするわけにはいかない。チェンバー径は高々60 cm程度である。このため、実際に広義の意味でプラズマは壁に当たってしまう。もちろん、シース領域があるので、プラズマ自体は壁に当たらないが、シース領域では、自己バイアスがかかるために、電子とイオンが加速されてチェンバー内壁に常時衝突している。固体物理で言えば、これは空間電荷領域に相当する。このため、現実のプラズマ装置では、ウェハとの反応に加え、壁との物理、化学反応が無視できない。このことが、プラズマの理論と現実のプラズマプロセスの現象が合わない主要な原因となってきた。

ミニマルファブでは、装置サイズは30 cm幅であり、チェンバーはおおよそ10 cm程度ある。ウェハ径はφ12.5 cmであるから、チェンバー内壁とウェハは4 cm程度も離れており、壁は無遠近似的に理解される。要するに、ミニマルファブでは、比較的壁については考慮せず、ウェハとの化学反応が支配的になっている。もちろん、ウェハステージとの反応は考慮しなければならないが。

また、僅か1 cm²程度のウェハ面積であるため、理想的にはプラズマパワーをφ300ウェハと比較して1/1,000程度にできることになる。実際の所、多くのミニマル装置では、プラズマ電源のパワーは50 W以下で済んでいる。こうなると、手作りでも良好な電源が開発できる。本章に続くいくつかのミニマルプラズマプロセスに関する記事の中で説明されるプラズマ装置では、大学において設計された電源を用いている。

ミニマルファブの場合のプラズマ周波数について、ひとつ明快な特徴がある。それは、メガシステムで良く使われる13.56 MHzよりも高い周波数を使う方が良いということである。ミニマルのような小さな空間では、プラズマを生成するのに、高い周波数の方が電子の往復距離が短くなるので電力効率が上がると考えている。

以下では、実際のミニマルファブに应用されているプラズマの新しい活用方法を述べる。

A. 磁気によるプラズマ閉じ込め：ミニマルファブでは、プラズマサイズが小さいため、磁気を用いたプラズマ閉じ込めでは、積極的な適用が可能となる[19, 20]. 半導体応用ではプラズマ閉じ込めは、核融合技術のような核に関わる巨大なエネルギーは必要なく、閉じ込めの目的は、プラズマから発生するイオンと電子がウェハにいかないようにして、ラジカルだけをウェハに照射することにある。であるから、巨大な核融合に必要な巨大な磁場は必要なく、ミニマルファブのサイズでも効果が発揮される。

B. 磁気によるプラズマ流の制御：磁力でプラズマ流(ヘリコンプラズマ)を整形したり曲げたりする方法[21, 22]もある。この目的の一つは、やはりイオンや電子をウェハに当てるのを避けることにある。

C. マイクロプラズマ：面白い別の技術として、マイクロプラズマのミニマルファブへの応用がある[23]. 従来技術ではプラズマはウェハ径と同等の大きさを必要とした。しかし、ハーフィンチウエハは小さいので、ビーム技術を用いて、プラズマビームをウェハ面内でスキャンしたとしても、現実的な時間(1分~10分程度)で、プロセッシングを完了できる。このため、ノズルプラズマは大変有効なプラズマ技術となる。ウェハ面内のプラズマの揺らぎは、プラズマノズルのスキャンで論理的には解消できるはずであり、実際に産総研で開発したマイクロプラズマによるシリコンのエッチングでは面内均一性は±5%を得ている。この方法で、時間的不安定性というプラズマの本来的な欠点を簡単に解消できてしまった。

D. 水プラズマ, 水蒸気プラズマ：さらに、最近研究が盛んになってきた、水を使ったプラズマのミニマルファブへの応用がある[24]. 従来知られている水プラズマや水蒸気プラズマは、高温領域で動作するものであった[25]. ここでは、基本的に熱平衡的なプラズマができており、電子温度とガス温度はほぼ同程度である。一方、新たに開発された水蒸気プラズマでは、水中または水蒸気中でプラズマを励起するために、高電子温度状態でありながら、ガス温度が低いプラズマになっている。このようなプラズマは、半導体プロセスに適している。というのは、半導体プロセスでは、熱酸化膜形成プロセス以降のプロセス、とりわけ、金属配線形成後のプロセスでは、金属が溶けたり他の部位へ拡散しないよう、一般に300℃以下であることが求められるからである。開発された水蒸気プラズマ装置では、金属配線を溶かすことなく、レジストを単位時間で蒸発させることに成功している[26]. 水しか使わないプロセスというのは大変理想的であり、今後、このタイプの水蒸気プラズマプロセスの発展が望まれる。

E. 深掘りエッチング技術：半導体プロセスでの効果が発揮される別のプロセス技術として、MEMS技術などの立体構造形成で必須の垂直深掘りエッチング技術を挙げることが出来る[27, 28]. ミニマルファブでは、前述したように、チェンバーがウェハから遠いために、壁との化学反応は、ウェハとの反応と比較して相対的に無視できる。そう

なると、エッチングガスと、エッチングされた側壁保護ガス(フッ素系ガス)を交互にガスを供給して深掘りする、いわゆる Bosch プロセス[29]では、ガスの排気に掛かる時間は、計算上のレジデンスタイムである0.1秒程度と同等の時間しかかからない。開発されたミニマルファブの深掘りエッチング装置では、上記2ガスの交互照射サイクルタイムは僅か2秒であり、ガスの切換時間はおよそ0.1秒である。このような高速切り替え条件では、1サイクル当たりのエッチング量が小さくなるため、これまで交互サイクルエッチングで生じていたエッチング速度のサイクル周期での変化によって引き起こされる側壁の周期的凹凸(この凹凸はスキヤロップと呼ばれる)がなくなり、極めてストレートな深掘りエッチングが実現された(図5)[27].

F. パルスプラズマ：堆積プロセスとして、やはり実用に供しているのが、HiPIMS(Hi Power Impulse Magnetron Sputtering)である[30]. HiPIMSはいわばパルスプラズマである。高電圧を掛けると、アーク放電が生じやすいが、アーク放電が生じるまでには僅かな時間(10 μ s程度)を要する。そこで、アーク放電が起こる前に、電圧を切れば、誘起されたプラズマは穏やかなままであって、半導体プロセスなどに適用可能になる。実際に開発されたミニマルファブのHiPIMSスパッタリング装置では、アーク放電がほとんど起きない。それではなぜ、これまでHiPIMSが実用になってこなかったのか。ミニマルファブ装置では、HiPIMS電源は最大出力50Wである。これを面積でスケールリングすると、 ϕ 300では、50,000Wに換算される。電源ロスを考えると、電源容量は100,000Wにも達する。すなわち、これまでのプラズマ電源は、必要なパワーがそのサイズ制限から得られず、パルスプラズマではエッチング効率が悪かったということである。ミニマルファブでは、ウェハサイズが小さいので、面積当たりでは十分なプラズマパワーを投入できるのである。

このように、ミニマルファブを用いると、今まで不可能と思われていたり、応用が困難であった多くのプラズマ技術が役立つようになる。

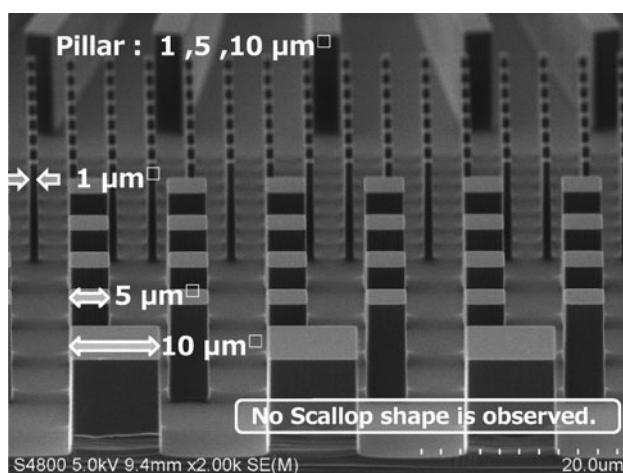


図5 ミニマルエッチング装置を用いて、シリコンを Bosch プロセスでエッチングした構造。エッチング側面が極めて平坦で、エッチング形状全体が極めてシャープであることがわかる。

1.7 まとめ

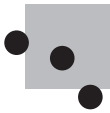
局所クリーン化ウェハ搬送システムを用いてクリーンルームを不要とし、ウェハを直径 12.5 mm まで縮小した半導体製造システム・ミニマルファブが実用に供するようになった。ミニマルファブは超小型でシンプルなシステムであるために、デバイスプロセスのスピードが非常に速く、研究と開発、それに生産が極めて高効率になる。また、ウェハが小さいにも関わらず相対的なチェンバーサイズがその10倍程度であるために、壁との化学反応が弱くなり、結果として、実用プラズマプロセスでは、従来とは全く異なる使い方ができるようになり、また、これまで実用に供さなかったいくつものプラズマが利用可能となった。ミニマルファブを用いて、さらに新しいプラズマ応用が拓けていくことが期待される。

謝辞

ミニマルファブは、産総研ミニマルシステムグループの筆者の他、前川 仁、クンプアンソマワン、池田伸一、石田夕起、来見田淳也を中心として、およそ50社との共同事業として開発された。本章で述べられた新たなプラズマ装置開発では、産総研に加えて、東北大学と金沢大学が開発を主導した。ここに関わった大変多くの関係者に心から感謝申し上げる。

参考文献

- [1] J. Kilby, US Patent No. 3138743 (1959).
- [2] R.N. Noyce, US Patent No. 2981877 (1959).
- [3] R.H. Dennard *et al.*, IEEE J. Solid State Circuits SC-9, 256 (1974).
- [4] G. Moore, Electronics 38, 8 (1965).
- [5] ファブシステム研究会編著「21世紀型生産システム」
<https://fabssystem.jp/fabssystem-report2008.pdf> (2008)
- [6] 原 史朗 他：精密機械工学誌 77, 249 (2011).
- [7] 原 史朗：電子材料 44, 24 (2005).
- [8] 原 史朗：真空ジャーナル 128, 16 (2010).
- [9] S. Khumpuang *et al.*, IEEJ Trans. Sens. Micromachines, 133, 272 (2013).
- [10] S. Khumpuang and S. Hara, IEEE Trans. Semi. Manuf. 28, 393 (2015).
- [11] 実用化当初の現時点では、投資額は1/100程度である。将来ミニマルファブが普及すると、その装置群の量産効果で1/1,000へとコストダウンされる。
- [12] 前川 仁 他：フルードパワーシステム 51, 156 (2020).
- [13] S. Khumpuang *et al.*, IEEE Trans. Semi. Manuf. 28, 551 (2015).
- [14] S. Khumpuang *et al.*, 2016 International Conference on IC Design and Technology (ICICDT) (2016).
- [15] Y. Liu *et al.*, Proceedings of the 16th International Conference on Nanotechnology 802 (2016).
- [16] <https://global.jaxa.jp/press/2019/05/20190510a.html> (2019)
- [17] Y. Liu *et al.*, 2018 IEEE Electron Devices Technology and Manufacturing Conference Proceedings of Technical Papers 131 (2018).
- [18] クンプアン ソマワン 他：応用物理 87, 833 (2018).
- [19] T. Goto *et al.*, J. Electron Device Soc. 6, 512 (2018).
- [20] 後藤哲也：プラズマ・核融合学会誌 96, 557 (2020).
- [21] K. Takahashi, *et al.*, Vacuum, 171, 109000 (2020).
- [22] 高橋和貴：プラズマ・核融合学会誌 96, 552 (2020).
- [23] 田中宏幸：プラズマ・核融合学会誌 96, 538 (2020).
- [24] 石島達夫：プラズマ・核融合学会誌 96, 562 (2020).
- [25] 渡辺隆行：プラズマ・核融合学会誌 95 (1), 27 (2019).
- [26] T. Ishijima, Appl. Phys. Lett. 103, 142101 (2013).
- [27] H. Tanaka *et al.*, J. Photopolymer Sci. Tech. 32, 747 (2019).
- [28] 野澤善幸：プラズマ・核融合学会誌 96, 543 (2020).
- [29] F. Laermer and A. Schilp, Germany patent DE4241045, (1992).
- [30] 小木曾久人：プラズマ・核融合学会誌 96, 547 (2020).



小特集 革新的半導体産業システム“ミニマルファブ”におけるプラズマテクノロジー

2. マイクロプラズマ源を用いたプラズマエッチング装置

2. Plasma Etching Tool Using Micro-Plasma Source

田中宏幸^{1,2)}, KHUMPUANG Somawan^{1,2)}, 原 史朗^{1,2)}

TANAKA Hiroyuki^{1,2)}, KHUMPUANG Somawan^{1,2)} and HARA Shiro^{1,2)}

¹⁾国立研究開発法人産業技術総合研究所, ²⁾一般社団法人ミニマルファブ推進機構

(原稿受付: 2020年 5月20日)

本章では、ノズル型のマイクロプラズマ装置の開発とそのエッチング応用について述べる。マイクロプラズマは、ガス吐出口でプラズマを発生させるが、吐出後に乱流で不安定になること、また、大口径ウェハ対応が難しいことから、半導体製造プロセスではこれまで採用されてこなかった。一方、ハーフィンチウェハを用いる超小型デバイス製造システムミニマルファブでは、プラズマノズルをウェハ面内スキャンするのに時間がかからず、プラズマの位置不安定性も時間積算で均一化できる上、プラズマ発生部が超小型であることから、ノズルプラズマは有効な手段となり得る。我々は、ノズルプラズマにウェハ上へのRFプラズマを重ねさせることで、エッチングの異方性を持たせたミニマルマイクロプラズマエッチング装置を開発し、既にデバイスプロセスに利用しているため、その概要を報告する。

Keywords:

micro-plasma, Minimal Fab, etcher, nozzle, scanning

2.1 はじめに

通常、半導体エッチングプロセスに用いるプラズマは、電子温度に対してガス温度が十分低い熱的非平衡状態の低温グロー放電プラズマを用い、低圧力下でウェハ加工を行っている。半導体では、ウェハにパターンングを施すリソグラフィを行う際、感光レジストを用いるために、ポリマーであるレジストが構造を破壊されないように、レジストをマスクにするウェハのエッチングでは、ウェハ温度がおよそ130℃を越えないようにしなければならない。このため、プラズマプロセスも低温であることが求められる。この種のプラズマでは、大容積に対して比較的均一で安定した放電を得ることができるが、閉じた空間内に磁力や高周波を用いたプラズマ発生源と対向電極を設置し、プラズマ電源も大型で、全体として大掛かりで複雑な仕組みが必要である。

これに対して、近年超小型のプラズマを必要とする超小型デバイス製造システムミニマルファブ[1-3]が開発された。ミニマルファブは、直径12.5mmのハーフィンチウェハを用いて、最小の投資で半導体の変種・変量生産に対応する生産システムである。そのミニマル装置1台の大きさは、幅294mm、奥行き450mm、高さ1440mmと規定されているため、プラズマ源は数センチから10センチメートル程度、プラズマ電源は大きくて10cm角程度の大きさであることが望ましい。そこで、我々は小さな反応場が得られるマイクロプラズマ[4]のミニマルファブへの応用開発を行った。

2.1.1 マイクロプラズマ

マイクロプラズマは、三次元空間に数ミリからサブミリ程度の微小な大きさを有するもので、高輝度EUV(Extreme Ultra-Violet)ランプ光源[5]や、プラズマディスプレイパネル[6]、表面改質[7]などが応用事例として近年活発に研究されてきた。ここでマイクロプラズマを他のプラズマと比較してみる。図1は、プラズマの圧力 p とプラズ

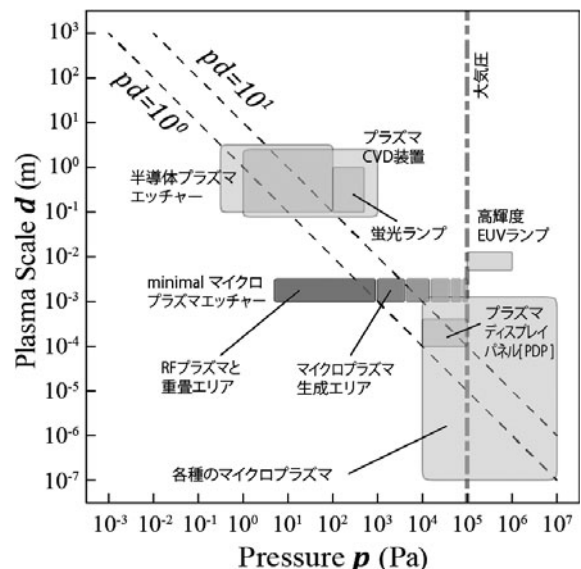


図1 プラズマスケール d と圧力 P の関係における各種プラズマ応用技術の位置付け[11,12].

マの空間スケール d を取ったものである。DC 放電におけるパッシェンの法則[8-10]によると、最小の放電開始電圧は、プラズマ空間スケール d と圧力 p の関係だけの関数となることが知られている。この法則によれば最小放電電圧は、一般に pd 積が $1 \text{ Pa}\cdot\text{m}$ 程度[11]で得られる。たとえばサイズが $0.1\sim 1 \text{ m}$ にあたる半導体プラズマ装置では、圧力は $1\sim 10 \text{ Pa}$ 程度がプラズマ圧力の利用領域である。マイクロプラズマでは、ノズル径は、 mm 程度であるから、この図に従えば、 $10^3\sim 10^4 \text{ Pa}$ 程度の真空が適正利用領域となりえる。しかし、実際のマイクロプラズマでは、大抵は大気圧 ($\sim 10^5 \text{ Pa}$) で利用されている。このためマイクロプラズマは、時に大気圧プラズマ[12]と呼ばれている。ここで喚起すべきことは、図1に示したパッシェンの法則の pd 積 $1 \text{ Pa}\cdot\text{m}$ 程度は、プラズマの着火条件であって、プラズマを活用する空間の大きさを意味していないことである。マイクロプラズマでは、ノズル内での着火はノズルという狭い空間で発生するが、利用空間はノズルの外の広い空間になっている。このため、マイクロプラズマでは、着火およびプラズマ維持条件と、そのプラズマの利用条件は別々に考えなければならない。

これに関連する論点は、大気圧ではガスが高密度のため、マイクロプラズマは電子とイオンの温度がほぼ等しい、熱プラズマになりやすいということである。半導体応用では、高分子ポリマーのフォトレジストが焦げてしまうために、低温のプラズマを使わなくてはならない。

2.1.2 一般的なエッチングプラズマとマイクロプラズマ

一方、このような制約条件が比較的緩い状況にも関わらず、マイクロプラズマは半導体には応用されてこなかった。その理由は、先に述べたように、大気圧で高温化しやすかったこと、そして、プラズマが局所的であって、大面積ウェハに向いていなかったこと、そして、突出するガス流にプラズマが発生するために、ガスの乱流の影響を受けやすく、プラズマの空間的な位置が時間的に揺らぐという問題があったからである。ミニマルファブでは、少なくとも小面積であることから、ノズルまたはウェハ位置をスキヤニングすることで、マイクロプラズマの欠点である不安定性を時間的に補うことができる。また、スキヤニングによる時間的な積算を行うことで、ウェハ面内を均一にプロセスすることができよう。この基本的な方針に沿って、マイクロプラズマを活用するとしても、次の課題が予想される。

- (1) 圧力とノズル-ウェハ間距離をどうするか。
- (2) 印加電圧は直流、交流、パルスのどれにすべきか。
- (3) どのような物理的セットアップ構造とポテンシャルをノズルとウェハ、そしてチャンバーに印加すれば良いのかわからない。
- (4) 半導体に必須の、異方性(垂直性)エッチングをどう実現するか。
- (5) 汚染問題は発生しないのか。
- (6) プラズマダメージは問題とならないのか。

以上について、半導体に対して誰も明快な結果をこれまで出していないために、マイクロプラズマの半導体応用は極

めて、高いハードルがあった。ただ、先に述べたように、大面積を使わないということであれば、産業応用上の第一課題とも言えるノズルプラズマの局所性と不安定性は回避できるのであって、後は(1)~(6)の課題を技術的にチャレンジすればよいということになる。

2.1.3 半導体での課題を解決するマイクロプラズマ

手探りでプラズマの諸条件を探ることは、膨大な実験を行っても良好な結果が見いだせない可能性がある。そこで我々は、マイクロプラズマの諸条件を既存の半導体プラズマ条件に近いところに設定することとした。すなわち、チャンバーの圧力(課題(1))を大気圧ではなく、 10 Pa 程度の真空とすることにしたのである。ウェハの相互距離は、実験で決定すれば良いことである。北野ら[13,14]によれば、マイクロプラズマのノズルの先端から吐出されるプラズマジェットの大きさは、パッシェンの法則から見いだされる pd 積にあまり依存することなく、広い pd 領域でプラズマ発生が可能である。これまで利用されているマイクロプラズマの pd 空間を図1に描いてある。印加電圧方式(課題(2))は、半導体で用いられる MHz ではなく、ノズルプラズマに適した kHz オーダとした。課題(3)の物理的セットアップ構造とポテンシャル印加方法については、次のセクションで述べる新たな構造で良好な結果を得ることができた。課題(4)については、RIE (Reactive Ion Etching: 高周波を印加する側に試料を置いた電極とプラズマ間に発生する自己バイアス電位により、プラズマ中のイオン種が印加電極方向へ加速し、試料と衝突することで、物理的な垂直エッチングを促す方法) プラズマの手法を導入し、ウェハ部に別の高周波プラズマを発生させることとした。課題(5)と課題(6)については、実際に本プラズマを用いたエッチングをトランジスタプロセスに導入して、汚染とプラズマダメージを確認すればよい。

2.1.4 開発したマイクロプラズマ装置とその方式

先に述べたように、マイクロプラズマを大気圧で利用すると、実際にフォトレジストの焦げが観察された。すなわち、ウェハの温度が高くなってしまったのである。そこで、やはりプラズマを低温化するために、反応空間として密閉型のチャンバーを用意して、プラズマを真空領域へ持って行くことにした。また、エッチング加工に異方性を持たせるために、下部ステージ側から RF プラズマを印加することとした。

2.2 ミニマルファブのマイクロプラズマエッチング装置

2.2.1 ミニマルマイクロプラズマエッチング装置の構築

上記課題解決の方針に沿った、ミニマルファブのマイクロプラズマエッチング装置を開発した。装置の概略図を図2に示す。外径 6.3 mm 内径 4.0 mm の石英直管に 2 cm 長の筒状の電極を設け、マイクロプラズマは、そこに 10 kHz , $V_{pp}=10 \text{ kV}$, 消費電力 $=20 \text{ W}$ の低周波高圧交流電圧 (Low radio frequency High Voltage) を印加することで発生させた。また、異方性エッチング機能を追加するため、このマイクロプラズマ発生機構に加えて下部側電極に

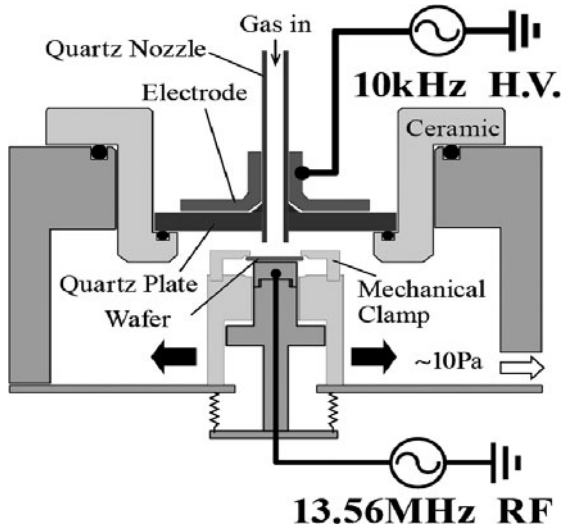


図2 ミニマルファブのマイクロプラズマエッチング装置概略図。減圧下においてRFプラズマとの重畳が可能で、ウェハ試料台がスキャンする構造となっている。

は、13.56 MHz, $V_{pp}=300$ V, 消費電力=10 W のRFプラズマを導入できるようにした。石英の放電管を反応室へ導入するポート部には、厚さ5 mmの円盤状の石英製プレート置き、その直上に交流高電圧を印加するための鍍付円筒電極(図2で赤く示してある部分)を配置した。上部側電極を鍍状にした理由は、後述するウェハ試料台のスキャン位置が変わっても、ウェハ上では、ある程度一定のポテンシャル分布にして、RFプラズマの電界方向に垂直性を持たせることができるようにするためである。排気系は、小型ターボ分子ポンプ(80 l/sec)を搭載し、圧力調整は、アングルバルブの開度を制御させることで、所望のプロセス圧力維持と省スペース化を実現させた。エッチングガスには、 $CF_4/Ar/O_2/SF_6$ 等のガスを任意に混合して供給できるようにした。また、これらの原料ガスは、0.35 l型小型高圧ガスボンベとして、4本ミニマルの筐体内に収納させている。外部からのガス供給を行う設備工事が不要となる分、装置の設置、移動や立ち上げに要する工数は、大幅に短縮される。ウェハは、メカニカルチャックで固定している。ウェハステージは、ウェハの温度上昇を防ぐため水冷としている。

2.2.2 プラズマ温度

圧力を 10^2 Pa台でエッチング実験を行った。図4(b)(c)に見られるようにレジスト膜が十分残存し、シリコン基板のエッチングがされていた、レジストはおよそ130℃までしか耐えられないことから、エッチングに寄与するイオンや中性分子の温度上昇を抑えることができ、半導体デバイス加工に適した非熱平衡低温プラズマになったと考えられる。

2.2.3 ステージスキャン

ミニマルファブで用いるφ12.5 mm ハーフインチウェハは、絶対値の大きさとして十分小さいが、内径4 mmの石英直管ノズル式マイクロプラズマで加工しようとする、一度にウェハ面内へ均一にプラズマ照射できない。

そこで、ウェハステージがX, Yの二軸方向へ同時ス

キャンニングが可能な機構を設け、両軸の移動速度や振幅などの組み合わせで様々な様式のスキャンが行えるようにした。代表的スキャン方法としてウェハ中心から半径rで石英ノズルが回転したのと同等と見なせるようにX-Yステージをスキャンさせた。図3のように半径rの距離を変化させていくとエッチングレートの不均一性は、ウェハ全面にわたって時間的に相殺され、均一化が進むことが実証された。これに対してスキャンを行わなかったとき、すなわち回転半径r=0のときは、ガウス分布的なエッチング量の分布となっていた。

2.2.4 エッチング特性

図4は、マイクロプラズマ単独発生、RFプラズマ単独発生、そしてマイクロプラズマとRFプラズマの両方を同時に発生させたときのそれぞれのシリコン基板のエッチング特性を示している。RFプラズマ単独発生という状態は、半導体プラズマでのCCPプラズマとほぼ同様なプラズマ発生状態と見なすことができる。圧力として、10 Paまたは100 Paを設定した。エッチング条件は、 $CF_4=8$ sccm, $Ar=5$ sccm, 圧力=10 Pa, マイクロプラズマ電力=20 W, RFプラズマ電力=10 Wである。

その結果、この圧力領域におけるマイクロプラズマ単独発生のエッチングレートは、数十μm/minしか得られない

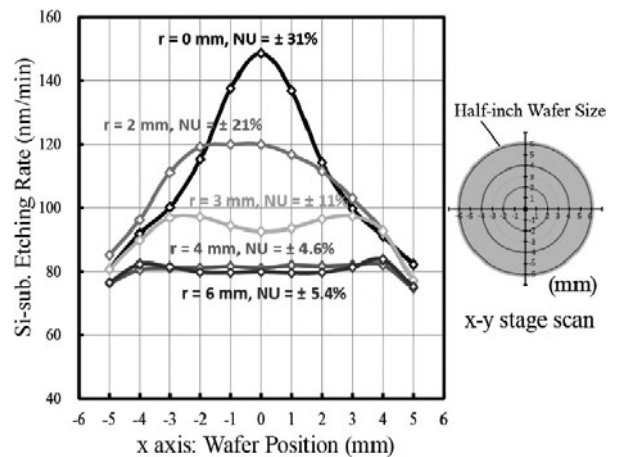


図3 ウェハステージを回転方向にスキャンさせたときのウェハ面内不均一性一回転半径依存。

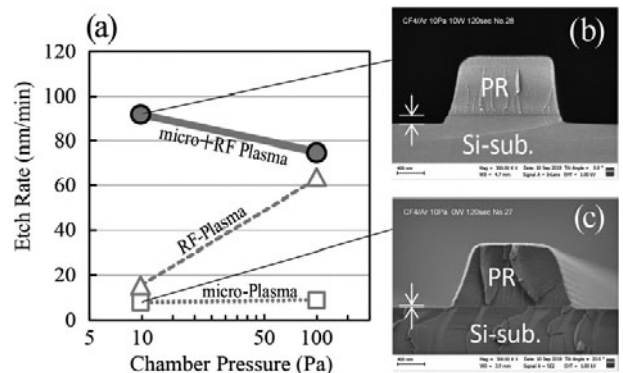


図4 (a)マイクロプラズマのみ、RFプラズマのみ、マイクロ+RFプラズマにおける圧力依存E/Rグラフ。(b)micro+RF Plasma, (c)RF Plasmaのみ10Paの高真空側でE/Rの相乗効果が見られた。

かった。また、下部電極からのRFプラズマ単独発生のエッチングレートは、100 Pa 側で増加した。次に、マイクロプラズマとRFプラズマを同時に発生させてみたところ、100 Pa の時のエッチングレートは、RFプラズマのエッチングレートとほぼ同等で、マイクロプラズマについては、一見、ほとんど寄与しないものように見えている。

ところが、10 Pa の高真空側では、マイクロプラズマとRFプラズマの単独発生の場合の和を大幅に超えてエッチングレートが相乗効果となって現れる興味深い結果が見られた。レジストマスクもプラズマによる変質は見られていない。このことは、マイクロプラズマによって励起された中性分子（ラジカル）だけではエッチングが促進せず、一方でRFプラズマ単独でも同様に促進しなかったことになる。2つのプラズマ同時発生状況では、ノズル先端からはラジカルが供給され続けているので、圧力を下げたことと、更にRIEによる縦方向の電界に追従したことで、RFプラズマによって発生したイオンには方向性が生じ、イオンアシストによるエッチングがシリコン表面で促進されたものと考えている。また、エッチングの方向性が定まることによって、異方性エッチングが行える。ミニマルマイクロプラズマエッチング装置は、マイクロプラズマとRFプラズマとの重畳で、まずは実用的になったと言える。

2.2.5 プラズマダメージ評価

MOS (Metal Oxide Semiconductor) トランジスタを形成する微細加工においてドライエッチングプロセスでトランジスタの加工を行う際は、プラズマによるダメージを極力受けないことが望ましい。トランジスタのゲート部に問題があるかどうかは、MOS部の酸化膜-半導体界面の容量（コンデンサ）を調べることが一つの指標となる。プラズマダメージや汚染、界面形成の界面の非理想性などによって、容量値やその周波数特性が変化する。図5は、今回形成したMOSキャパシタ構造（図5(a)）とそのC-V（Capacitance-Voltage：容量-電圧）特性グラフである。図5(b)は、クリーンな状態でのQSCV（Quasi-Static C-V）[15]とHFCV（High Frequency C-V）[16]特性である。この時の界面準位密度の値は $1.2 \times 10^{10} \text{ cm}^{-2}$ で、一般的に不純物汚染レベルとしては良好と判定できる。それ故、重金属汚染やプラズマダメージの少ないエッチングが行われていると言える。図5(c)は、重金属（Au及びNi）が露出したウェハサンプルを数枚処理した後に測定したCV特性である。その結果、QSCVカーブに異常が見られた。CVカーブに異常が見られる（理想の図5(b)と違う）ということは、そこに余計なチャージが発生したということを示す。このことは、直前に処理したサンプルからの金属汚染が、後続のウェハ処理にも影響を及ぼしたと考えられる。この状態からチェンバーを開放して内部クリーニングを行い、石英ノズルについては、酸洗浄とHF洗浄まで行った。このクリーニング後にCV測定したものが、図5(d)である。初期状態に戻る傾向が見られた。今回の一連の実験では、ノズル及びチェンバーが金属汚染され、その汚染を除去しただけであるので、CVカーブの異常は金属汚染によるものと理解できる。逆に、本実験から、本マイクロプラズマ

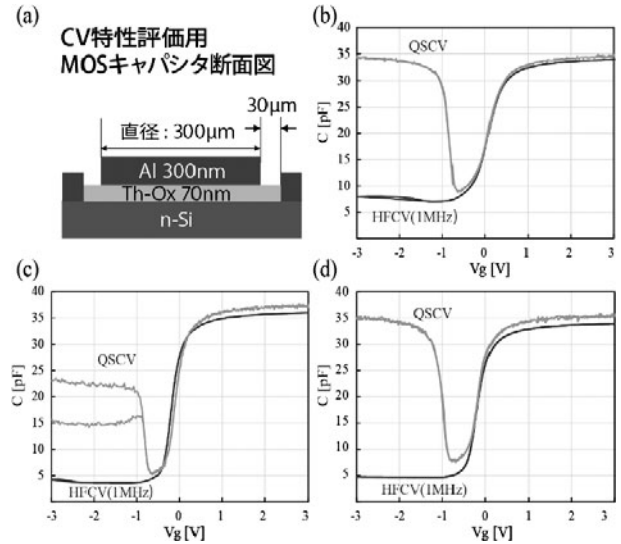


図5 (a)CV特性評価用MOSキャパシタ構造断面図。(b)初期のCV特性。(c)ウェハ上に金属汚染問題が発生した時のCV特性。(d)チェンバークリーニング後のCV特性。初期状態に戻る傾向を確認できた。

は、装置内をクリーニングした場合、半導体デバイスに利用可能な水準に、金属汚染レベルを低減できていることがわかる。実際に、本装置を用いて、0.5 μmの露光解像度によるCMOSトランジスタや簡易集積回路を製造し、実際に回路動作を確認している[17]。

2.3 ミニマルマイクロプラズマエッチングの応用例

上記トランジスタ及びその集積回路の製造プロセスにおいて、マイクロプラズマは、トランジスタ工程の最初の工程であるシリコンウェハへの層間アライメントマーク形成のエッチングに用いている。また、トランジスタ形成後のアルミニウム配線の形成時に用いるレジストパターンの除去（アッシングプロセスと呼ぶ）にも用いている。

更に、TiN膜をゲートに用いるSOI（Silicon On Insulator）トランジスタプロセスにおいては、SiO₂（Buried Oxide: BOXと呼ぶ）上のトランジスタを形成しているが、トランジスタ間を電氣的に孤立させるため、トランジスタ間のシリコンをエッチングして取り去るプロセスがある。このプロセスにもマイクロプラズマを適用した。シリコンとシリコンの間は、BOX層へ向けて下る段差になっているが、そのシリコン部の端が急峻にエッチングされると、その部分に後に配線するアルミニウムが断線してしまう問題がある。そこで、このシリコンの端は、ある程度なめらかな傾斜を描くようにエッチングさせる必要がある。図6(a)は、SOIウェハの活性層n-SiをSF₆/Arプロセスで段差を形成した後、TiN膜をスパッタで成膜したときの様子である。SF₆/Arプロセスでは、急峻なシリコンエッチングが行われるため、この後の成膜工程で断線不良を引き起こす要因となっていた。一方、図6(b)は、CF₄/Arプロセスで順テーパ型にシリコン基板を加工した後で、TiN成膜したものである。成膜工程の断線問題はほとんど無くなるが、なだらかな傾斜は、加工寸法を犠牲にしてしまう。

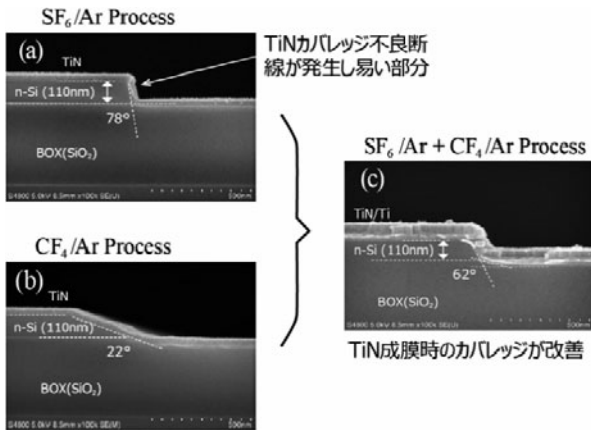


図6 デバイス加工例 (a)SF₆/Ar プロセス, (b)CF₄/Ar プロセス, (c)は(a)と(b)の2ステップ加工. スパッタ成膜時の段差部における断線不良が緩和された.

このため、集積回路製作には不利となる。この2つのプロセスを順番に実施することで、双方の欠点を補填したプロセスの一例が、図6(c)の写真である。このプロセスは、開発したマイクロプラズマ装置でガスの切り替えが行えるため、ウェハをチェンバー内に留めたまま、SF₆によるシリコンエッチングの後、ガスをCF₄に切り替えて段差形状の緩和エッチングを行ったものである。以上のように、マイクロプラズマ装置を用いて、高度なエッチングも行うことができる。

この他にも、CHF₃ ガスを用いてシリコン酸化膜のエッチングが可能であることも確認済みである。

2.4 結論

マイクロプラズマを半導体応用するための、1.2で挙げた課題は全て解決された。具体的には、プラズマを利用するウェハ空間の圧力を従来半導体で用いてきた10 Pa程度とすることで、レジストが破壊されない低温プラズマを形成できた。また、ノズルプラズマの最大の欠点である局所性は、ウェハを面内で機械的にスキヤニングすることで解決し、ウェハ面内のプラズマエッチングの均一性を確保で

きた。また、マイクロプラズマに加えて、RFプラズマをウェハ近傍に発生させることで、垂直エッチング効果とエッチングスピードの増強効果を発現させた。汚染に大変敏感なトランジスタプロセスに実際に応用して、プラズマダメージを発生させない、クリーンなエッチングを達成した。以上、マイクロプラズマをトランジスタプロセスへ実用するための方式が初めて見いだされ、実際に実用に行うことが示された。

謝辞

本研究は、株式会社三友製作所が開発し製品化されたミニマルファブマイクロプラズマ装置を用いて行われた。三友製作所の新堀俊一郎氏及び岩瀬千克氏に感謝申し上げます。

参考文献

- [1] 原 史朗 他：精密機械工学誌 77, 249 (2011).
- [2] S. Khumpuang *et al.*, IEEE Trans. Semi. Manuf. 28, 551 (2015).
- [3] S. Khumpuang *et al.*, IEEE Trans. Semi. Manuf. 28, 393 (2015).
- [4] 石井彰三 他：プラズマ・核融合学会誌 80, 827 (2004).
- [5] S. Katsuki *et al.*, J. Appl. Phys. 99, 13305 (2006).
- [6] K. Tachibana *et al.*, IEEE Trans. Plasma Sci. 1, 68 (2003).
- [7] T. Ideno *et al.*, J. Photopolymer. Sci. Technol. 17, (2004).
- [8] F. Paschen, Annalen der Physik und Chemie. Wiedemanns Annalen, Ser. 3, 37, 69 (1889).
- [9] V.A. Lisovskii *et al.*, Technical Physics 45, 58 (2000).
- [10] 中野武雄, J. Vac. Soc. Jpn. 57, 308 (2014).
- [11] 橋 邦英 他：マイクロプラズマ基礎と応用 (オーム社, 2009) p.59.
- [12] 橋 邦英 他：応用物理 75, 399 (2006).
- [13] 北野勝久 他：プラズマ・核融合学会誌 84, 19 (2008).
- [14] 北野勝久 他：応用物理 77, 383 (2008).
- [15] M. Kuhn, Solid State Electron 13, 873(1970).
- [16] R. Castagne *et al.*, Surface Sci. 28, 157 (1971).
- [17] S. Khumpuang *et al.*, IEEE EDTM Conf. 82 (2017).

小特集 革新的半導体産業システム“ミニマルファブ”におけるプラズマテクノロジー

3. ICP プラズマ源を用いたシリコン深掘りエッチング装置

3. Development of Minimal Si-DRIE Tool Using ICP Source

野沢善幸, 宮崎俊也, 速水利泰

NOZAWA Yoshiyuki, MIYAZAKI Toshiya and HAYAMI Toshihiro

SPP テクノロジーズ株式会社

(原稿受付: 2020年5月20日)

本章では、ICP (誘導結合型プラズマ) ソースに Bosch プロセスを適用したシリコン深掘りエッチング装置に関して述べる。Bosch プロセスとは SF_6 , C_4F_8 プラズマを用い、シリコンに深く、細い孔や溝を加工するプロセスで、MEMS デバイス含め各種シリコンデバイスの加工プロセスとして幅広く使用されている。当社 Bosch プロセス用量産機にて生成しているプラズマと同等のプラズマをミニマル装置で生成することができれば、同等のプラズマプロセスが可能となり、蓄積してきたプロセスライブラリを活用できる。まず設計に基づいて実験機を組み上げ、 SF_6 , C_4F_8 プラズマを生成し、プロセス可能なプラズマ密度、フッ素ラジカル生成を確認し、世界で初めてミニマル装置で Bosch プロセスによるシリコン深掘り加工を実現、装置化に成功した。

Keywords:

Minimal Fab, ICP, Si Deep RIE, MEMS, Bosch process

3.1 緒言

半導体ならびにセンサデバイスの需要が増加している。その製造にあたっては、莫大な費用 (初期投資, 維持費等) が必要である。設備投資の抑制ならびに多品種少量生産への対応力向上のために、ミニマルファブ構想[1]が産業技術総合研究所 (産総研) により提唱された。

この構想では、 $\phi 0.5$ インチ ($\phi 12.5$ mm) のウェハが使用され、筐体サイズ, 使用電圧, ユーティリティ等々に厳格な規格がある。産総研のミニマル試作ラインを用いることで、既にトランジスタを製造できるレベルに達している。

3.2 SPP テクノロジーズのミニマル装置への取り組み

これまでに確立されてきた集積化回路ならびにセンサの一連の製造工程をミニマル装置で再現できれば、過去の設計資産を活用できる。再現にはドライプロセスが必要である。

SPP テクノロジーズは、得意とするプラズマを用いたドライプロセスにて、このミニマルファブの普及に協力することにした。量産機にて生成しているプラズマと同等のプラズマをミニマル装置で生成することができれば、同等のプラズマプロセスが可能となり、蓄積してきたプロセスライブラリを活用できる。最初に取り組むべきは Bosch プロセス[2]用装置だと考えた。

Bosch プロセスはシリコンに深く、細い孔や溝を加工する用途で幅広く利用されており、SPP テクノロジーズはこのプロセスに関して長年の経験と深い知見を持っている。

SPP Technologies Co., Ltd., Amagasaki, HYOGO 660-0891, Japan

この Bosch プロセスは Laermer と Schilp により発明された特許に基づいており、エッチングステップ (SF_6 プラズマ) とパッシベーションステップ (C_4F_8 プラズマ) を交互に行ってシリコンをエッチングする。このプロセスの概略を図 1 に示す。

まずパッシベーションステップでは CF 系重合膜がマスクを含めて全面に等方的に堆積される (図 1 (a))。

次にエッチングステップでは基板にバイアスを印加しておくため、まず、エッチングされるパターンの底部の重合膜はイオンによるエッチングで除去されるが、(図 1 (b)) イオンの方向性のため、側壁の重合膜は除去されずに残る。その後、エッチングパターン底部の露出したシリコンのみが F ラジカルによりエッチングされる。(図 1 (c))

以上のシーケンスが繰り返されることで、高マスク選択比で高アスペクト異方性シリコンエッチングが実現できるが、これにはエッチングステップと保護膜形成ステップの高精度で安定なスイッチング制御が必要である。

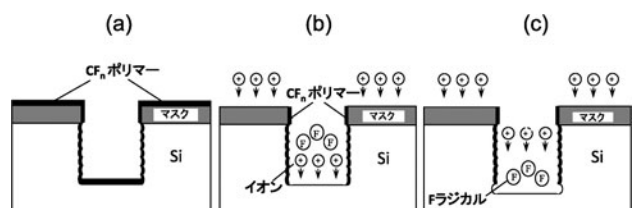


図 1 Bosch プロセス。

corresponding author's e-mail: yoshiyuki.nozawa@spp-technologies.co.jp

3.3 ミニマル装置開発へのアプローチ

Bosch プロセスに適したプラズマソースとして、エッチング速度を確保するための高分解・高密度のプラズマが得られ、且つパッシベーションにおいては低分解から高分解までの制御性の良い条件設定ができる誘導結合型プラズマ (Inductively Coupled Plasma:ICP) を採用した。

まず、実験機の設計・製作を行なった。国内量産実績のあるプロセスチャンバをリファレンスとし、同等の圧力レンジ下にて、同等のプラズマ密度とバイアスエネルギーを得ることを指針とした。さらに量産機のプラズマパラメータのスケールダウン計算を基に、ICPソース寸法とRF周波数にあたりをつけた。

次にミニマル筐体サイズとの兼ね合いから、プラズマソースサイズを決定した。印加周波数について、量産機ではRF帯を用いるのが一般的である。ミニマルチャンバ構成とプラズマソース径において、目的とするプラズマ密度、ラジカル生成を実現するためにはVHF帯が適していることがわかった。

3.4 ミニマル実験機による評価

設計に基づき、Bosch プロセスの実験機を組み上げた。生成したプラズマに対して、各種のプラズマ計測を、また加工基礎評価を行った。

3.4.1 プラズマ密度

図2にプラズマ密度の圧力依存性を示す。プロセスガスSF₆を用いて、プラズマ密度：4.5[×10¹⁰/cm³]のプラズマを生成した。

これはBoschプロセスでのエッチングを可能とする密度である。この際のプラズマ条件は、ガス種：SF₆ (流量：3[sccm])、圧力：5.0[Pa]、ソース投入電力：50[W] (VHF帯)、である。

量産機の1/20の低パワーであっても放電維持を確認でき、密度制御域も広いことを確認した。

なお、プラズマ密度計測は吸収プローブ (PAP) を用いて行なった。この吸収プローブはミニマルチャンバでの計測に適するように自作したものである。

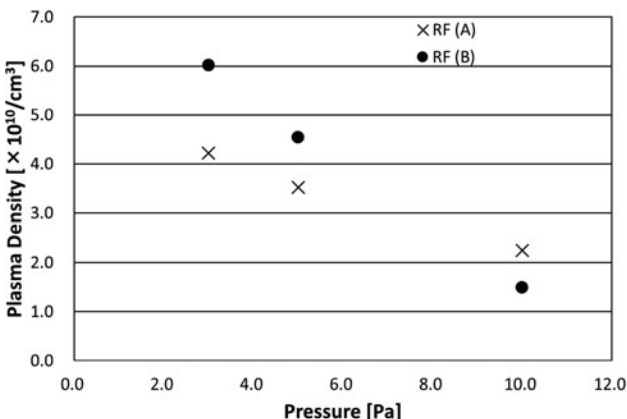


図2 プラズマ密度測定結果.

3.4.2 OES (Optical Emission Spectrometry) によるプラズマ 発光分析

プラズマ密度測定に加え、同じSF₆プラズマにおける発光分光分析を実施し、エッチング種であるFラジカルの発光を確認した。(図3) 同一プラズマでのシリコンエッチングレートも3.1 um/min. であり、シリコンエッチングのための十分なFラジカルの生成を確認できた。

3.4.3 Boschプロセスによるシリコン深掘り加工

このミニマルICPソースにBoschプロセスを適用し、世界で初めてミニマル装置でBoschプロセスによるシリコン深掘り加工が実現できた。(図4)

この加工例では、加工幅10 um, 加工深さ60 um, エッチングレート2 um/min., マスク(レジスト)選択比:50, 垂直度90.3°, 表面粗さ64 nmであった。

3.5 ミニマルシリコン深掘りエッチング装置の製作と各種加工例

3.5.1 ミニマルシリコン深掘りエッチング装置の製作

実験機で得られたデータに加え、ミニマル規格に入れるための各種構成要素部品(RFシステム, 圧力計, 試料台等)の小型化設計を実施した。

RFシステムは電源系とマッチング回路を一体化させたものをRF電源メーカーと共同開発し、さらにプラズマソース直上に搭載させた一体型プラズマソースシステムと

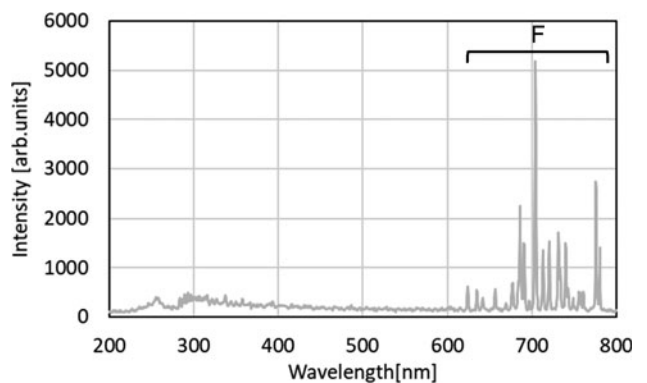


図3 SF₆プラズマの発光スペクトル.

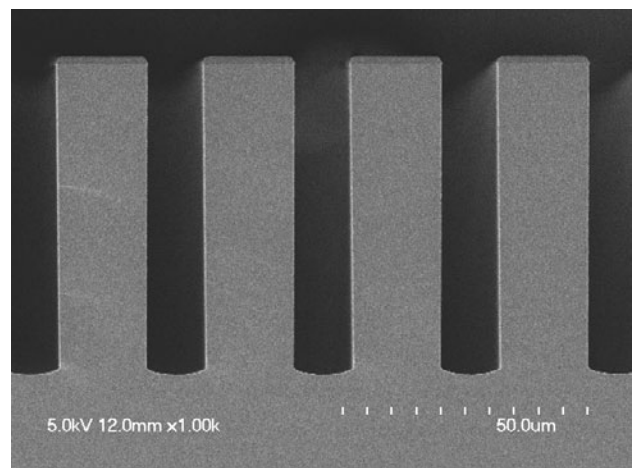


図4 Boschプロセスによるシリコン深掘り結果.

した。試料台については、量産装置に搭載している静電チャックをハーフインチウエハ仕様に再設計し、製作、搭載した。それ以外にも、圧力計やポンプ等、各種コンポーネントのミニチュア化を実施し、ミニマルシリコン深掘エッチング装置を製作、2014年度より販売を開始した。(図5)

MEMSや半導体(パワーデバイス、高周波デバイス、TSV)製造にて広く使用されている当社メガファブ向けシリコン深掘りエッチング装置と同等のプロセスプラズマを生成可能で、量産機で蓄積した豊富なプロセスライブラリをこのミニマル装置で再現でき、種々のシリコンデバイスアプリケーションへの適用が期待できる。

3.5.2 ミニマルシリコン深掘エッチング装置での各種加工例

シリコン深掘りエッチング後に酸化膜を犠牲層としてシリコン構造体をリリースするようなMEMSアプリケーションにおいては、SOI基板の酸化膜上にあるシリコンの貫通エッチングプロセスが必須となる。

この場合、デバイス特性に影響を及ぼすシリコン加工精度の確保のため、酸化膜界面におけるノッチング形状は避けなければならない最重要項目である。



図5 ミニマルシリコン深掘りエッチング装置。

そこで、当社メガファブ用シリコン深掘りエッチング装置で実績有るノッチフリー技術をミニマルシリコン深掘りエッチング装置にも適用し、酸化膜界面でのノッチフリーを実現した。(図6)。

ノッチングの発生は、エッチングがシリコン層からストッパー層(酸化膜層)に到達した時に、酸化膜界面で正イオンが蓄積(チャージアップ)し、次に入射してくる正イオンが静電偏向によりトレンチ側壁をエッチングするために生じると考えられている[3-5]。

弊社ノッチフリー技術は、酸化膜界面でのチャージアップを抑えるハードウェアで、試料台に印加するバイアスを工夫することでこのチャージアップ現象を緩和し、トレンチ側壁のノッチングを防いでいる。

このノッチフリー技術や上記各種エッチング加工システムの搭載により、TSVやMEMSアプリケーションでのシリコン貫通プロセスの展開に大きく貢献できると考えている。

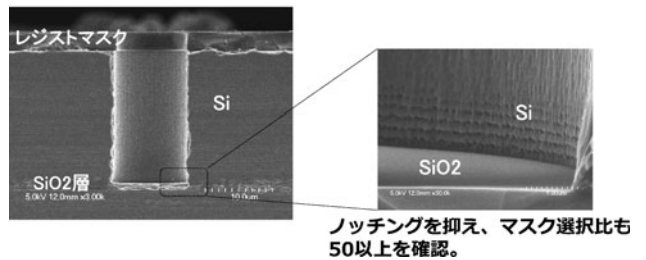
図7、図8、図9はそれぞれScallopフリーの垂直Si加工、テーパエッチング加工例、及びテーパ+垂直加工例を示す。

シリコン深掘りエッチング装置の量産機でのプロセスライブラリをミニマル装置で再現し、種々シリコン加工形状を実現種々のシリコンデバイスアプリケーションに適用可能である。

3.6 まとめ

IoT/AI向けデバイスや各種MEMSセンサデバイスにとっては、多品種にわたる迅速な製品開発と市場リリースが要求されミニマルファブはそれに最も適したソリューション

10μm径、20μm深さのシリコン貫通エッチング形状



ノッチングを抑え、マスク選択比も50以上を確認。

図6 ミニマルシリコン深掘りエッチング装置でのシリコン貫通プロセスにおけるノッチフリー加工例。

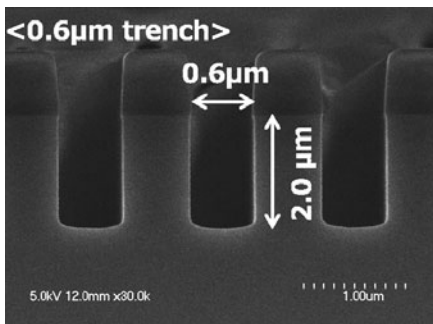


図7 Scallopフリー垂直Si加工。

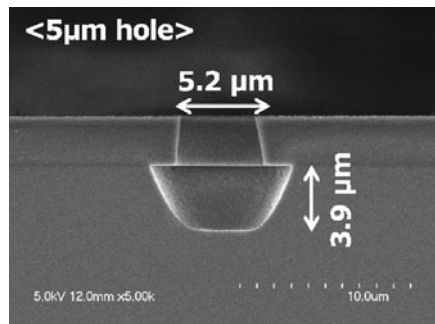


図8 テーパーエッチング加工。

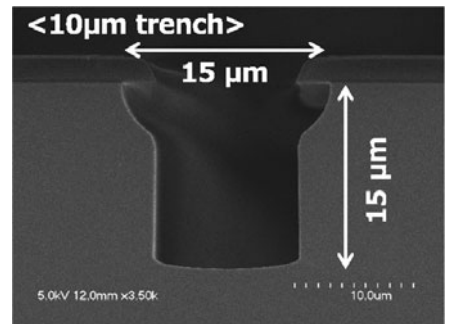


図9 テーパー+垂直加工例。

ションである。

またそれらのデバイスには多種多様なプロセスが必要で、今回開発したミニマルシリコン深掘りエッチング装置に、今まで当社が蓄積した豊富なプロセスライブラリを適用させることで、製品開発、量産への早期展開に大きく貢献できると考えている。

参考文献

- [1] 原 史朗, KHUMPUANG Somawan : 応用物理 83, 380 (2014).
- [2] F. Laermer and A. Schilp, Method for anisotropically etching silicon, German patent DE4241045 (1992).
- [3] T. Nozawa *et al.*, Jpn. J. Appl. Phys. 34,2107 (1995).
- [4] N. Fujiwar *et al.*, Jpn. J. Appl. Phys. 34,2095 (1995).
- [5] A.A. Ayon *et al.*, Solid-State Sensor and Actuator Workshop, South Carolina, 41 (1998).

小特集 革新的半導体産業システム“ミニマルファブ”におけるプラズマテクノロジー

4. マグネトロン型プラズマ源を用いたプラズマスパッタリング装置

4. Plasma Sputtering Deposition System for Minimal Fab Using Magnetron Plasma Sources

小木曾久人

OGISO Hisato

産業技術総合研究所

(原稿受付：2020年5月20日)

パルスプラズマ技術の一つである HIPIMS 技術は、DC や RF では得られない高出力なプラズマが発生でき、緻密で密着性の高いスパッタ膜が得られることで注目されている。我々はミニマルファブのための小型スパッタ源に HIPIMS 技術を応用することで、プロセス装置を構造的に複雑にすることなくミニマル規格を満たす装置の開発に成功した。本章ではその経緯と実際の成膜実験結果、さらに小型スパッタ源の特徴を生かした高出力化に関する取り組みについて紹介する。

Keywords:

Minimal Fab, HIPIM, sputter deposition, thin film, semiconductor device

4.1 ミニマルファブのための HIPIMS 技術

High power Impulsed Plasma Magnetron Sputtering (HIPIMS) [1]は、放電を誘起するための電圧をパルス状に印加して発生させるプラズマである。図1に示すように、パルスの電圧を付加することにより、平均電力に比べて極めて高い瞬間電力でプラズマを発生させる技術である。これにより、通常の DC スパッタリングよりも、多価イオンのプラズマが励起されるなどの特徴があり、緻密な膜が形成や、またその膜の密着力が高いなど、成膜技術として優れた特性があることが報告されている[1-3]。HIPIMS は、マグネトロンスパッタ源と基本的な構造は全く同じで、電源の変更のみで、発生させることができる。

我々は、HIPIMS をミニマルファブにおける成膜装置のための技術の一つとして利用した。ミニマルファブは、そのコンセプトを実現させるために、その装置に厳しい規格を満たすよう求められている。小型の規格化された筐体に全てを実装し、オフィス用のコンセントでも使用できる 15 kW (100 V 15 A) 以下での動作、目標は 1 プロセス 1 分以内の高速プロセスの実現などである。このコンセプトを考えると、エネルギー効率の高いプロセス技術を使うことが望ましいと考えられる。一方で、HIPIMS の欠点の一つとしてあげられているのがそのエネルギー効率の悪さである。DC スパッタリングと比較して、その投入平均電力あたりの成膜速度が低く、DC スパッタリングの 30%~50% 程度と報告されている [3, 4]。この欠点から考えると、ミニマルファブには向かない技術であるように見える。にもかかわらず、我々は HIPIMS をミニマルスパッタ装置に採用した。その経緯を以下に紹介する。

我々はミニマルファブ用の小型スパッタ源として、まず 1 インチ程度のターゲットの開口部をもつスパッタ源を開発した。図2はミニマルスパッタ装置用に誠南工業が開発した 1 インチスパッタ源である。ターゲットサイズの 1 インチは、ハーフインチウエハに比べると大きいので、その外側にも無駄な成膜されるので、無駄が多いが、あまり小

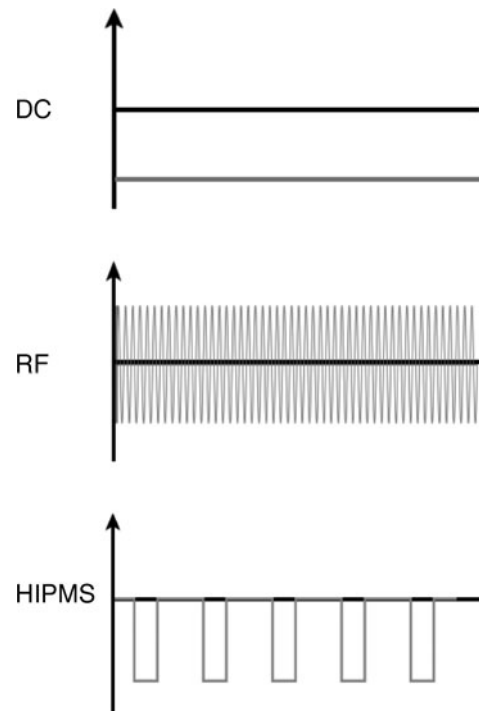


図1 DC スパッタリング, RF スパッタリング, と HIPIMS モードの印加電圧。



図2 ミニマルスパッタ装置用の小型マグネトロンスパッタ源。

型のスパッタ源からの成膜であると、ウェハ上の膜厚の均一性が担保できなくなる恐れがある。そのため、1インチサイズのターゲットのスパッタ源を採用した。このスパッタ源を用いて、DCスパッタリングで十分な成膜速度が得られれば、効率もよく電源も単純になり、ミニマルファブとしては最適である。しかしながら、実際にスパッタ源にDC電圧を印加すると、まず極めて着火が困難であり、着火のために電圧を上げ、真空度を悪くすると、いきなりアーク放電が起こってしまうことが多い。またグロー放電の維持が難しく、数mA程度の弱い電流でしか放電を維持することができず、電圧を上げるとすぐアーク放電に移行してしまう。安定したグロー放電を維持することが困難であった。結果的に非常に弱いパワーしかかけることができず、特にターゲット表面が酸化しているアルミニウムターゲットではアーク放電を抑えることは実質的に不可能であった。

一方、HIPIMSにおいては、高電圧がかかっているパルス幅を短くすることで、プラズマが発火しグロー放電がアーク放電に移行する前に電圧の引加が終り、アーク放電の発生が極めて抑制された。結果、後述するようにアーク放電が原因であるパーティクルの発生も抑制された。動作電圧もDCスパッタリングより高く設定できるので、プラズマの着火、放電の維持も容易になった。

DCスパッタリングにおいても、電源にアーク遮断回路を用いることでパーティクルの発生を抑制するなどの工夫が高性能な市販装置ではなされている。しかし、ミニマルスパッタ装置開発時にはミニマル規格をみたせるような小型高性能電源を見つけることはできなかった。HIPIMSはそのプロセス条件を工夫することで、着火のための電圧やアークを抑制する効果を両立させることができることが大きな利点である。このように、ミニマル装置に適用するためには、プラズマ源やそれによる薄膜形成の物理的な特性とは別に、ミニマル規格に合わせやすさという点も考慮する必要がある。以下の表1にDCスパッタリング、RFスパッタリング、HIPIMSをミニマル装置用に使いやすいかどうかの特性をまとめた（これらは、相対的な指標であって、定量的なものではない）。

表1 ミニマル規格に合わせやすさという視点でのスパッタモード（DC、RF、HIPIMS）の比較。

| | 電源に必要な電力 | 電源サイズ | アーク放電抑制 | 着火条件 | 電力あたりの成膜速度 |
|--------|----------|-------|---------|------|------------|
| DC | ◎ | ○ | △ | △ | ◎ |
| RF | △ | △ | ○ | △ | △ |
| HIPIMS | ○ | △ | ○ | ○ | ○ |

4.2 ミニマルスパッタ装置でのHIPIMSの特性

4.2.1 成膜中のパーティクル発生の有無

前節で、HIPIMS動作をミニマルファブに用いた理由として、アーク放電がほとんど発生することがなく、その結果、試料にふりつもるパーティクルの数が著しく減少できると述べた。この効果を確認するため、ミニマルスパッタ装置で、デバイスの導電膜として用いるアルミニウムのスパッタ成膜をHIPIMS動作で行い、パーティクルの有無を観察した結果を示す[5]。現在のミニマルスパッタ装置では、スパッタ成膜時は処理面は上を向いている。これは、前室とのウェハ搬送機構である真空PLAD (Particle Lock Air-tight Docking system) が装置側に受け渡す時、ウェハの処理側の面が上方を向いていることによる。結果、スパッタ源は上方に配置されているので、ターゲットからパーティクルが発生すると、ウェハの処理面にパーティクルが降り積もってしまう。したがって、スパッタ源からのパーティクルの発生は極力防がなければならない。そこで、HIPIMSのパルス幅を短くし、アーク放電を起こさないようにプロセス条件を決めた。電源容量や、成膜速度などのバランスを考え、パルス電圧-550V、パルス幅10 μ s繰り返し周波数5kHz、成膜時真空度4~6Paという成膜条件と決めて実験を行った。この条件は実際のミニマルファブでデバイス作成にも使われている条件である。一般的に用いられているHIPIMSのパルス幅(50 μ sから500 μ s程度)よりはかなり短いパルス幅になっている。図3は成膜したAl膜のSEM像である。特に、パーティクルのようなものはみられない。比較のため、産総研の共用ナノプロセス施設(NPF)に設置されているスパッタ成膜装置で作成したAl膜を示す。NPFの装置のAl膜には、1 μ m程度の粒子が散見されており、HIPIMS動作は、パーティクル発生の抑制に効果があることがわかる。ただし、パーティクルをなくすためには、HIPIMS動作だけでは十分でなく、ターゲットを交換した直後はエージングのための放電を行い表面酸化膜を取り除く、プロセス時のプラズマ着火直後は安定するまで数秒間シャッターを閉じておくなどの配慮も必要になることも付記しておきたい。

4.2.2 成膜速度と均一性

ミニマルファブでは、目標としてプロセス時間を1分以内としているため、成膜速度も重要になる。前述したように、HIPIMSはDCマグネトロロンに比べて、投入電力あたりの成膜速度は小さくなる。さらに、アーク放電を防ぐためにパルス幅を短くするという事は、プラズマの点灯時間が短くなることを意味するため、成膜速度が遅くなってしまふ恐れがある。これを補う方法として、パルスの繰り返し

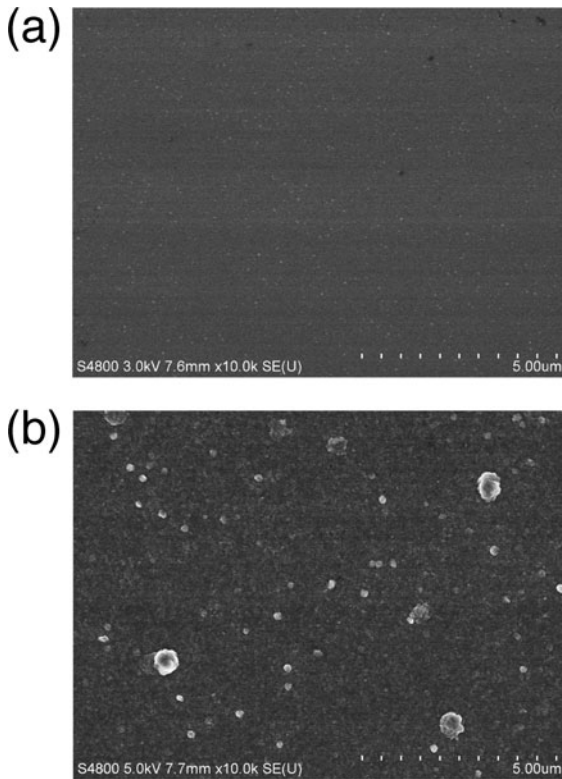


図3 アルミニウムスパッタ成膜後の表面、(a)ミニマルスパッタ成膜装置、(b)産総研 NPF, RF スパッタ装置。

し周波数を大きくすることで、成膜速度をあげることができる。繰り返し周波数の上限は電源のスペック依存する。ここでは、ミニマルファブ用に開発した小型 HIPIMS 電源のほぼ上限である。5 kHz の繰り返しで成膜実験を行い成膜速度とその均一性を評価した[5]。ミニマルウェハ上にデバイス作成と同じ条件、パルス電圧-550 V、パルス幅 10 μ s、繰り返し周波数 5 kHz、成膜時真空度 4~6 Pa で 2 分の成膜時間で成膜し、その後、ウェハ上を 2 mm 間隔の 31 点で膜厚の測定を行った。膜厚の測定は、成膜した Al 膜にエッチングをほどこし、測定ポイントで膜の境界ができるようなパターンを作成、その段差を表面粗さ計を用いて測定することで行った。図 4 はその測定結果を示す。膜厚はウェハの中心部分が厚くなる傾向があるが、必ずしも軸対称ではなく不均一性にも異方性があったことを示している。その原因は特定できていないが、永久磁石によるマグネトロン磁場の不均一性が一因として考えられる。この測定点の膜厚の平均は 233 nm、標準偏差は 26 nm であった。したがって、デバイスを作成したときの成膜条件での成膜速度は、ウェハ平均で 116 nm/min であったことが示された。

膜厚の均一性も、標準偏差で $\pm 11\%$ のばらつきがあった。現在作成しているデバイスでは、デバイスの最上面のみにこの Al 膜が作成されているので、このばらつきはデバイスの歩留まりにはあまり影響していないが、デバイスの高度化に伴い、より均一な膜厚分布が求められる。現状のミニマルスパッタ装置では、成膜中にウェハを走査する機構は設けていない。そのため、スパッタ源からでてくるスパッタ粒子に不均一性があると、そのまま膜厚に反映される。

成膜速度や膜厚分布は、スパッタ源の能力だけでなく、ターゲットと試料間の距離 (T-S 間距離) にも依存する。また、成膜される膜厚の分布も、T-S 間距離と関係する。T-S 間距離が小さくなると成膜速度は大きくなるが、膜厚分布には悪影響を与える恐れがある。この実験に用いたミニマルスパッタ装置の T-S 間距離は 36 mm である。成膜速度や膜厚分布などをふまえ、T-S 間距離を最適化するとともに、膜厚均一化のための、試料走査機構、あるいは磁場走査機能の追加などが今後の検討課題となろう。

4.2.3 電気抵抗率

ミニマルスパッタ成膜装置で作成された Al 膜はデバイスの電極として用いられている。そのため、膜の電気抵抗率の評価は重要である。装置の到達真空度が悪く酸素が膜に混入したりすると電気抵抗が大きくなり、電極材料としての性能は劣化してしまうからである。ミニマル装置は、大きさの制限から、ロードロックの役割をする真空 PLAD にも大容量の真空ポンプを取り付けることができないため、ウェハの出し入れの時の真空度の劣化などの影響を受けやすい。したがって、実際作成したアルミニウム膜の電気抵抗を調べる必要がある。

そこで、ミニマルウェハ表面にシリコン酸化膜を作成しその上に、ミニマルスパッタ成膜装置で Al 膜を成膜し、それにパターンニングしてエッチングし、4 端子法による電気抵抗測定用 TEG パターンをウェハ上に作成した。さらに、デバイス作成時の条件に合わせ、400 $^{\circ}$ C、10 min のアニーリングをした後に、電気抵抗を測定した[5]。その結果を表 2 に示す。若干のばらつきがあるものの、平均 45 n Ω m で、これはバルク Al の電気抵抗 28 n Ω m と比較すると、やや大きな値を示している。この値がどの程度、実際のデバイスに影響があるについて検討する。ミニマルファブで作成している FET デバイスを想定し、仮に表 2 中のもっとも電気抵抗率の大きな値 79 n Ω m の Al 膜で作成されたとして、電極の電気抵抗を電極形状から推定すると 880 m Ω となる。しかし、実際のデバイスのソースドレイン間の抵抗は 6.3 k Ω であり、これは Al 電極による電気抵抗よりかなり

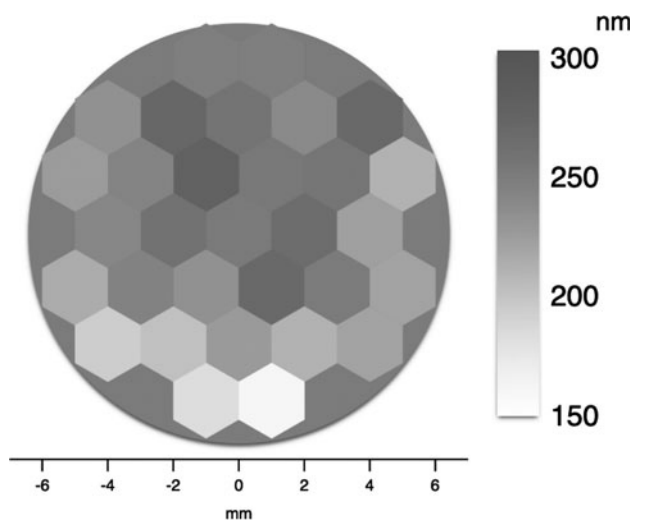


図4 ミニマルスパッタ装置によるアルミニウムスパッタ膜の成膜分布。

表2 ミニマルスパッタ成膜装置に成膜したアルミニウム膜の電気抵抗率.

| 試料 No. | 膜厚 [nm] | 電気抵抗 [Ω] | 電気抵抗率 [nΩm] |
|--------|---------|----------|-------------|
| 1 | 182 | 2.5 | 42 |
| 2 | 178 | 2.1 | 35 |
| 3 | 111 | 3.4 | 34 |
| 4 | 222 | 1.8 | 35 |
| 5 | 203 | 4.3 | 79 |
| 平均 | 179 | 2.8 | 45 |

大きいので、Al電極の電気抵抗の影響はかなり小さいと見積られる。したがって、現在のミニマルファブのデバイスについては問題のない膜が作成できたものと考えられる。今後、デバイスの高度化が進むと、チャンバーのベーキングなどを行うことにより真空度を上げることでさらに電気抵抗の小さい膜をつくるなどの工夫を行い、膜質の向上を図ることは必要となろう。

4.2.4 グレインサイズ

成膜されたAlは多結晶であり、多数のグレインから形成されている。このグレインの境界では、Al原子の結合エネルギーが小さいために、電流が流れているときに電子と金属原子の衝突によって原子が移動してボイドなどの欠陥が生じてしまうエレクトロマイグレーションと呼ばれる現象が生じ、デバイスの故障の原因の一つとされている。したがって、成膜したAlのグレインサイズは、デバイスのためのAl膜を評価する指標の一つとなる。そこでミニマルスパッタ成膜装置で作成されたAl膜のグレインサイズを、成膜後とその後のアニーリング処理後とで評価した。このアニーリング処理はミニマルレーザー加熱装置を用いて行った。PLADでウェハ搬送を行っているため、この処理のためにウェハが大気暴露したり、パーティクルがのるようなことはない。図5は、集束イオンビーム装置(FIB)を用いて、走査イオン二次電子像でAl膜のグレイン構造を観察した結果である[5]。成膜後にも処理をしない状態では、Alのグレインサイズは200nmと小さい。このままの状態で作成し、動作を繰り返すとエレクトロマイグレーションによるボイド発生の恐れがあることが懸念される。しかし、400℃ 10分のアニーリング処理後では、グレインサイズは2μm程度まで成長しており、エレクトロマイグレーションの恐れはかなり少なくなっていることが確認された。このアニーリング処理もミニマル装置群だけで処理が可能であることから、デバイス作成工程に支障を与えることはなかった。

4.3 小型マグネトロンスパッタ源のHIPIMS性能向上

ミニマルスパッタ装置においては、デバイスの安定的な作成が第一目的であり、パーティクルやドロップレットの発生や、スパッタ成膜中のウェハ温度が上がりすぎることを防ぐために、必要以上のハイパワープラズマの発生をめぐしてはいない。もともと、HIPIMSは、瞬時電力を高くすることによって、密度の高く、多価イオンを含むプラズマ

を発生させることを目的としている。小型のマグネトロンスパッタ源は、ターゲットの面積が小さいので、電源からの供給電力の割に、ターゲット上のプラズマ面積あたりのパワーを大きくすることが可能である。そこで、本節では、小型HIPIMSのハイパワー化の取り組みを紹介する。

マグネトロンスパッタ源は、図6のように、中心円と外周縁をそれぞれの磁極として、ターゲット面に平行な磁束を作り、この磁束に電子がトラップされることで、Ar原子と衝突確率を増加させてプラズマを発生させている。直径が小型のスパッタ源であることから、図6中のN極とS極の間の距離も小さなものになる。そのため、磁束密度は

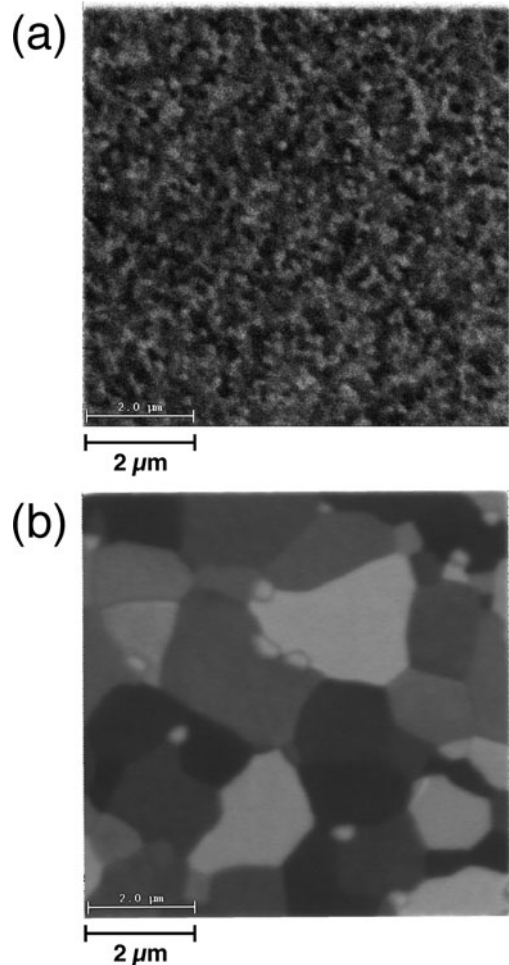


図5 ミニマルスパッタ成膜装置で作ったアルミニウム膜のグレイン、(a)成膜直後、(b)ミニマルレーザー加熱装置でアニーリング後。

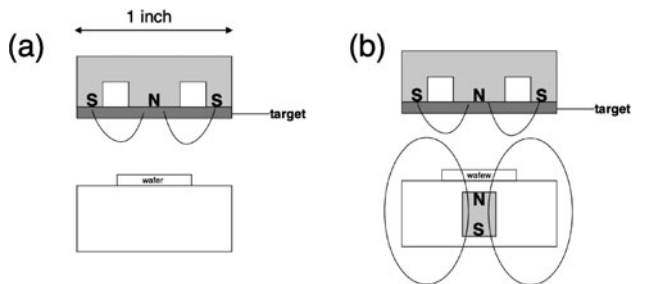


図6 小型スパッタ源の高出力化のための磁石配置、(a)通常のマグネトロンスパッタ源、(b)高出力化のため、試料側にも磁石を配置。

ターゲット面から離れると急速に磁束密度が小さくなってしまふ。そこで、マグネトロンを中心側の極と同じ極で向かい合わせになるように配置することを試みた。その結果、試料側からの磁力線は、マグネトロンからでた磁力線にぶつかって曲げられる形で、周囲に広がる。この試料面側からのアシスト磁場により、ターゲット面から離れても磁束密度の減少が少なくなる。これにより、ハイパワーのプラズマを得ることが可能になった。

実際に、我々が試作した1インチマグネトロンスパッタ源(図7)を用いて実験を行った。実験条件は、パルス電圧が-1300 V、パルス幅170 μs 、繰り返し周波数20 Hz、真空度4 Pa、ターゲット材料:Tiである。図8は、その実験例の電圧・電流波形である[5]。HIPIMS動作をさせたところ、パルス電流90 A、瞬時電力で80 kWを達成した。とりわけ、プラズマがターゲットに触れている面積(ターゲット上でのスパッタ痕跡からスパッタ面積を3 cm^2 と見積もった)あたりのパワーは26 kW/cm^2 と極めて大きなパワー密度のプラズマの発生が実現できた。

このようなハイパワーのプラズマの発生は、スパッタ成膜時の試料温度が上がりすぎるなどの弊害があるため、現時点でミニマルファブの半導体プロセスには利用されていない。しかし、ミニマルファブのコンセプトが、半導体プロセス以外、たとえば工具の表面処理などに応用されるよ



図7 高出力スパッタ源実験装置とその放電の様子。

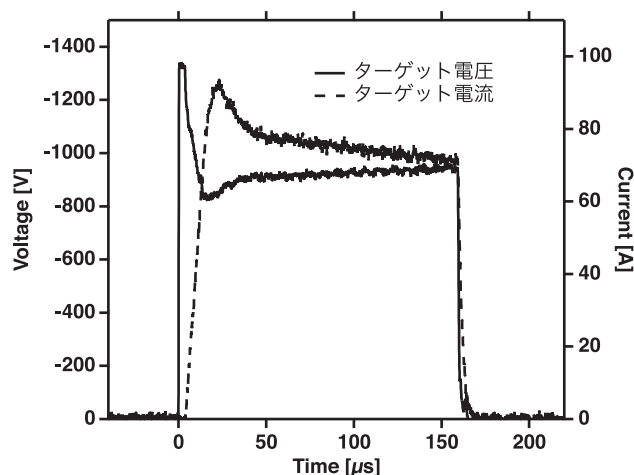


図8 高出力HIPIMS動作実験での電圧波形と電流波形、パルスの最初に電圧が降下しているのは、電源保護のための負荷抵抗5 Ω が回路に直列に接続されているため。

うな場合には、このようなハイパワープラズマが役立つ可能性がある。

4.4 まとめ

ハーフィンチウエハで生産し、クリーンルーム不要で半導体生産を実現する「ミニマルファブ」に対応した、HIPIMS型のスパッタ成膜装置を開発した。これにより、実際のデバイス作成の導電膜の成膜に成功した。現在は反応性スパッタでのTiN層のコーティングにも応用が広がっている。この適用は、緻密で密着性の高い高品質な成膜という、従来HIPIMSで期待されてきた長所を利用したものではない。むしろ、小型装置で実行可能なプロセス条件がHIPIMSだと容易に得られたことによる。実際の製造技術を考える上では、必ずしもハイスペックをめざしたものでなくても利用価値があるという一例となった。一般に半導体製造では、これまで実績のない今回のHIPIMSのような手法を使うことには懐疑的である。しかし、ミニマルファブではすぐに実際のデバイス作成工程に組み込んでその有効性を実証できる。これは、このコンセプトの優れた特徴の一つである。つまり、ミニマルファブは、プラズマ技術にとってその応用のための優れたプラットフォームとしての役割をはたしていることになる。今後も、ミニマルファブを通し、幾つもの応用事例が報告され、また各々のベンチマークがされることで、プラズマプロセス技術の発展が促進されることを期待したい。

参考文献

- [1] V. Kouznetsov *et al.*, Surf. Coat. Technol. **122**, 290 (1999).
- [2] K. Sarakinos *et al.*, Surf. Coat. Technol. **204**, 1661 (2010).
- [3] J.T. Gudmundsson *et al.*, J. Vac. Sci. Technol. A **30**, 030801 (2012).
- [4] D.J. Christie, J. Vac. Sci. Technol. A **23**, 330 (2005).
- [5] H. Ogiso *et al.*, J. Vac. Soc. Jpn. **60**, 365 (2017).

小特集 革新的半導体産業システム“ミニマルファブ”におけるプラズマテクノロジー

5. ヘリコンプラズマ源を用いたマルチターゲットスパッタリング装置

5. Multi-Target Sputtering Tool Using a Helicon Plasma Source

高橋和貴

TAKAHASHI Kazunori

東北大学 大学院工学研究科 電気エネルギーシステム専攻

(原稿受付：2020年5月20日)

比較的低気圧領域で高密度プラズマ発生が可能なヘリコンプラズマ源を用いたミニマルマルチターゲットスパッタリング装置の開発について紹介する。ヘリコンプラズマ源で生成したプラズマを、外部磁場によってターゲット領域まで誘導し、イオン引き込みによってスパッタリングを起こし成膜する方式であり、回転機構を用いてターゲットを変更し金属多層膜の形成を実現した。筐体サイズや消費電力が厳密に規格化されたミニマル装置へと適用するために、小型の高周波システム、周波数可変方式のインピーダンス整合法、基板ダメージ軽減のための磁気フィルタ等の工夫を施しており、それらの具体的な手法と成膜結果について紹介する。

Keywords:

plasma sputtering, helicon plasma source, multi-target sputtering

5.1 はじめに

プラズマを用いた重要なプロセスの一つに、プラズマスパッタリングがあげられる。プラズマ中のイオンをターゲット材に照射した際に、ターゲット材料が飛び出し、対向に設置した基板上に堆積することで、薄膜の形成を可能にする技術である。このプラズマスパッタリング法にはいくつかの種類があるが、一般的に普及しているものはマグネトロンスパッタ法である[1-3]。種々の形状のものが開発されてきているが、代表的なものとして円板ターゲットの背面に永久磁石を設置し、表面に形成される半径方向磁場と、ターゲットへ負バイアスを与えることで軸方向電場を形成し、 $\mathbf{E} \times \mathbf{B}$ ドリフトによって電子を効率よく閉じ込めながらプラズマを生成する方式である。ターゲットには負の電圧が印加されているため、前面のシースでプラズマ中のイオンが加速され、効率よくスパッタリングを起こすことが可能である。この方式では、プラズマ生成とターゲットバイアスを同一電源で行うため、ターゲットへのイオンフラックスとエネルギーの独立制御は行うことができないが、低コスト、高効率という利点があり、幅広く使用されている。一方で、ターゲットとは独立にプラズマ源を有するスパッタリング法として、電子サイクロトロン共鳴プラズマ源やヘリコン波プラズマ源を採用したものもあり[4,5]、ターゲットへのイオンフラックスはプラズマ源の電力で、ターゲットへのイオン入射エネルギーはターゲットバイアス電圧で独立に制御できる反面、プラズマ源に外部磁場が必要ということもあり、小型化・低コスト化が容易でないことから、マグネトロンスパッタリング法に比べて普及していないのが現状である。

半導体プロセスにおいては、例えばCu配線を行う際には、シリコン中へとCu原子が拡散しないように、Ti等のバリアメタル層を一度形成し、その後Cuでシード層を形成する手法が使われる。これらの金属膜形成ではスパッタリングが使用され、その後メッキ法でシード層に配線膜を形成していくプロセスがある。このように、多層膜が必要とされる場合には、バリア層表面の酸化がデバイス特性に大きく影響するため、シリコンウェハを大気にさらすことなく連続してシード層を成膜する必要があり、今回の小特集記事で取り上げられるミニマルファブにおいてもマルチターゲットスパッタ装置の開発が期待されていた。特に、樹脂基板上へとデバイスを組み込む疑似SoC (System on Chip) デバイスでは、樹脂基板上への多層膜形成が要求されるため、成膜中の基板温度を低温に保つ必要がある。

ミニマルファブで開発されてきたマグネトロンスパッタ法では、ミニマルファブの筐体サイズの制約が厳しく、マグネトロンスパッタ源を複数個搭載することが困難であったため、筆者らはヘリコン波プラズマ源を搭載したマルチスパッタ装置の開発を行った。本章では、このヘリコン波プラズマ源を用いたマルチターゲットスパッタリング装置の開発内容に関して述べる。本章で記す内容の一部は、参考文献[6]を参照いただければ幸いである。

5.2 スパッタリング装置構成

図1に、今回開発したマルチターゲットヘリコン波スパッタ装置の概略図を示す。真空容器左側に段付き絶縁管およびソレノイドコイルから構成されるヘリコン波プラズマ源を設置し、 10^{12} cm^{-3} 程度の高密度プラズマを生成す

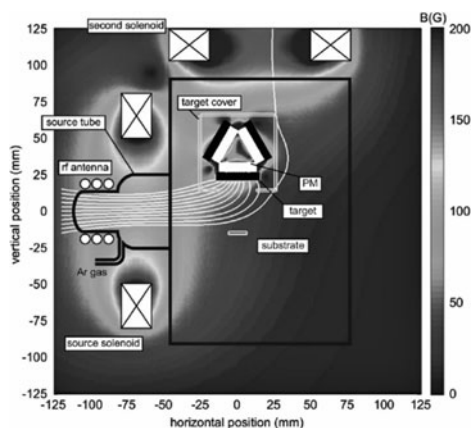


図1 マルチターゲットヘリコン波スパッタ装置概略図、および磁場強度計算結果。Reproduced from Vacuum, 171, 109000 (2020), doi:10.1016/j.vacuum.2019.109000 with the permission of Elsevier.

る。真空容器内部には、磁性流体シールを用いたターゲット回転機構を取り付けており、周辺のアースカバーから露出するターゲットを切り替えることで、一つの真空容器内で多層膜を形成することが可能となっている。それぞれのターゲット背面には永久磁石が設置されており、プラズマ源断面を通過する磁力線が湾曲し(図1中実線)、ターゲット表面で収束する構造となっている[7]。これにより、プラズマは磁力線に沿って下流域へと拡散し、効率よくターゲット表面へと輸送される。装置上部のソレノイドは、磁力線構造の微調整用として設置してある。

5.2.1 周波数調整型ヘリコンプラズマ源

ヘリコンプラズマ源をミニマル装置に搭載する問題点は、高周波電源やマッチングボックスを含めたサイズの大規模化とソレノイドコイルによる消費電力であった。また、生成部から下流域へと効率よくプラズマを噴射するには、通常比較的高い磁場強度が必要であるが、ミニマル装置の制約上適用が不可能である。そこで下記の方針でプラズマ源を設計した。実際のプラズマ源写真を図2に示す。それらの効果に関しては、参考文献を参照いただければ幸いである。

- ① 可変コンデンサを用いたマッチングボックスは、コンデンサのサイズやモーター機構が必要になるため、これらを固定コンデンサで代用し、周波数可変アンプを搭載することでインピーダンス整合を取る[8,9]。
- ② 比較的弱磁場で高密度プラズマが得られるように、弱磁場モードのヘリコン放電を適用する[10]。
- ③ ②に対する最適な磁場強度はRF周波数に依存しており、また磁場が弱すぎても下流域へのプラズマの輸送効率が下がるため、RF周波数を40 MHz \pm 3 MHz帯とすることで100 Gauss程度の磁場をプラズマ源に印加する設計とした。なおRF電源は市販品での対応ができなかったため、今回のプロジェクト用に開発した。
- ④ プラズマ流の絶縁管への損失を軽減するために、段付き形状の絶縁管と、下流域からのガス導入により、プラズマ源出口での高密度化を図った[11-13]。
- ⑤ 成膜前に基板を電極とした容量性結合放電によりク

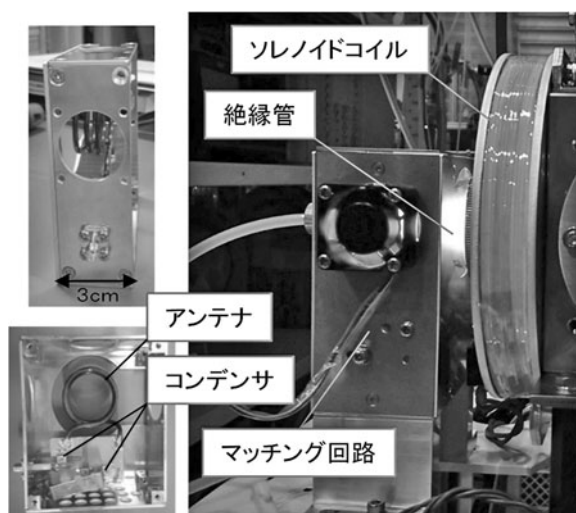


図2 マッチング回路、RFアンテナ、およびヘリコンプラズマ源の写真(東北大ラボ機レベルでの動作の様子)。

リーニングする逆スパッタ機構の要望があり、同軸スイッチによって出力電力を切り替え、成膜前に逆スパッタができる設計とした。

なお今回のスパッタ装置には間に合わなかったが、周波数調整やプロセスを左右する正味電力(=入射電力-反射電力)を一定に維持する機構を内蔵した、自動制御型のRFで源開発も完了しており、現在開発中のエッチング装置に搭載予定である[14,15]。

5.2.2 ターゲットホルダ

ターゲットホルダの概略図を図3に示す。今回のプロジェクト内では、最大4元ターゲットでの動作を達成しており、4種類の異なる材料からなる多層膜を形成可能である。今回の装置開発において、スパッタリング装置ではターゲット交換の際のネジ締めが面倒であるという声があったため、あらかじめターゲット背面にFeプレートをボンディングしておき、プラズマ収束用の永久磁石(図3中PM)の磁力によってターゲットが取り付けられる構造とした。また真空フランジも引き出し式の設計とすることで、

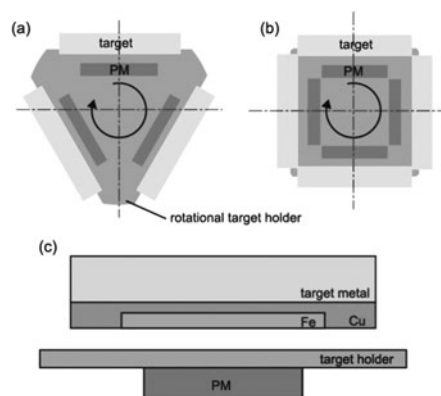


図3 ターゲットホルダの概略図。(a)(b)はそれぞれ、3元、4元ターゲットの断面図であり、(c)は各ターゲットの詳細構造を示している。Reproduced from Vacuum, 171, 109000 (2020), doi:10.1016/j.vacuum.2019.109000 with the permission of Elsevier.

工具が不要でワンタッチで交換できる構造となっている。

5.2.3 基板ホルダ

今回の開発過程で、スパッタリング時に基板が異常加熱されるという現象が観測され、大きな問題となった。原因を調べたところ、ターゲットへイオンが突入した際に発生する2次電子が、ターゲット前面のシースで基板に向かって加速され基板加熱を引き起こしていることが明らかになった。そこで、基板近傍に高エネルギー電子の冷却効果を目的とした磁気フィルタ[16,17]を設置し(図4)、高エネルギー電子を除去することで基板加熱を抑制した。この効果に関しては後述する。

図5は今回開発したミニマルマルチターゲットスパッタ装置の外観写真である。ミニマルファブで規格化されているウェハ搬送機構、ロードロック機構、ソフトウェア仕様、満足しつつ、ガスボンベ内蔵と筐体内部にミニマル装置では初となる300 L/sのターボ分子ポンプを搭載することに

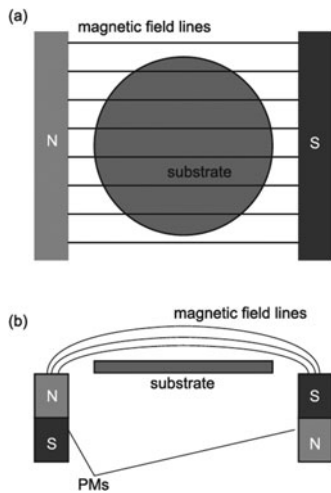


図4 磁気フィルタ付き基板ホルダの上面図、側面図。Reproduced from Vacuum, 171, 109000 (2020), doi:10.1016/j.vacuum.2019.109000 with the permission of Elsevier.

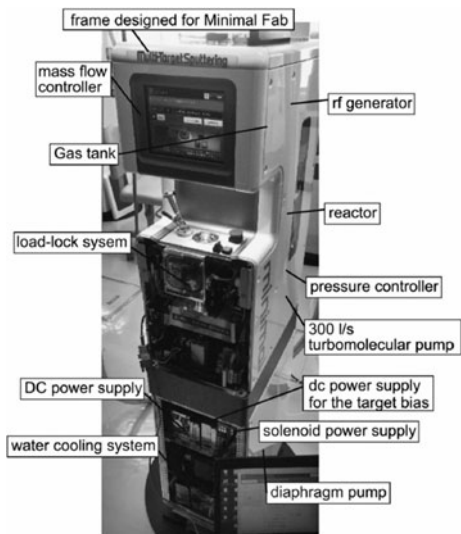


図5 マルチターゲットスパッタ装置の外観図。Reproduced from Vacuum, 171, 109000 (2020), doi:10.1016/j.vacuum.2019.109000 with the permission of Elsevier.

成功した。後述する結果で述べるが、今後改良する点は多く、関係者一同、装置としての完成度を高めていきたいと考えている。

5.3 成膜特性

本章では、前述のマルチターゲットスパッタ装置における成膜や基板温度に関する実験結果について述べる。図6は、プラズマ生成用の高周波電力を(a)100 W、(b)200 Wとした際の、各種ターゲット材料における成膜速度のターゲットバイアス電圧 V_{target} 依存性である。これらのデータより、最大成膜速度がCuで約250 nm/min、Alで約140 nm/min、Feで100 nm/min、Tiで約80 nm/minが得られていることがわかる。ターゲット材料による成膜速度の違いは、単一入射イオンによってスパッタされる原子数に相当するスパッタ率の材料による違いに相当している。これらの値は、マグネトロンスパッタリング法に比べると遅いものの、多元化が可能であるという点、例えば配線のバリア層やシード層の膜厚が100–200 nm程度であることを考えると、ミニマルファブの最終目標である1プロセス1分を将来的に実現しうる値であるといえる。また、ウェハ内の膜厚の均一性を調べたところ、±5%程度の均一性が実現できていることが確認されている。さらに大きな利点として、マグネトロンスパッタ法ではターゲットに磁性体を用いた場合には、ターゲット表面への漏洩磁束が減少するため、高密度プラズマを維持できず成膜速度が低下することが知られている。今回の装置では、磁性材料によって大きな磁力線構造が変化せず、ターゲットへのイオンフラックスは別途設置したプラズマ源でおおよそ決まるため、材料の磁性・非磁性によって成膜速度が大きく変化せず、磁性材料のスパッタにも即座に対応できる。

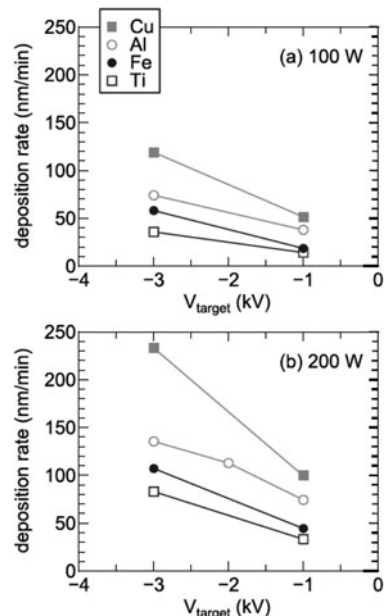


図6 プラズマ生成用高周波電力が(a)100 W、(b)200 Wにおける各種ターゲット材料の成膜速度のターゲットバイアス電圧依存性。Reproduced from Vacuum, 171, 109000 (2020), doi:10.1016/j.vacuum.2019.109000 with the permission of Elsevier.

一方で今回の装置では、マグネトロンスパッタ装置と異なり、生成したプラズマが、ターゲット周辺のアースカバーや真空容器壁へと接触しているため、不純物の混入が懸念される。そこで、走査型電子顕微鏡 (SEM: Scanning Electron Microscope) に付属しているエネルギー分散型 X 線分析 (EDX: Energy dispersive X-ray spectroscopy) を用いてサンプルの元素分析を行った結果を図 7 に示す。基板材料と自然酸化膜に相当する Si, O のピーク以外は、ターゲット材料のみが観測されており、EDX 分析で明らかになるような顕著な不純物が混入することなく成膜できていることがわかる。またこの指標として、Cu 膜の比抵抗率の計測を行ったところ、膜厚を 500 nm 以上製膜した条件で、Cu のバルク抵抗に近い抵抗率が実現できていることが観測されている。一方で、Al の場合には、成膜レートを上げた場合は表面が目視でわかるほど白濁するケースが観測されており、現在その原因を調べており、改良を進めていく予定である。

当初の設計では基板ホルダには磁気フィルタが組み込まれておらず、開発過程で、成膜中に基板温度が以上加熱されていることが観測され、予想外の対応をする必要が出てきた。図 8 (a) は、基板表面に熱電対を設置して計測した基板温度の成膜時間依存性である。磁気フィルタを設置しない際には、■でプロットするように、成膜開始からわずか 1 分程度で 350°C まで加熱されていることが観測された。1 章でふれた疑似 SoC 基板は、耐熱温度が 250°C 程度であるため、基板の低温化を図った。試行錯誤の末、基板加熱がターゲットからの 2 次電子に起因していることがわかり、前述の磁気フィルタを搭載するというアイデアで開発を継続した。図 8 (a) 中の○は、磁気フィルタを搭載した場合の基板温度であり、■に比べて飛躍的な低温化が実現

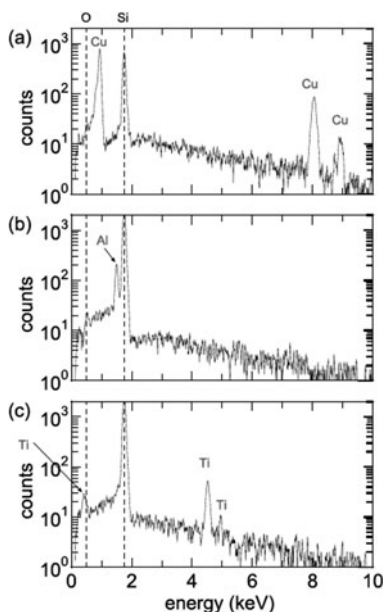


図 7 ターゲット材料を (a) Cu, (b) Al, (c) Ti として製膜した場合の、EDX スペクトル解析結果。図中には有意なピークの元素種類を示している。Reproduced from Vacuum, **171**, 109000 (2020), doi:10.1016/j.vacuum.2019.109000 with the permission of Elsevier.

できていることがわかる。1 分の成膜では 150°C 以下に維持されており、樹脂基板上へも成膜が可能となった。また図 8 (b) は、磁気フィルタの有無による成膜速度の違いを表しており、磁気フィルタ設置による大幅な成膜速度の低下が起きていないことがわかる。

この装置を用いて、シリコン基板上に Ti (約 200 nm), Cu (約 400 nm), Al (約 250 nm) の連続製膜を行い、深さ方向の元素分析を行った。図 9 は、グロー放電質量分析計 (GD-MS: Glow Discharge Mass Spectrometry) による結果であり、図中右側がシリコン基板に相当し、左側がサンプル表面に相当するデータとなっている。シリコン基板上に各種材料が順に製膜されており、酸素に由来する信号は、シリコン基板表面とサンプル表面にのみ存在していることがわかる。この酸素ピークは、成膜前のシリコン基板上、および多層膜成膜後に大気開放した際の自然酸化膜に由来していると考えられ、層間に酸素の顕著な酸化膜を形成することなく多層膜の成膜が可能であることが示されたといえる。

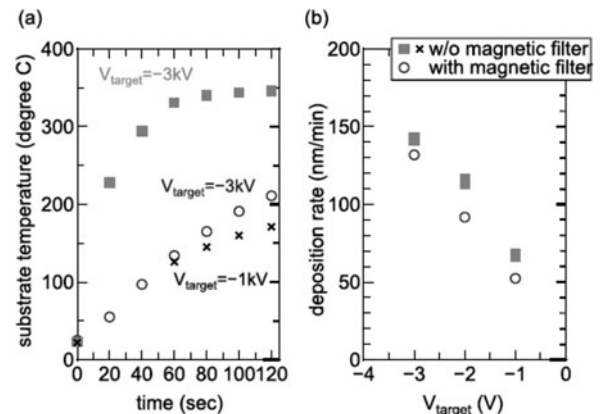


図 8 (a) 基板温度の成膜時間依存性。 (b) 成膜速度のターゲットバイアス依存性。図中■および×は磁気フィルタを設置しない場合、○は磁気フィルタを設置した場合の計測結果を示す。データはすべて高周波電力 100W での結果である。Reproduced from Vacuum, **171**, 109000 (2020), doi: 10.1016/j.vacuum.2019.109000 with the permission of Elsevier.

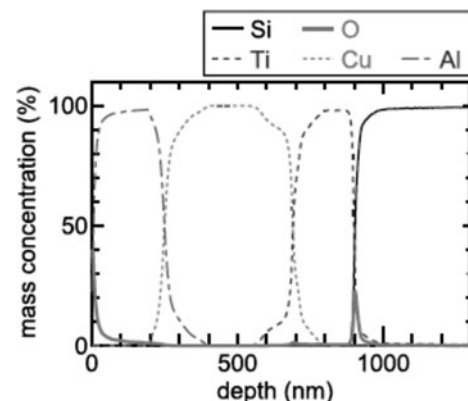


図 9 シリコン基板上へ多層膜を成膜した際の、GD-MS を用いた深さ方向の元素分析結果。Reproduced from Vacuum, **171**, 109000 (2020), doi:10.1016/j.vacuum.2019.109000 with the permission of Elsevier.

5.4 まとめ

ヘリコン波プラズマ源を搭載した、ミニマルマルチターゲットスパッタリング装置の開発を行った。これまでに外部磁場の必要性や大電力高周波を必要とすることで実用化が敬遠されがちであったヘリコン波プラズマ方式を、周波数可変方式による高周波システムの小型化や弱磁場モードの適用により、著しくサイズや電力が制限されたミニマル装置に組み込むことに成功した。またマルチターゲット機構や磁気フィルタ搭載の基板ホルダ開発によって、要求仕様に近い値のマルチターゲットスパッタ装置が完成しつつある。現在は、Alの高速成膜時にサンプル表面が荒れてしまう等の問題点が起きており、今後さらに改善を図る予定である。このような改善に対しても柔軟に対応できる点は、大型のプロセス装置では難しく、装置開発者側から見たミニマルファブの利点でもあると筆者は感じている。

今回の開発を通して、大学におけるプラズマ研究の良い点でもあり悪い点でもあるが、これまではプラズマ源だけを見ていたことを痛感した。システム全体を見ながら、ハード、ソフト、コストの制約がある環境下で開発をする重要性を学べた。今回の開発では、ミニマルファブ装置のサイズ制約の問題、高周波システム開発、真空排気系等の周辺機器にも多くのエフォートを割いた。そこで感じたことは、大学研究から製品化へのギャップの大きさであり、多くのことを学ぶ機会となった。また、筆者はヘリコン波プラズマを用いた宇宙プラズマ推進機に関連する研究も行っており[18-23]、このプロジェクトで得られた高周波システムの小型化技術や装置設計技術は、これらの研究にも大きく寄与するものであると考えている。

参考文献

- [1] G. Greczynski *et al.*, Surf. Coat. Technol. **257**, 15 (2014).
- [2] A. Anders, Surf. Coat. Technol. **257**, 308 (2014).
- [3] K. Yukimura *et al.*, Surf. Coat. Technol. **250**, 26 (2014).
- [4] P. Gao *et al.*, Surf. Coat. Technol. **201**, 5298 (2007).
- [5] S.F. Chichibu *et al.*, J. Appl. Phys. **91**, 874 (2002).
- [6] K. Takahashi *et al.*, Vacuum **171**, 109000 (2020).
- [7] K. Takahashi *et al.*, J. Phys. D: Appl. Phys. **47**, 425201 (2014).
- [8] C. Charles *et al.*, J. Phys. D: Appl. Phys. **46**, 365203 (2013).
- [9] K. Takahashi *et al.*, J. Phys. D: Appl. Phys. **50**, 265201 (2017).
- [10] F.F. Chen, Phys. Plasmas **10**, 2586 (2003).
- [11] K. Takahashi *et al.*, Appl. Phys. Lett. **109**, 194101 (2016).
- [12] K. Takahashi *et al.*, Appl. Phys. Lett. **113**, 034101 (2018).
- [13] T. Saito *et al.*, Vacuum **163**, 269 (2019).
- [14] K. Takahashi *et al.*, Front. Phys. **7**, 227 (2020).
- [15] K. Takahashi, Rev. Mod. Plasma Phys. **3**, 3 (2019).
- [16] A. Aanesland *et al.*, Appl. Phys. Lett. **100**, 044102 (2012).
- [17] K. Takahashi *et al.*, Phys. Rev. Lett. **116**, 135001 (2016).
- [18] K. Takahashi *et al.*, Phys. Rev. Lett. **107**, 235001 (2011).
- [19] K. Takahashi *et al.*, Phys. Rev. Lett. **110**, 195003 (2013).
- [20] K. Takahashi *et al.*, Phys. Rev. Lett. **114**, 195001 (2015).
- [21] K. Takahashi *et al.*, Phys. Rev. Lett. **118**, 225002 (2017).
- [22] K. Takahashi *et al.*, Phys. Rev. Lett. **120**, 045001 (2018).
- [23] K. Takahashi *et al.*, Plasma Sources Sci. Technol. **24**, 055004 (2015).

小特集 革新的半導体産業システム“ミニマルファブ”におけるプラズマテクノロジー

6. ミラー磁場中 ECR プラズマ源を用いたシリコン窒化膜 CVD 装置

6. CVD Equipment Using ECR Plasma in Magnetic Mirror Field for Silicon Nitride Film Formations

後藤 哲也

GOTO Tetsuya

東北大学

(原稿受付：2020年 5 月20日)

ミラー磁場閉じ込めプラズマを活用した新しいプラズマ CVD (Chemical Vapor Deposition) 成膜技術について紹介する。本提案技術は磁場で閉じ込めたプラズマの境界近傍かつ外側へ成膜用の基板を設置することにより、荷電粒子照射によるダメージを低減すると同時に、電氣的に中性で反応性に富む活性なラジカルを効率良く基板へ輸送することで、高品質な成膜技術を実現することをめざしている。ミニマルファブシステム向けに設計した装置の概要を述べるとともに、半導体製造分野のみならず広い産業分野で高品質な薄膜形成が要求されるシリコン窒化膜 (SiN 膜) 形成へ適用した結果について報告する。

Keywords:

plasma chemical vapor deposition, mirror confined plasma, silicon nitride, plasma damage

6.1 はじめに

弱電離プラズマは、中性ガス分子と電子との衝突により反応性に富む様々な活性種 (ラジカル) を容易に発生させることができるため、様々な産業分野で用いられている。半導体製造分野においても、エッチングによる微細加工や、プラズマ CVD (Chemical Vapor Deposition) による成膜プロセス等に活用され、高性能な半導体製造においてプラズマプロセスは欠かせないものとなっている [1]。しかし、プラズマ中に非処理ウェハを挿入すると、バルクプラズマの電位とウェハ表面電位との電位差で加速された荷電粒子 (主に正イオン) がウェハへ照射されることで、半導体素子にダメージが発生し、その特性が劣化してしまうことが課題である。このようなダメージを低減するためにプラズマからウェハを離すと、イオン照射によるダメージは低減できるが、同時に特に寿命の短い活性なラジカルが失活してしまい、プラズマを利用する利点が低減してしまう。すなわち、ダメージ低減と活性種活用の最大化はトレードオフの関係である (図 1 (a))。さらに、チャンバ内壁へイオンが照射されることでスパッタリングによりチャンバ内壁材料が叩き出され、それら原子がウェハへ付着することによる金属汚染も問題となっている。イオン照射エネルギーは大よそ電子温度に比例するため [1]、このようなダメージ・汚染を低減させるには、プラズマの低電子温度化が有効であり、プラズマ励起に用いる電力の高周波化等によるプラズマの低電子温度化が現在まで進展してきた。しかし筆者は、半導体製造用のプラズマ装置開発に携わる中で、イオン照射エネルギーを 10 eV 以下と非常に低

く抑えても、微量であるがセラミックス表面がスパッタされ叩き出されてしまうことを見出す等 [2]、低電子温度化のみによるダメージフリー装置の実現に困難さを感じていた。そこで、プラズマの磁場閉じ込めの概念を積極的に半導体製造で用いるプロセスプラズマ源へ適用することで、上述した本質的な課題を解決できないかと着想した (図 1 (b))。すなわち、磁場で閉じ込めた高密度なプラズマを生

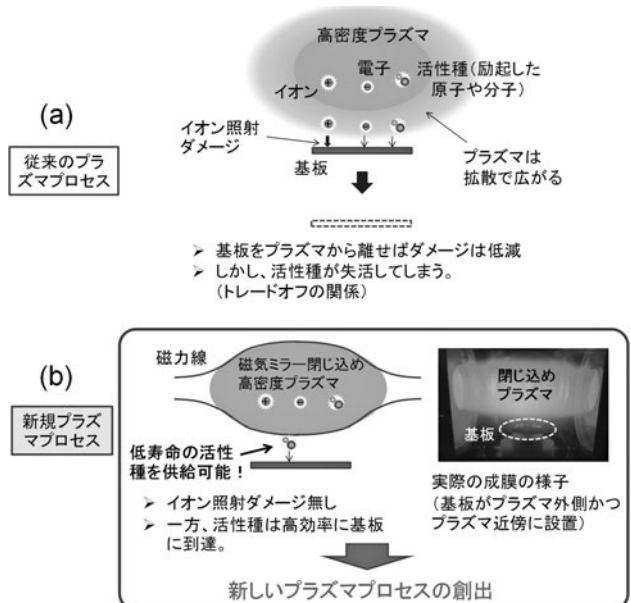


図 1 (a)従来のプラズマプロセス、及び(b)筆者が提案する新しいプラズマプロセス。

成し、閉じ込められたプラズマの外側近傍に基板を設置することで、荷電粒子を閉じ込めることでイオン照射ダメージを低減すると同時に、磁場の拘束を受けない電的に中性な活性種の供給を最大化するプラズマプロセス装置を実現するのである。この着想をミニマルファブシステムで実現するべく、永久磁石を用いた小型のミラー磁場閉じ込め ECR（電子サイクロトロン共鳴）プラズマによるプロセス装置を考案・製作した[3]。開発したプラズマ源は、プラズマ CVD によるシリコン窒化膜（SiN 膜）形成技術へ適用し[4,5]、現在も開発を継続して進めている。本章では、新しく開発したプラズマ源の概要や、このプラズマ源を用いて成膜したシリコン窒化膜の評価結果について述べる。

6.2 新規ミラー磁場プラズマ源

6.2.1 プラズマ源の構成

図 2 (a)に、新しく開発したミラー磁場プラズマ源を示す。磁場は軸対称のネオジウム磁石によって発生させている。本プラズマ源では、装置を小型化するために、電流コイルではなく永久磁石でミラー磁場を形成した。図中に円筒座標の Z 軸、 R 軸を定義し、 Z 軸上の磁場強度分布も示している。永久磁石を用いたこの磁場配位は、医療用途等で用いられる ECR イオン源[6-8]と似ている。ただし、これらイオン源ではミラー磁場の片側のピーク磁場強度を意図的に弱くして軸方向にプラズマを取り出しているのに対し、本プラズマ源は 2つのピークの磁場強度を等しくして閉じ込め向上を意図している点が異なっている。本プラズマ源のミラー磁場のピーク磁場強度は 0.43 T ($Z = \pm 50\text{ mm}$) であり、ミッドプレーン ($Z = 0\text{ mm}$) での磁場強度は 0.085 T となっている。ECR プラズマ励起に用いた電磁波の周波数は 5.85 GHz とした。 5.85 GHz のマイクロ波の ECR 磁場強度は 0.21 T であり、ECR 位置を図中に示している。半導体製造分野では、 2.45 GHz マイクロ波（ECR 磁場強度は

0.085 T ）を用いられることが多いが、本開発では、(1)より短波長のマイクロ波を利用することで導波管等のマイクロ波回路を小型化する、(2)より強い磁場を用いることで閉じ込め性能を向上させる、という 2 点の理由から、 5.85 GHz を採用した。マイクロ波は円形導波管（直線偏波、TE₁₁ モード）より石英窓を介してチャンバ内へ導入した。図からわかるように、ECR 位置は石英窓と片方の石英リミターの内部に存在している。よって、このエリアがプラズマ励起領域となる。励起されたプラズマは石英リミター開口部よりミラー磁場の中央部に導入される。プラズマは磁力線に拘束されるから、リミターの開口径でミッドプレーン部のプラズマ直径を制御することが可能である。石英窓に対向するミラー磁場端部には、同心円上の金属製エンドプレートが設置されている。このエンドプレートに電圧を印加することが可能で、本章の結果では電圧印加はしていないが、将来的にはエンドプレートの電位を制御することで中央部のプラズマ分布等を制御することも想定している。図 2 (b)に、本プラズマ源で励起した典型的な Ar プラズマ（圧力 1.33 Pa ）の写真を示す。磁力線に沿ってミラー磁場プラズマが生成されているのがわかる。このプラズマ源に加え、マイクロ波電源（最大出力 50 W または 100 W ）及び自動整合器も企業と共同で開発することで、全てミニマル筐体に収めることができた（図 2 (c)）。

6.2.2 プラズマ計測結果

プラズマ特性を定量的に評価するために、Ar プラズマのラングミュアプローブ計測を行った[3]。ラングミュアプローブで得られた電流電圧特性から、イオン密度（正イオン密度）、電子温度を算出した。強磁場化で電子飽和電流が著しく減少していたため、電子飽和電流から電子密度を導出することはできなかったが、Ar プラズマは 1 価の正の Ar イオンと電子から構成されることから、イオン密度と電子密度は等しいと考えられる。また、電子温度に関してはプラズマ電位とフローティング電位の差分から導出した。詳細は文献 3 に述べている。図 3 に、イオン密度 n_i (=電子密度) 及び電子温度 T_e のマイクロ波パワー依存性（圧力 0.27 Pa ）を示す。マイクロ波パワーが 5 W において 10^{11} cm^{-3} 程度の高密度プラズマが生成されており、マイクロ波パワーの増大とともに増加し、 20 W 以上の領域で $3.5 \times 10^{11}\text{ cm}^{-3}$ 程度に達し、それより高パワーの領域では飽和傾向となっている。電子密度が電子温度 T_e は $3\sim 4\text{ eV}$ 程度であった。広い圧力領域に亘り ($0.1\sim 10\text{ Pa}$)、電子密度が 10^{11} cm^{-3} を超える高密度プラズマが生成できることを確認している[3,4]。高密度プラズマが比較的低いパワーで励起されていることから、ミラー磁場による磁場閉じ込め効果が効果的に働き、電力効率良くプラズマが生成されていることが示唆される。

次に、ラングミュアプローブを空間的に掃引して、プラズマの空間分布を調査した結果を示す。図 4 は、圧力 (a) 0.27 Pa 、(b) 1.33 Pa 、(c) 7.98 Pa におけるイオン飽和電流密度の Z 軸上 ($R = 0\text{ mm}$) 分布である。マイクロ波パワーは 40 W である。イオン飽和電流は数 mA/cm^2 程度であり、これは電子密度 10^{11} cm^{-3} 台に対応する値である。なお、マ

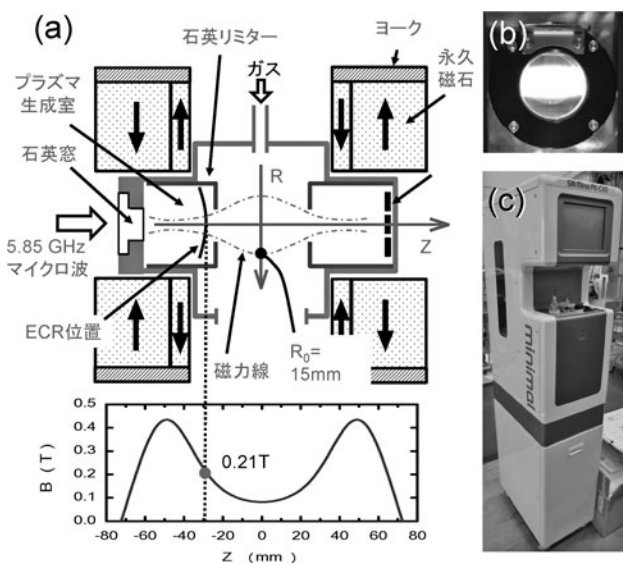


図 2 (a)新しく開発したミラー磁場プラズマ源。(b)本プラズマ源で励起した典型的な Ar プラズマ（圧力 1.33 Pa ）の写真。(c)本プラズマ源を搭載したミニマル装置。

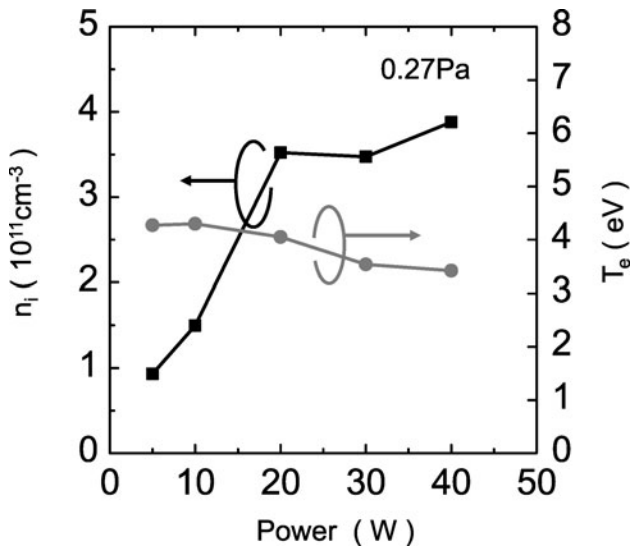


図3 イオン密度 n_i (=電子密度) 及び電子温度 T_e のマイクロ波パワー依存性 (圧力 0.27 Pa). Reproduced from Rev. Sci. Instrum. **87** 123508 (2016) <https://doi.org/10.1063/1.4972294>, with the permission of AIP Publishing.

イクロ波は Z 軸負側領域から導入されているので、この分布はマイクロ波導入窓とは反対側の分布である。最大磁場部 ($Z=50$ mm) の内側にプラズマが分布し、軸方向に閉じ込められていることがわかる。ただし、 $Z=50$ mm よりも外側へプラズマが流出し、端損失の成分もあることがわかる。図 4 より、単損失成分は圧力が高い方が抑えられていることがわかる。磁場に平行方向の拡散係数は、バックグラウンドのガス圧に逆比例することから、この振る舞いは、拡散係数の減少とともに軸方向閉じ込めが向上していることを示唆している。

図 5 に、 $Z=0$ mm におけるイオン飽和電流密度の径方向分布 (R 方向分布) を、圧力(a)0.27 Pa, (b)1.33 Pa, (c)

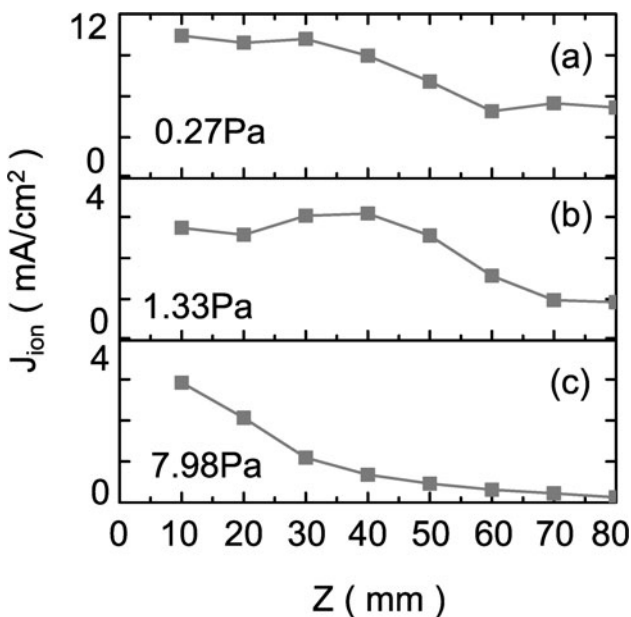


図4 圧力(a)0.27 Pa, (b)1.33 Pa, (c)7.98 Pa におけるイオン飽和電流密度のZ軸上 ($R=0$ mm) 分布. Reproduced from Rev. Sci. Instrum. **87** 123508 (2016) <https://doi.org/10.1063/1.4972294>, with the permission of AIP Publishing.

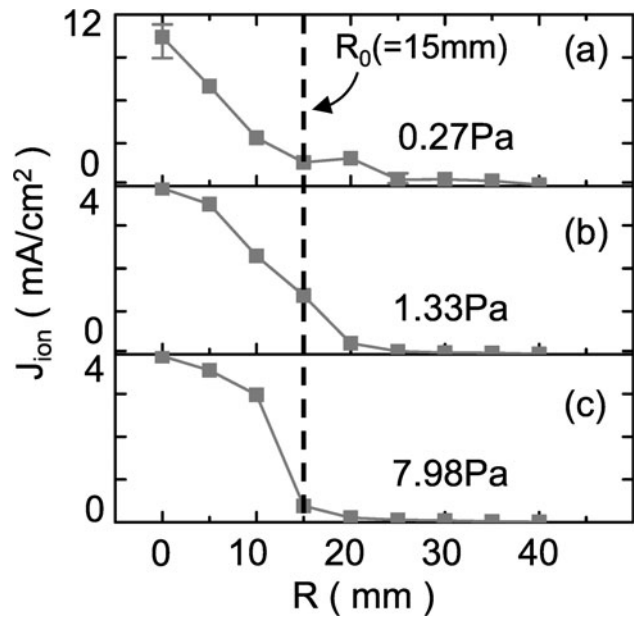


図5 圧力(a)0.27 Pa, (b)1.33 Pa, (c)7.98 Pa におけるイオン飽和電流密度の径方向分布 (R 方向分布) ($Z=0$ mm). Reproduced from Rev. Sci. Instrum. **87** 123508 (2016) <https://doi.org/10.1063/1.4972294>, with the permission of AIP Publishing.

7.98 Pa の場合について示す。図に示している $R_0 = 15$ mm は、リミター開口部の開口径と磁力線で規定されるミッドプレーン上での理想的なプラズマ半径である。プラズマの径方向分布は、磁場を横切る拡散や ECR 位置でのイオン化率の径方向分布等、複合的な要因で決定されるため、その振る舞いを理解するのは難しいが、図 5 を見る限り、 $R_0 = 15$ mm 付近より外側では急速にイオン電流が減少しており、径方向にもプラズマが閉じ込められていることがわかる。特に圧力が高い方がより $R_0 = 15$ mm 以内にプラズマが分布していることがわかる。この閉じ込められたプラズマの近傍に、ウェハを設置することで、イオン照射ダメージを低減し、かつ高密度プラズマ中で生成した活性なラジカルを最大限利用したプロセスの実現が期待できる。

6.3 シリコン窒化膜成膜への適用

シリコン窒化膜は緻密な構造を持つ絶縁体であり、パッシベーション膜 (保護膜)、水分バリア膜、電気的絶縁膜、電荷蓄積膜等として、半導体デバイスのみならず、太陽電池、光デバイス、MEMS (micro electro mechanical systems) 等、様々な分野で用いられており、IoT (Internet of Things) 社会の進展にとってその高品質化は必要不可欠なものとなっている。しかし、一般的に窒化物は酸化物と比べて融点が高く、高品質な薄膜を形成するには非常に高い温度が必要である (窒素分子は酸素分子と比べて結合が強く、金属酸化物は自然界に多く存在しているが、金属窒化物はほとんど存在しない)。熱エネルギーのみで材料ガスを分解して成膜する熱 CVD 法では、シリコン酸化物 (SiO_2) は 400°C 程度で形成可能であるのに対し、シリコン窒化膜 (Si_3N_4) は 750°C という高温でないと良好な膜は得られない。すなわち、高品質な窒化物薄膜を低温で形成可

能とするには、プラズマにより生成した活性種の活用が必須であり、半導体をはじめとする広い産業分野で高品質な窒化膜成膜技術が強く求められている。ミニマルファブシステムでは、図6に示すようにシリコン CMOS (Complementary Metal-Oxide-Semiconductor) 回路におけるサイドウォール膜や、MEMS 向けの低応力・高薬液耐性 SiN 膜への適用が期待される。本プラズマ源においては、Ar/SiH₄/N₂/H₂ ガスによるプラズマ CVD により SiN 膜の形成を行った。図7(a) - 7(c)は、X線光電子分光 (XPS) により得られた、SiN 膜 (シリコン基板上へ成膜) の組成比の深さ方向分布である。(a)は比較用の熱 CVD のシリコン窒化膜 (750°C で成膜) であり、(b)及び(c)は本プラズマ源で圧力をそれぞれ 1.33 Pa、25 Pa とし て成膜した膜である。成膜は室温で行った。SiN 膜の膜厚は(a), (c)が約 100 nm, (b)は約 200 nm であり、膜厚より深い領域では基板の Si のみ検出されている。ガス流量比 (主に SiH₄/N₂ 流量比) を調節し、両圧力で成膜した膜の屈折率を、共に熱 CVD の膜

と同等の約 2 となるようにしている。図6(b)からわかるように、1.33 Pa で成膜した膜は、膜中の Si が相対的に多く、かつ酸素が混入してしまっている。屈折率の高い窒化不足でシリコンの量が相対的に多いシリコンリッチな膜 (Si の屈折率は 3.88) と、屈折率の低い Si 酸化膜 (SiO₂ の屈折率は 1.46) の成分が混じり、見かけ上屈折率が ~2 となっていると考えられ、理想的な Si₃N₄ 膜組成とは大きく異なっていることがわかった。膜中の酸素は、深さ方向でほぼ一定であることから、ウェハを取り出した後の表面からの酸化であるとは考えにくい。本チャンバは到達真空度が 10⁻⁴ Pa 前半であり、プロセスガス流量やチャンバ体積を考慮すると 200 ppm 程度の酸素や水分が不純物としてプロセス中に存在していると考えられる。よって、膜中の酸素はこれら成分が酸化種となり、成膜中の窒化力が相対的に弱かったため、酸化が窒化と同時に起こったと予測される。一方、圧力 25 Pa で成膜した膜は、N/Si 比が 750°C の熱 CVD で作製したシリコン窒化膜とほぼ同じで理想的なシリコン窒化膜 Si₃N₄ (Si:N=3:4) に近いことがわかる。さらに、膜中の酸素の混入が XPS の測定限界以下 (~1%以下) であった。プロセスガス流量は 1.33 Pa と 25 Pa において大きな違いは無いので、残留酸素や水分のレベルも大きな差は無い。よって、25 Pa においては非常に活性な窒化種が基板へ供給され、より理想的に窒化プロセスが行われていることが示唆される。さらに特筆すべきは、熱 CVD の膜でもわずかに酸素が検出されているのに対し (1~2%程度)、本システムにおいて 25 Pa で成膜した膜はそれよりも酸素含有量が少ないという結果が得られたことである。なぜ圧力が高い方が良好な膜が成膜できるかは現時点では明確でない。今後更なる検討を進める予定である。

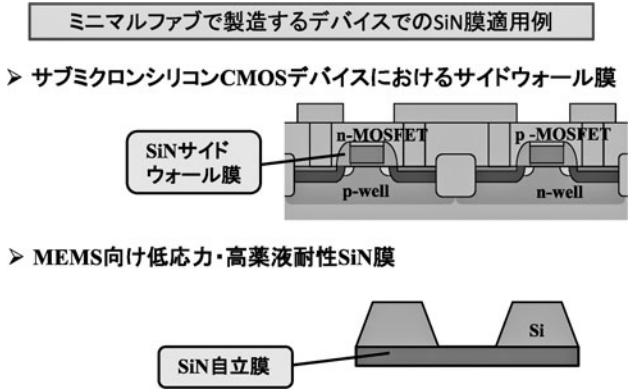


図6 ミニマルファブシステムにおいてミラープラズマCVDの適用が期待されるデバイス：シリコンCMOS回路におけるサイドウォール膜や MEMS 向けの低応力・高薬液耐性 SiN 膜。

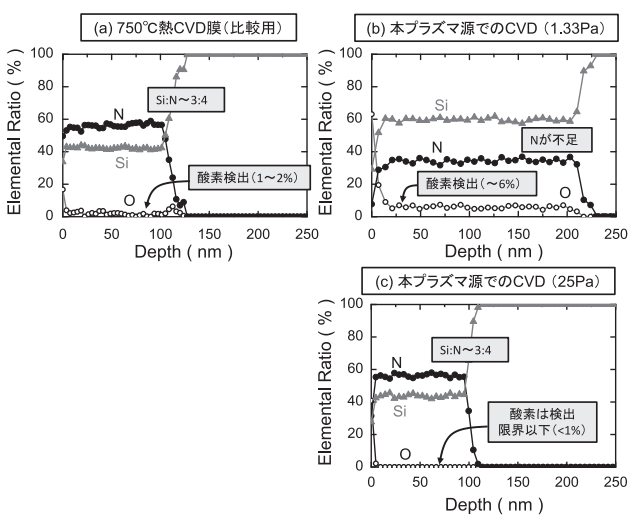


図7 X線光電子分光 (XPS) により得られた、SiN 膜 (シリコン基板上へ成膜) の組成比の深さ方向分布。(a)は比較用の熱 CVD のシリコン窒化膜 (750°C で成膜) であり、(b)及び(c)は本プラズマ源で圧力をそれぞれ 1.33 Pa, 25 Pa とし て成膜した膜。

次に、成膜した SiN 膜のフッ酸耐性に関する評価結果を述べる。半導体デバイスや MEMS を製造する上では、SiN 膜に対し、シリコン酸化膜のエッチング液であるフッ酸に対する選択性を求められることが多く、フッ酸耐性を有することが望まれる。図8は、5%フッ酸に膜を浸漬した際のエッチングレートを、成膜した SiN 膜の屈折率に対してプロットしたものである。成膜温度 400°C, 250°C, 室温の結果について示している。成膜圧力は 25 Pa であり、SiH₄/N₂ 流量比を制御することで屈折率を変化させた。なお、5%フッ酸に対しては、熱酸化で形成した SiO₂ 膜のエッチングレートは 40 nm/min 程度、750°C の熱 CVD で形成した SiN 膜のエッチングレートは 3 nm/min 程度である。本プラズマ源においては、SiH₄/N₂ 比を増やすと、膜が Si リッチとなり、屈折率が上昇することを確認している。どの成膜温度においても、屈折率の上昇とともに、フッ酸のエッチングレートが減少し耐性が向上していることがわかる。これは、膜が Si リッチになるためと考えられる (Si はフッ酸にエッチングされない)。Si リッチの膜は、絶縁耐性が悪化することが知られており、絶縁性が求められる半導体デバイスの機能膜やパッシベーション膜に使用するには不適であるが、電気的な特性が要求されないエッチング時のハードマスク膜への適用等には期待ができる。一

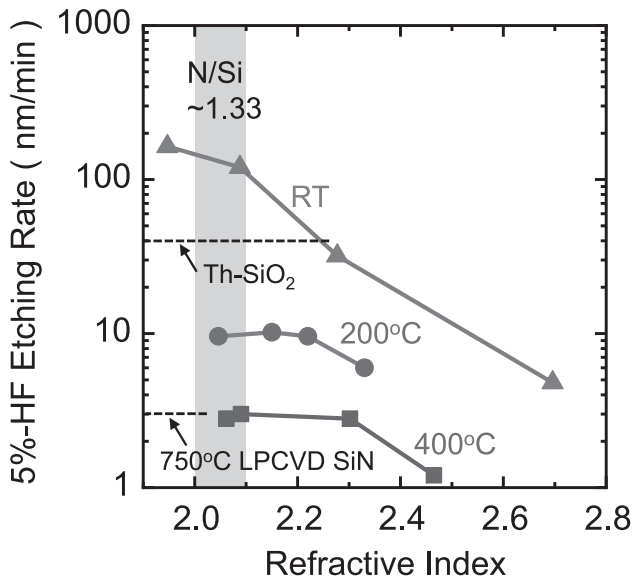


図8 5%フッ酸に膜を浸漬した際のエッチングレートを、成膜したSiN膜の屈折率に対してプロットしたグラフ(成膜温度400°C, 250°C, 室温). Reproduced from ECS J. Solid State Sci. Technol. 8 N113 (2019) DOI: 10.1149/2.0121908 jss, with the permission of The Electrochemical Society.

方、電気的特性も重要な絶縁膜・機能膜・パッシベーション膜に関する限り、屈折率が2程度の領域の膜を使用する必要がある。図からわかるように、屈折率が2程度の領域において、成膜温度を上昇させることで、フッ酸耐性は劇的に向上している。400°C成膜では750°CのLPCVDの膜と同等のエッチングレート(3 nm/min程度)が得られた。200°C成膜においても、エッチングレートは10 nm/min程度であり、シリコン熱酸化膜のレート(40 nm/min程度)よりも低く、フッ酸耐性に優れた膜ができていることがわかった。成膜温度を上昇させることより、膜中の水素が減少し、また結合の強い膜ができていると予測される。今後、200°C以下の成膜温度においても、フッ酸耐性を更に向上させるよう、成膜条件や装置条件を探っていく予定である。

次に、様々なデバイス製造において重要なカバレッジ(複雑形状への成膜の付き回り)に関する評価結果について紹介する。図9に、ライン&スペースのパターニングを行ったシリコン基板へシリコン窒化膜を成膜した基板の断面SEM写真を示す。ライン&スペースは0.5µmのパターンであり1:1の比率でパターンニングされている。またトレンチ(溝)深さも0.5µmであるから、トレンチのアスペクト比は1:1である。このようなパターンに、成膜温度350°Cで、平坦な基板の場合に約60nm成膜される条件でSiN膜を成膜した。比較用に、従来型のマイクロ波プラズマ装置によるプラズマCVDで成膜した結果についても示している[5]。従来型プラズマCVDでも350°Cで成膜をしている。図からわかるように、従来型のCVDでは、ボトム部はトップ部と同等の膜厚であるが、側壁の膜厚が薄くなってしまっている。一方、本プラズマ源では、トップ部、ボトム部、及び側壁にもほぼ同じ膜厚で成膜されており、カバレッジ性の良い成膜が実現していることがわかる。さ

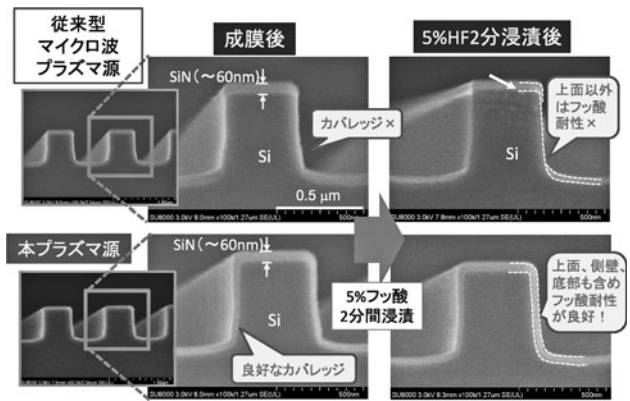


図9 SiN膜のカバレッジおよびフッ酸耐性評価結果。

らに、図9には5%フッ酸に両サンプルを2分間浸漬した後の断面SEM像も示している。従来型のCVDでは、トップ部に比べ、それ以外の領域の膜はフッ酸耐性が劣っており、側壁部は完全に膜が消失し、またボトム部もトップ部に比べエッチングレートが速く膜が相対的に多くエッチングされてしまっている。一方、本プラズマ源では、トップ部、ボトム部、及び側壁部のSiN膜のフッ酸耐性がほぼ同等で、ほとんど膜がエッチングされていないことがわかった。本結果は、イオン照射を用いないラジカル反応中心の高品質なプロセスが実現できていることを示唆している。

6.4 まとめ

イオン照射ダメージを防ぎ、一方、電気的に中性で活性なラジカルを活用できる新しいミラー磁場閉じ込め型ECRプラズマプロセス装置を提案・製作した。ミラー磁場閉じ込めの概念が良く活かされ、低い電力で効率良く高密度プラズマを励起できることを明らかとした。次に、本装置をプラズマCVDプロセスへ適用し、Ar/SiH₄/N₂/H₂プラズマによりシリコン窒化膜を形成した。その結果、750°C成膜の熱CVDの膜と同等のN/Si組成及び同等のフッ酸耐性を持ち、かつ熱CVDの膜よりも酸素混入の無い膜を得ることができた。また、トレンチ内部や底部へもカバレッジ良くフッ酸耐性の良好な膜が成膜できることを確認した。ここで得られた結果は、プラズマのダメージを低減し、かつラジカル反応ベースのプロセスが実現できていることを示唆し、ミニマルファブシステムの発展、高品質成膜技術の発展に寄与できると考えられる。

参考文献

- [1] B. Chapman, *Glow Discharge Processes* (Wiley, New York, 1980).
- [2] T. Goto and S. Sugawa, *Jpn. J. Appl. Phys.* 54, 128003 (2015).
- [3] T. Goto *et al.*, *Rev. Sch. Instrum.* 87, 123508 (2016).
- [4] T. Goto *et al.*, *IEEE J. Electron Devices Soc.* 6, 512 (2018).
- [5] T. Goto *et al.*, *ECS J. Solid State Sci. Technol.* 8, N113 (2019).
- [6] M. Muramatsu *et al.*, *Rev. Sci. Instrum.* 71, 984 (2000).
- [7] D. Z. Xie, *Rev. Sci. Instrum.* 73, 531 (2002).
- [8] Y. Kato *et al.*, *Rev. Sci. Instrum.* 87, 02A711 (2016).

小特集 革新的半導体産業システム“ミニマルファブ”におけるプラズマテクノロジー

7. マイクロ波プラズマ源を用いた水蒸気プラズマアッシング装置

7. Water Vapor Plasma Ashing System Using Microwave Excited Plasma Source

石島 達夫

ISHIJIMA Tatsuo

金沢大学 理工研究域 電子情報通信学系

(原稿受付：2020年8月11日)

本章では、水蒸気を原料ガスとするマイクロ波励起プラズマを用いたアッシング技術について紹介する。水蒸気は、処理室の底部に導入した超純水をポンプで減圧することにより発生させる方式であるため、処理室内は飽和水蒸気圧程度（～3 kPa）と、比較的高い圧力領域になる。一般に高い圧力下では、プラズマ生成領域が収縮するため、大口径ウェハに対応する半導体製造プロセスをめざした研究開発は難しい。一方、ミニマルファブはハーフインチウェハによる半導体製造装置群であるので、面内均一性の実現のための研究開発の時間とコストを低減できる特長を有している。さらに、少量多品種をターゲットにしているため、新たに見出した半導体製造プロセスの適用可能性を、既存の製造工程と置き換えて比較し評価することも容易である。ミニマル規格に適合するレジスト除去装置として、研究開発を進めているマイクロ波プラズマによる水蒸気プラズマアッシング装置の概要を紹介する。

Keywords:

Minimal Fab, microwave plasma, photoresist, ashing, ultrapure water

7.1 はじめに

プラズマプロセスは、大規模集積回路（LSI）やMEMS（Micro Electro Mechanical Systems）等の微細加工、高融点材料などの無機物質や有機物質を用いた薄膜堆積、様々な基板の表面改質や洗浄など先端電子デバイス製造に必須の技術として用いられている。多くの半導体デバイス製造用のプラズマプロセスには、熱によるダメージを回避するために電離度が低く、ガス温度が電子温度に対して十分に低い非熱平衡プラズマが利用されている。近年、このような非熱平衡プラズマを液中または液表面から作用させ、溶液との化学反応を低温で促進させるプロセスへと応用することをめざした研究が様々な分野で行われている[1,2]。液体を用いる工業プロセスは数多くあるので、新規のプラズマ生成法の発展により、この分野の研究開発は今後、ますます盛んになると考えられる。

従来のプラズマプロセスは、固相・気相・プラズマの3相が関与する反応場を用いている。ここに、液体が反応場に加わることで、液体・気体・プラズマ、さらには、固体・液体・気体・プラズマと4相が相互に関与する反応場が考えられる。プラズマを含む4つの異なる相が時間的・空間的に近接している環境で相互に影響を及ぼし作用する系を「重相構造」と捉えると、高いガス温度領域では、熱プラズマを用いたナノ粒子の大量生成技術[1]、厚い金属鋼板を高速切断するアークプラズマジェット技術[2]、核融合実験炉内に生成される高温プラズマが接触する壁近

傍において重相構造が現れる。このような重相構造は反応系が複雑であるがゆえに実用化には数多の困難を伴うことが容易に予想されるが、逆に言えば研究開発を進める余地が多く残されているということである。重相構造プラズマを用いたイノベーション技術の創出が期待される。

本章では、液体が関与するプラズマ生成法について概要を述べた後に、超純水を原料ガスとするマイクロ波プラズマ源の開発と、半導体製造工程におけるアッシングプロセスへ適用をめざした研究開発内容について述べる。アッシングプロセスとは、プラズマや紫外線等により生成させた活性種により、ドライ環境下で、レジスト膜などの有機薄膜を灰化（アッシング）する工程である。半導体製造工程の詳細は、7.5に後述する。

7.2 液体が関与する各種プラズマの生成法

溶液とプラズマを作用させる反応系には、液体の表面、または液体中に直接放電する方式が考えられる。液表面より非熱平衡プラズマを照射する系では、直流高電圧を尖った電極等を用いて狭い空間に印加する直流グロー放電方式や交流高電圧を電極に印加する誘電体バリア放電とする低温プラズマジェット方式が用いられている。これらの放電方式では、プラズマ生成用のガスとしてHe、Arなどの希ガスをを用いる、または、パルス的に電界を印加することで熱プラズマへの移行を抑制している。一方、液中放電では高電圧パルスや高周波を液中の電極に印加することで高電

Electrical, Information, and Communication Engineering Institute of Science and Engineering, Kanazawa University, Kanazawa,

ISHIKAWA 920-1192, Japan

author's e-mail: ishijima@ec.t.kanazawa-u.ac.jp

界を発生させ放電破壊を起こし、プラズマを生成させる。一般に液体の放電破壊電圧は、気体に比べて桁違いに高いため放電は容易ではない。そのため、液体中に何らかの手法でガスを導入する、もしくは、電極間隔を狭くし溶液の導電率を増加させるために電解質を溶かすことでジュール加熱を促進させて気泡を電極間に形成することで気中の絶縁破壊現象を誘起する、あるいは、短時間に高電圧を印加するパルス放電を用いるといった手法が用いられる。

また、直流高電圧や高周波以外のプラズマ源として、マイクロ波を用いた液中放電方式が開発されている。マイクロ波は極性分子を加熱する作用を有することから、マイクロ波電力の一部は水に吸収され損失する。これは、見方を変えるとマイクロ波は、極性分子を含む液体中に気泡を生成する手段として捉えることもできる。ジュール加熱により気泡を生成する液中放電方式では、放電開始を容易にするため溶液の導電率を高くする場合があるが、マイクロ波の場合には、超純水においても気泡形成とプラズマ生成が容易である点が特長である。

マイクロ波によるプラズマ生成の場合、高電界を発生させるために、同軸アンテナやスロットアンテナが用いられている。同軸アンテナ方式は、矩形導波管を伝播するマイクロ波を同軸変換し、処理容器内の液中に配置した同軸アンテナにマイクロ波を照射する手法である。これまでに、マイクロ波プラズマを銅製のアンテナに局所的に生成させ、溶融・気化させることで銅の微粒子を生成させる研究や[3]、有機溶液に含有されている炭素元素を原料としてカーボンナノチューブを生成する研究[4]が報告されている。本研究では、水を原料ガスとするマイクロ波プラズマを、半導体製造プロセス工程に適用するための開発を行っている。次に、半導体製造工程のプラズマプロセスにおける水の取り扱いについて述べる。

7.3 水を原料とするプラズマプロセス

半導体製造工程では、超純水を用いる工程が数多く存在する。これは半導体製造においては不純物がデバイスの性能劣化をもたらすからである。実は、マイクロ波励起プラズマによるアッシング装置開発の初期の段階においては、ウェハを超純水に浸した状態にし、マイクロ波による加熱と処理室内の減圧によりアンテナをウェハ間に気泡を発生させ、その気泡内部にプラズマを発生する方式を採用していた。しかし、ウェハ表面に超純水が接触する方式の場合、ウェハ表面の水を適切な方法で取り除かない限り、汚れが残る可能性がある。ウェハ表面の水を適切に取り除くためには、例えば、プロセス後の洗浄工程と乾燥工程が必要となり装置が複雑化する。そのため、研究開発を進めていく過程で、送液ポンプで処理室に超純水を導入し、減圧により水を気化させたのちに、マイクロ波を印加することでプラズマを発生させる方式へと変更した。

一般に、水を原料とするプラズマは、液体の水をプラズマの高温領域に供給し、瞬時に水素と酸素に分解する「水プラズマ」と水蒸気をプラズマの生成領域に発生または導入しプラズマを生成させる「水蒸気プラズマ」に大別され

る[5]。本研究で開発しているプラズマ源は、水蒸気プラズマに分類される。現在開発中の装置においては、水蒸気の導入に、液体用の流量制御器、気化器を用いてはいない。超純水を導入する液体ポンプとダイヤフラムポンプによる減圧により、飽和水蒸気状態を作り出している。常温の飽和水蒸気圧は3 kPa程度であるため、半導体製造工程のプラズマプロセスの中では、高い圧力におけるプラズマ生成を実現しなければならない。絶縁破壊を生じさせるには高い電界強度が必要である。本手法ではスロットアンテナ方式を採用しているため、この特長について次に述べる。

7.4 水を原料ガスとするスロットアンテナ方式のマイクロ波励起プラズマ生成法

スロットアンテナとは、導波管の管壁に設けられた“切り込み(スロット)”である。導波管内をマイクロ波が伝播する際に、導波管の内壁には表面電流が誘起される。従って、導波管の管壁にスロットアンテナが配置され、表面電流が物理的に遮断されると、変位電流が発生し、スロットアンテナ部に電磁界が誘起される[6,7]。スロットアンテナは、1つの導波管に複数のアンテナを設けることができるという特徴がある。これまでに低圧のドライプロセスにおいて、小面積プロセス向けのスロットアンテナから[8-10]、複数のスロットアンテナを用いた扁平かつ大面積プラズマ生成に関する研究例が報告されている[11-13]。マイクロ波励起方式のプラズマ生成法のもう1つの特徴は、対向電極を必要としないことである。高電界はスロットアンテナ内部に発生し、プラズマ生成部近傍に照射対象物が配置される状況において、マイクロ波電界によりイオンが基板面に対して加速してダメージを与える影響を低減できると考えられる。

スロットアンテナ方式によるマイクロ波励起プラズマは、液中気泡内でのプラズマ生成により、液中有機物の分解処理に関わる研究事例がある。メチレンブルー溶液やトリクロロエチレンの分解[14]、溶質の分解効率向上に向けたアンテナ機構の開発[15]、溶液温度と圧力がメチレンブルー分解効率に及ぼす影響[16]、オゾンではほとんど分解されない酢酸やポリビニルアルコール等の難分解性の有機物質の分解処理[17]等が挙げられる。

マイクロ波はプラズマ生成のための電界を発生させるだけでなく、溶液の加熱にも寄与する。マイクロ波が負荷と整合する条件でスロットアンテナから効率よく放射されプラズマ生成に必要な電界強度に到達し、放電破壊現象を起こすには、負荷の対象物としてスロットアンテナ近傍における気泡の存在が重要である。スロットアンテナ、気泡、水が存在する状況下において、電磁界シミュレーションによりマイクロ波電界強度を計算したところ、気泡がスロットアンテナに広がることで高い電界強度が得られることがわかった[15]。図1に溶液温度、処理溶液内圧力を変化させ、放電開始電力とOHラジカルの発光強度との関係を示す。図1より、液体の温度を増加させる、または、処理容器内の圧力を減少させる、つまり、処理溶液が飽和水蒸気圧に近づくにつれて、放電に最低限必要なマイクロ波電力

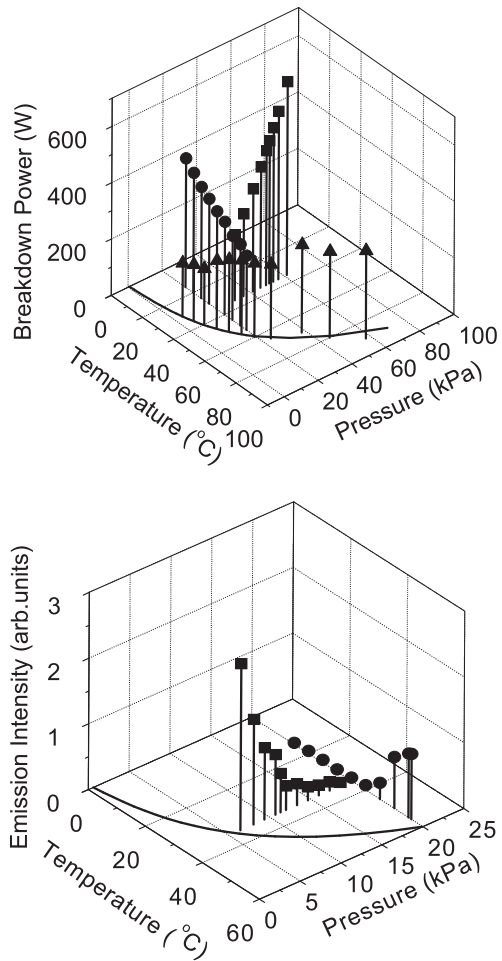


図1 電開始電力およびOH発光強度の液体温度・処理容器内圧力に対する依存性[16].

は減少し、OH発光強度は増加した。これより、溶液中でマイクロ波励起プラズマの生成効率を高めるためには、スロットアンテナ近傍に十分なサイズの気泡が存在することが重要であるといえる[16].

7.5 水を原料ガスとするマイクロ波励起プラズマによるアッシングプロセスの開発

半導体のデバイスを製造するための個別プロセスとして、(1)成膜、(2)パターニング、(3)不純物添加、(4)平坦化、(5)熱処理がある。パターニングにおいては、所望の形に加工するためにエッチング工程を用いるが、そのためにリソグラフィ（露光）工程によって不要な部分と必要部分を切り分けるための“型”を基板上に作る。このリソグラフィ工程で“マスク”として利用されるのが、樹脂などの高分子を含んだ有機溶液をスピコートによって塗布して作成するフォトリソ膜である。レジスト膜は、露光工程後、現像、エッチング、イオン注入工程を経た後に、レジスト膜の除去工程、洗浄工程により処理される。トランジスタ作成には導電型不純物をイオン注入によって半導体に導入する工程が必要不可欠である。p型半導体にはB（ボロン）、n型半導体にはP（リン）、As（ヒ素）が用いられる。イオン注入工程では、マスクとして用いられるレジスト膜

にもイオンが注入されるため、レジストが変性し除去が困難となる。

従来のレジスト膜除去プロセスとして、SPM（Sulfuric Acid Hydrogen Peroxide Mixture）処理と酸素プラズマによるアッシングがよく用いられている。SPM処理は、硫酸と過酸化水素水を混合し、さらに加熱することでレジストを除去する方法である。SPMでは硫酸と過酸化水素水を混合した瞬間が最も活性となる[18]。しかも温度が高いほどレジスト除去性能が上がるが、過酸化水素水の消耗が激しくなる[19]。混合した薬液の分離・再利用には膨大なコストがかかるため、半導体のレジスト除去プロセスに占める過酸化水素水や硫酸などの薬品が環境負荷に占める割合は比較的大きい。

環境負荷を低減するレジスト除去プロセスの1つとして、オゾンガスを温水にバブリングさせ水蒸気と混合させた湿潤オゾンを用いる方式が提案されている[20]。湿潤オゾン方式ではオゾンとレジストの反応中に少量の水を加えることで、レジストを水溶性のカルボン酸に加水分解し水に溶解させる。オゾンは洗浄効果に加えて反応後は酸素になるため環境負荷が小さい。しかし、この方式ではイオン注入により硬化したレジスト膜に対する除去が困難であることが報告されている[19]。

OHラジカルはオゾンより反応性が高く、その反応性の高さゆえに残留性が極めて小さく環境への負荷も少ないと考えられる。OHラジカルは水を含んだプラズマによって生成可能である。従って、超純水でプラズマを生成することにより、OH等の水由来の活性種によるレジスト除去に加えて洗浄効果も期待できる。

レジスト膜の除去特性を検討した実験装置の概略図を図2に示す。アクリル樹脂製の容器上部に、石英で封止した矩形導波管を設置した。容器に常温の超純水を導入し、ウェハ全体が超純水に浸るようにした。2.45 GHzのマイクロ波を10 kHz、デューティ比（DF）25%の矩形波で発振させ、導波管の終端に設けたスロットアンテナより超純水に照射し強い電磁界を発生させる。容器内は、容器上部に設けた排気用のポートより液表面の空間にある気体を真空ポンプにより排気することで減圧環境（ ~ 7 kPa）とした。レジスト膜を塗布したシリコン基板は、スロットアンテナ前方に配置した基板ホルダーに設置した。また、スペーサーを用いることでシリコン基板とスロットアンテナ間の距離

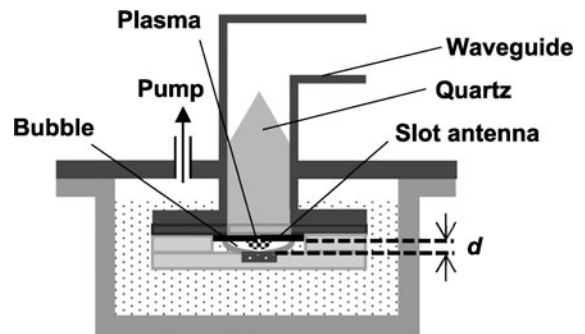


図2 マイクロ波励起液中気泡内プラズマ生成装置の概略図。

を調整した。

レジストにはノボラック系ポジ型レジスト (AZ6112; AZ-Electronic Materials) を用いた。Si 基板にレジストを 2000 rpm で 20 秒間スピンコート法により塗布製膜し、ホットプレートにより 100 °C で 1 分間プリベークした。レジスト膜厚は触針式膜厚計で測定した。レジストの初期膜厚は、0.8–1.2 μm であった。このレジスト膜に 70 keV の加速エネルギーで B, P, As を 5×10^{15} 個/cm² の面密度でイオン注入した。

マイクロ波電力 ($P=0.45$ kW), パルス周波数, デューティ比一定のもとでプラズマ照射時間を 5–60 秒と変化させて、イオンを注入していないレジスト膜の除去速度を評価した。図 3 にスロットアンテナとレジスト膜間距離 d を 2–4 mm の間で変化させたときの除去速度を示す。いずれの照射距離においても、1 μm/分を超える非常に早いレジスト膜除去速度が得られ、実際のレジスト膜除去プロセスに適用可能な速度であることがわかった。また照射距離をスロットアンテナから遠ざけていくとレジスト膜除去速度は徐々に減少し 3.6 mm 付近で急激に減少した。レジスト膜の除去速度はスロットアンテナ–レジスト膜間の距離に対して強い依存性があることがわかる。

次にイオン注入により硬化したレジスト膜に、マイクロ波励起気泡プラズマを照射し、レジスト膜の除去特性を調べた。マイクロ波電力 $P=0.45$ kW, パルス周波数, デューティ比をイオン未注入のレジスト膜処理と同じ条件とし、照射距離 $d=3.6$ mm とした。図 4 に B, P, As のイオン種を注入した AZ6112 レジスト膜のプラズマ照射時間に対するレジスト膜厚の変化の様相を示す。除去速度は、B, P, As の順で低下するが、いずれのイオン種も極めて高密度・高加速エネルギーで注入しているにも関わらず、全て 1 分以内にレジスト膜が除去されることがわかった[21]。マイクロ波励起液中気泡プラズマは、硬化したレジスト膜に対しても非常に早い除去性能を有していることがわかる。また、プラズマ照射時の基板裏面の温度を熱電対により計測したところ、50 秒の液中プラズマ照射によって 15 °C 程度の温度上昇であることがわかった。これより、従

来のレジスト膜除去手法に比べ、かなり低温条件でレジスト膜が除去できることがわかった。本方式は、熱に弱い材料を用いたデバイスに対するレジスト膜除去プロセスに有用であると考えられる。

このような極めて高速のレジスト膜除去性能をもたらす因子が OH ラジカルであるとする、金属配線などを酸化しデバイスの性能が劣化する可能性が考えられる。そこで、シリコン基板上に 200 nm の銅薄膜をマグネトロンスパッタリングにより成膜したサンプル基板を用いて、体積抵抗率および X 線光電子分光法 (XPS) を用いて表面原子の化学状態調べた。プラズマ照射条件はイオン注入レジスト膜処理時と同一条件とし、照射時間 30 秒の基板と未照射の基板を比較した。体積抵抗率はプラズマ照射前が $3.78 \times 10^{-6} \Omega\text{m}$, 30 秒のプラズマ後は $3.43 \times 10^{-6} \Omega\text{m}$ であった。銅薄膜の体積抵抗率変化からは酸化による影響は見られなかった。銅薄膜を XPS 計測した結果を図 5 に示す。Cu 2p_{3/2} (932.8 ± 0.1 eV) および Cu 2p_{1/2} (952.5 ± 0.1 eV) のスペクトル形状およびピークの束縛エネルギーは、プラズマ照射前後でほぼ同一であり、酸素と銅の結合割合が増えることによって生じる化学結合の変化 (ケミカルシフト) は観測されなかった。以上より、本手法によるレジスト膜除去プロセス時の金属配線に対する酸化ダメージの影

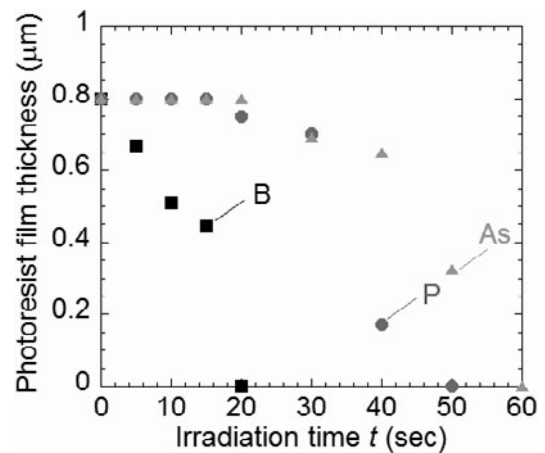


図 4 イオン注入フォトレジスト膜厚の処理時間依存性 [21].

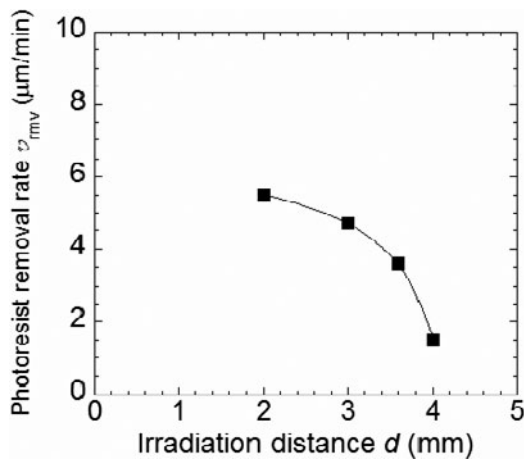


図 3 イオン未注入フォトレジスト膜に対する除去速度のスロットアンテナ–基板間距離依存性 [21].

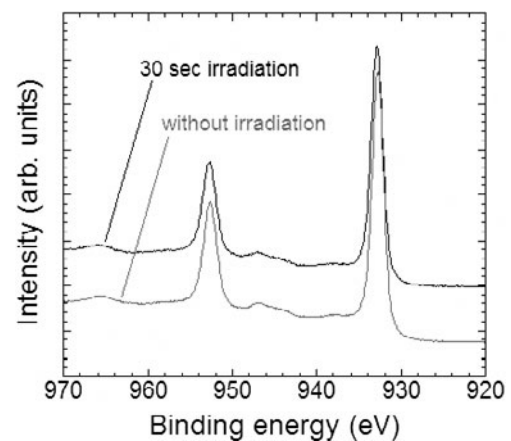


図 5 マイクロ波励起液中気泡内プラズマ照射前後の Cu 2p スペクトル。

響は少ないと考えられる。このようなレジスト膜の除去特性は、水が解離することによりできる様々なラジカル、イオン種が関与すると考えられる。ラジカル密度やプラズマ密度の空間分布計測、レジスト除去速度との相関に関しては、今後の課題である。

7.6 ミニマル規格に適合するマイクロ波励起プラズマ装置の開発

水を原料ガスとするマイクロ波励起プラズマによるレジスト除去性能の原理検証には、19 inch ラックサイズの最大出力 1.2 kW のマグネトロンを用いたマイクロ波電源を用いていた。ミニマルファブ[22-24]の規格に適合させるため、放電開始のためのマイクロ波電力の大幅な低減化、半導体発振型のマイクロ波電源、同軸ケーブル型のマイクロ波の整合回路と伝送回路、液中気泡内のプラズマ生成方式から水蒸気プラズマへの変更、アンテナ形状の改良等により、ミニマル規格の筐体内に全ての構成部品に収納することを実現した。近年のパワー半導体の研究開発の発展によりマイクロ波電源の小型化が進んでいたこと、同軸型のマイクロ波パーツの研究開発が国内でなされていたことなどが幸いした。試作した装置の外観図を図 6 に示す。超純水はボトルタンクから供給され、装置内部に設置したイオン交換樹脂を通じて、処理室へと送液される。超純水を原料ガスとするプラズマによるアッシング処理がなされた後、廃液は排水タンクに送られる。1 回のプロセスに利用する液量は、試作機の段階で 30 cc 程度であった。生産装置として利用するために、レジスト除去速度の面内均一性の向上が必要であったため、アンテナ形状の改良を行った。アンテナ形状の改良前後の、マイクロ波励起の水蒸気プラズマの発光様相を図 7 に示す[25]。2.45 GHz のマイクロ波の投入電力を 100 Hz の矩形波により変調した。マイクロ波出力の DF は、連続発振 (CW)、30%、60% とし、平均投入電力 (P_{avg}) は 60 W と固定した。改良型アンテナにより、1 スロットアンテナと比べて発光領域が広がっていること分かる。ミニマル規格に適合するマイクロ波励起プラズマ装置を用い、ハーフインチウェハに対して、レジスト除去を行った。ポジ型レジストを用い、膜厚は $0.7 \mu\text{m}$ とし

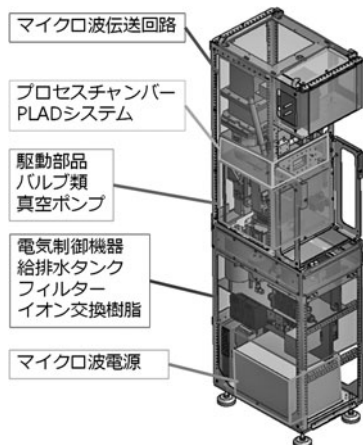


図 6 マイクロ波を用いた水蒸気アッシング装置の外観図。

た。アンテナとウェハ間の距離は、3.5 mm とした。図 8 にレジスト除去速度の径方向分布を示す。 $DF=30\%$ の条件は、他の処理条件と比較してウェハ中心でのレジスト除去速度が遅いものの $4 \mu\text{m}/\text{min}$ 程度の除去速度があり、さらに、径方向のレジスト除去速度の均一性が向上を実現していることがわかる[25]。マイクロ波電力、変調周波数、 DF がレジスト除去速度の面内分布に及ぼす影響は、プラズマ生成メカニズムの検討、プラズマ中の化学種の診断、様々な電子デバイスの電気特性評価を行い、検討を進めていく予定である。

7.7 まとめ

ミニマルファブに対応した、マイクロ波励起の水蒸気プラズマによるアッシング装置を開発した。原料ガスとなる水蒸気は、超純水を減圧させることで発生させる方式であるため、流量制御器、気化器、配管の加熱機構等を必要としないことが特長である。本アッシング手法は、イオン注入により硬化したレジスト膜に対して高い除去速度を有している。ドライプロセスを用いたアッシング装置を、危険な薬品を用いたウェットプロセスによるレジスト除去工程との置き換えを実現することができれば、環境負荷の低減につながる。そのためには、プラズマによるダメージがデバイスに及ぼす影響を系統的かつ定量的に明らかにする必要があります。

話は少し変わるが、近年の IC チップの薄型化・小型化に

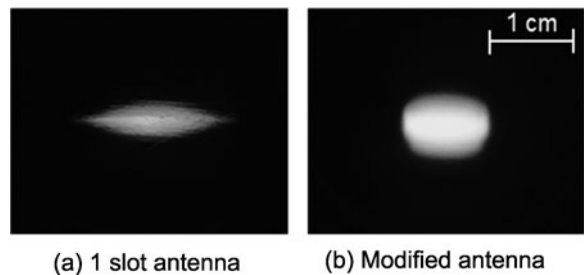


図 7 マイクロ波励起の水蒸気プラズマの発光様相。(a) 1 スロットアンテナ (b) 改良型アンテナ [25]。

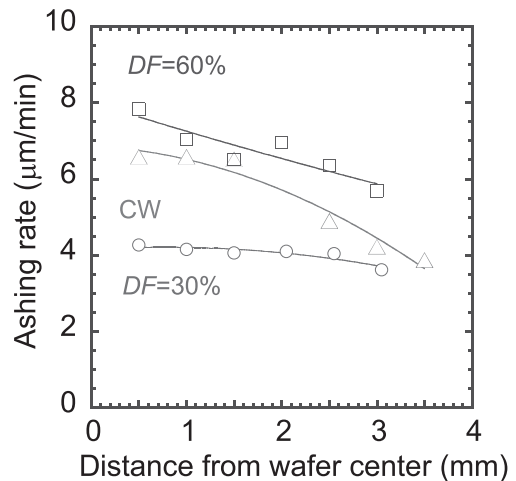


図 8 ウェハ径方向のアッシング速度分布。 $P_{avg} = 60 \text{ W}$ [25]。

対応するため、ICチップをパッケージングする後工程と呼ばれる半導体製造工程においても、実装技術としてプラズマアッシングを適用する技術開発が進められている[26]。このように、半導体製造工程において、ドライプロセスによるアッシング技術は、前工程だけではなく後工程でも、微細加工技術として利用されつつあり、アッシング技術の高度化に対する要望は潜在的に存在しているものと考えられる。

なお、本章では具体的な記載をしなかったが、他の酸素プラズマアッシング装置とのレジスト除去工程の置き換えによる評価と検討は、ミニマル規格のマイクロ波励起水蒸気プラズマ装置の標準的な条件のもとで、実施済みである。製作したトランジスタの電気特性は、ほぼ同等であることを確認している[27]。現在進行中の実用機としてのプロセスの安定化と高度化の装置開発と並行して、高性能化をめざした研究開発のためにこれらの課題に取り組んでいくことで、本手法がカバーできるレジスト除去プロセスの拡大と、液体を原料ガスとする新たなプラズマプロセスの創出へとつなげていく予定である。

謝 辞

本研究を立ち上げ、研究開発を遂行するにあたり、大阪市立大学の堀邊英夫教授、産業技術総合研究所の原 史朗氏、KHUMPUANG Sommawan 氏、株式会社米倉製作所、立山マシン株式会社、ミニマルファブ推進機構、株式会社プラズマアプリケーションズの神藤正士氏にご協力をいただいた。感謝申し上げます。

参考文献

- [1] Y. Tanaka *et al.*, J. Phys. Conf. Ser. **406**, 012001 (2012).
- [2] 山口義博 他：溶接学会論文集 **31**, 193 (2013).
- [3] 成島 隆 他：日本金属学会誌 **76**, 229 (2012).
- [4] S. Nomura *et al.*, Appl. Phys. Lett. **88**, 211503 (2006).
- [5] 渡辺隆行：プラズマ・核融合学会誌 **95**, 27 (2019).
- [6] H.G. Booker, J. IEE. **93**, 620 (1946).
- [7] W.H. Watson: Oxford **137**, 56 (1947).
- [8] K. Komachi and S. Kobayashi, J. Microwave Power Electromagn. **24**, 140 (1989).
- [9] M. Nagatsu *et al.*, Jpn. J. Appl. Phys. **35**, L341 (1996).
- [10] 永津雅章, 菅井秀郎：プラズマ・核融合学会誌 **72**, 658 (1996).
- [11] T. Ishijima *et al.*, Jpn. J. Appl. Phys. **49**, 086002 (2010).
- [12] T. Ishijima *et al.*, Jpn. J. Appl. Phys. **50**, 036002 (2011).
- [13] 菅井秀郎：プラズマ・核融合学会誌 **86**, 28 (2010).
- [14] T. Ishijima *et al.*, Appl. Phys. Lett. **91**, 121501 (2007).
- [15] T. Ishijima *et al.*, Plasma Source Sci. Technol. **19**, 116004 (2009).
- [16] R. Saito *et al.*, Curr. Appl. Phys. **11**, S195 (2011).
- [17] T. Ishijima *et al.*, Trans. Mater. Res. Soc. Jpn. **36**, 475 (2011).
- [18] 堀邊英夫：日本接着学会誌 **46**, 109 (2010).
- [19] 速水直哉, 田家真紀子, 東芝レビュー **64**, 38 (2009).
- [20] S. Noda *et al.*, J. Adv. Oxid. Technol. **6**, 132 (2003).
- [21] T. Ishijima *et al.*, Appl. Phys. Lett. **103**, 142101 (2013).
- [22] S. Khumpuang *et al.*, IEEJ Trans. Sensors Micromachines **133**, 272 (2013).
- [23] S. Khumpuang *et al.*, IEEE Trans. Semiconduct. M. **28**, 393 (2015).
- [24] S. Khumpuang *et al.*, IEEE Trans. Semiconduct. M. **28**, 551 (2015).
- [25] T. Aizawa *et al.*, Proc. Int. Conf. Dry Process Symp. (2018).
- [26] 森川泰宏：エレクトロニクス実装学会誌 **20**, 185 (2017).
- [27] 三浦典子 他：第78回応用物理学会秋季学術講演会 講演予稿集 6p-C21-10 (2017).

小特集執筆紹介



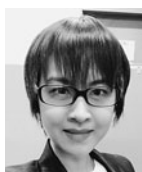
はら しろう
原 史朗

幼稚園でアキバレビュー。小学生の頃は電気アイデア製作集の工作に熱中。中学の時はTTL回路を作って遊んでいた。学部4年で、最初にLord Kelvinの仕事関数発見論文に感動。修士で、オージェ電子分光装置制御システムを手作り。90年工学博士(早稲田大学)。93年電子技術総合研究所。現在、産総研首席研究員兼ミニマルシステムグループ長。2007年、ミニマルファブ構想を着想、実用化推進。ミニマルファブ推進機構・ファブシステム研究会代表。趣味fitbitウォーキング。



たなか ひろゆき
田中 宏幸

国立研究開発法人 産業技術総合研究所 インダストリアルCPS研究センター ミニマル試作研究チーム。1990年青山学院大学物理学専攻修士取得。住友金属工業株式会社、横河ソリューションサービス株式会社を経て、2015年より現職。現在、テクニカルスタッフとしてミニマルファブの装置開発に従事。週末は、ジャズとゴルフでスイングを嗜んでいる。



クン プア シ ヨ マ ワ ン
KHUMPUANG Sommawan

産業技術総合研究所 ミニマルシステムグループ 主任研究員。博士(工学)。2006年立命館大学理工学研究科博士課程修了。2007年ドイツ・フライブルク大学勤務。2011年産業技術総合研究所入所と同時に、ミニマルファブの開発を原と共に推進。ミニマルファブ装置を立ち上げ、デバイス試作を実現。最近では、7歳の娘にプラズマ装置などのミニマル装置を体験させながら、半導体製造プロセスを教え込んでいる。趣味はベーガリーとキャラクター弁当作り。お気に入り田園ジョギング。



のざわ よしゆき
野沢 善幸

SPPテクノロジーズ株式会社 技術部 担当部長。1992年3月、京都工芸繊維大学大学院物質工学専攻修士課程修了。同年住友金属工業(株)入社。その後、2000年住友精密工業(株)入社。2011年分社化したSPPテクノロジーズ(株)へ出向。現在に至る。これまで、ドライエッチング装置、アッシング装置の研究開発ならびにデバイス量産向け製品化・安定稼働化業務に従事。



みやざき としや
宮崎 俊也

SPPテクノロジーズ株式会社 技術部 シニアマネージャー。1992年3月、愛媛大学大学院電気工学専攻修士課程修了。同年住友金属工業(株)入社。その後、(株)アルバックを経て、2012年SPPテクノロジーズ(株)入社。現在に至る。これまで、ドライエッチング装置、不揮発性メモリーエッチング装置、アッシング装置、プラズマ成膜装置の研究開発ならびにデバイス量産向け製品化・安定稼働化業務に従事。



はやみ としひろ
速水利泰

住友精密工業株式会社 取締役専務執行役員 兼 SPPテクノロジーズ株式会社代表取締役社長。1985年3月、九州大学大学院電気工学専攻修士課程修了。同年住友金属工業(株)入社。その後、東京エレクトロン(株)を経て、2006年住友精密工業(株)入社。2011年分社化したSPPテクノロジーズ(株)へ出向。現在に至る。高性能プラズマソース、それを応用したドライエッチング装置、プラズマ成膜装置の研究開発ならびにデバイス量産向け製品化業務に従事。



おぎそ ひさと
小木 曾久人

産業技術総合研究所 製造技術研究部門 積層加工システム研究グループ 主任研究員 博士(工学) ミニマルファブ装置開発に引き続き、現在は金属AM装置の開発などに従事しています。この分野は日本が立ち遅れているので、何が我々に見えるのかについては日々模索中です。趣味は写真撮影とクラシック音楽。撮影に出かけたり、職場のみなさんとアンサンブルなどを楽しんでいましたが、COVID-19の影響で趣味活動は控えめな状態です。



たかはし かずのり
高橋 和貴

東北大学 大学院工学研究科 電気エネルギーシステム専攻准教授。博士(工学)。RFプラズマを用いた電気推進開発、磁気ノズル中のプラズマダイナミクス、ミニマルファブ装置開発を中心に実験を行っている。最近ロードバイクでのサイクリング、エアロバイクでの屋内トレーニング、食生活の改善、DIYに勤しんでいる。お気に入りは、木工で制作した息子の自転車置き場。



ごとう てつや
後藤 哲也

東北大学未来科学技術共同研究センター教授。博士(理学)(筑波大)。ミラープラズマの単損失イオン測定で博士取得後、エッチングや成膜向けの半導体製造用プラズマ装置技術、及び半導体デバイス・プロセスの研究開発に携わってきました。研究を進める中で、プラズマの多様性・有用性を実感することが多いです。趣味はテニスで、課題点が多く試行錯誤の連続ですが、楽しくプレーしています。



いしじま たつお
石島 達夫

金沢大学自然科学研究科電子情報科学専攻・教授。理学博士(筑波大)。非熱平衡プラズマの生成法とその応用に関わる研究・教育に従事。最近では、主にアジア圏の海外の方々との研究教育に関わる交流活動が増えてきました。来年から小学生になる次女とは、父親離れするまでのひとときとして楽しんでいます。