

申請日期：

80.4.20

案號：

504692

類別：

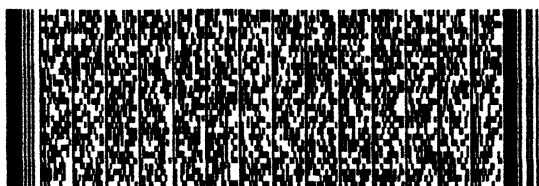
G11C 11/00

(以上各欄由本局填註)

發明專利說明書

504692

一、 發明名稱	中文	動態隨機存取記憶體之缺陷修護及狀態顯示之方法與架構
	英文	
二、 發明人	姓名 (中文)	1. 后健慈 2. 徐秀章
	姓名 (英文)	1. Chien-Tzu Hou 2. Hsiu-Ying Hsu
	國籍	1. 中華民國 2. 中華民國
	住、居所	1. 美國加州94536弗利蒙特加倫巴帝村公園38881號 2. 台北市內湖區瑞光路583巷32號7樓
三、 申請人	姓名 (名稱) (中文)	1. 蓋內蒂克瓦爾有限公司
	姓名 (名稱) (英文)	1. Geneticware Co., Ltd.
	國籍	1. 英屬維爾京群島
	住、居所 (事務所)	1. 英屬維京群島多爾托拉路鎮郵遞區號34444
	代表人 姓名 (中文)	1. 后健慈
	代表人 姓名 (英文)	1. Chien-Tzu Hou



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

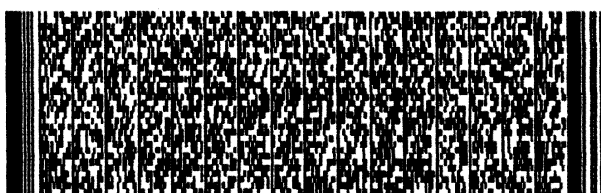
五、發明說明 (1)

本發明係有關一種動態隨機存取記憶體之缺陷修護及狀態顯示之方法與架構，尤指一種將動態隨機存取記憶體(DRAM)內不良且失效的記憶頁(memory page)重新對映(redirect)至預定的備份記憶體，並顯示記憶體使用狀況之各種訊息，使記憶體在有缺陷的情形下仍能順利運作之設計。

技術背景說明：

按，過去25年，動態隨機存取記憶體(以下簡稱為DRAM)儲存容量的需求已經增加了106倍，這是由於一電晶體一電容器儲存格的導論、溝渠電容器及成疊電容器的縮放比例及導論，以及電晶體的縮放比例各項技術之應用，已經大幅縮小DRAM儲存格的大小，允許每一晶片擁有更高的儲存格密度。但不幸的是，伴隨著密度的增加，前述最小化特徵的製程費用(processing costs)也跟著急速上升。另一個高密度DRAM的缺點係因當密度不斷增加，即使是DRAM良品，使用時卻容易發生電子穿鑿現象，因而加速其衰減率，且因此降低儲存其中的資料完整性，這是要求維持資料高層次完整性的高階伺服器記憶體的主要致命點。

就DRAM的穩定度而言，其產品生命週期(life cycle)如圖一所示之澡缸曲線(bathtub curve)，概分為初期不穩定期(infant mortality)、穩定使用期(useful life)及產品老化期(wearout)三個階段。在初期不穩定期中，

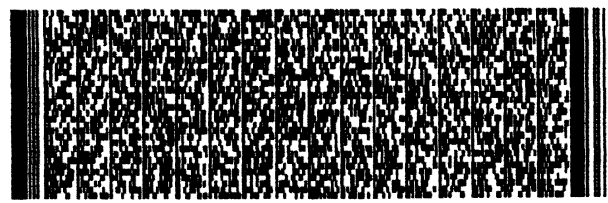


五、發明說明 (2)

因DRAM經過在晶圓(wafer)切割、測試、封裝形成，在為避免因製程所產生的缺陷(例如雜質沉積等)，使DRAM無法正常的存取，必須要經過各種不同的測試及修復(如雷射或電容等)，以期獲得可使用之良品，這些不可避免的測試與修復之費用佔生產成本極高之比率，而無法將成本壓低取得更佳的競爭力。

經過前述步驟後所得到的良品，雖可正常的運作但仍具極不穩定性，因此DRAM製造商通常會在初期不穩定期中再進行老化測試(burn-in)，利用高溫及高壓之環境，將DRAM提早進入穩定使用期，使消費者所購買到的DRAM均具有良好的工作穩定度。使用者在使用一段時間後，因DRAM本身的材料及工作環境所施予的電壓與溫度影響下逐漸老化進入產品老化期，在此階段中DRAM工作之不穩定度提高，容易造成系統時常當機、執行不穩定，在現階段而言，當使用者發現系統前述現象時，多採用換新的方式措施，故DRAM遂結束其產品生命。

但事實上，由於DRAM係切割成複數個記憶頁(page)之基本儲存單位，即DRAM的老化現象係因記憶頁老化造成資料無法正常存取所致，目前系統多採用錯誤修正碼ECC(error correction code)來檢測資料存取錯誤並修正之。錯誤修正碼ECC基本上是偵測n bit、修正m bit資料； $m \leq n$ 。舉例來說：匯流排為64位元的DRAM，可以利用8位元錯誤修正碼ECC，即每8位元資料錯誤修正碼ECC去偵測錯誤並修正，但資料位元附加了8個位元的錯誤修正



五、發明說明 (3)

碼，但拉長了資料8位元長度將使記憶體成本增加1/8，因此對廠商而言，為達到偵測、修正目的及成本考量，錯誤修正碼ECC多採8位元長度較為適當，如此卻也因此限定了錯誤修正碼ECC係2位元偵測(detection)、1位元修正(correction)，一旦單一位元錯誤轉變為雙位元錯誤，將形成無法修復之硬體錯誤(hard error)。

為防止單一位元錯誤轉變為雙位元錯誤，目前錯誤修正碼ECC對資料偵測時，系統正常運作將暫時停止並執行一特殊程式，去檢驗資料是否存在錯誤，當發現單一位元錯誤時立即予以修復，但發生單一位元錯誤即意味著該DRAM運作不穩定，而使系統的執行呈現出不穩定狀態，且發生錯誤之位址雖經修復卻難保下一次不會再發生，並可能因不穩定而轉變為雙位元錯誤，導致DRAM無法運作而將必須換裝。由於錯誤修正碼ECC之運作完全是由硬體執行，使用者完全無法得知DRAM之運作狀態，在此種情況下，系統必須要時常關機、換裝再重新啟動，但在大多數的工作環境中系統是不允許被關機，尤其是大企業的內部網路伺服器，一旦關機勢必造成內部工作的停擺，增加停工時間的成本花費及伺服器記憶體之維護費用。

緣此，本發明之主要目的即是提供一種動態隨機存取記憶體之缺陷修護及狀態顯示之方法與架構，主要係透過一監督程式定時啟動測試，在前述DRAM的三個週期中提供即時的測試與記憶頁的修復，使DRAM製造商不需要再於初期不穩定期作任何的測試即能出廠販售，以節省測試及修



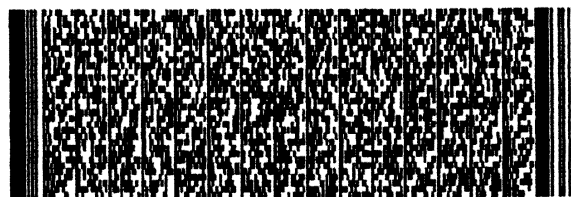
五、發明說明 (4)

復之成本費用，且DRAM在系統使用中不會因其中一個記憶頁不正常工作而當機，能延長DRAM的產品使用週期，特別是不能關機與發生差錯之伺服器系統能維持正常存取運作，減少DRAM更換次數、系統之關機頻率及高度的資料完整性者。

依據前述，本發明係於DRAM中預定複數個備份記憶頁作為記憶頁測試時內存資料之暫存處，將被測試記憶頁內存資料複製至此預定的備份記憶頁中，再建立一對應緩衝表(TLB)用以指出被測試記憶頁與預定的備份記憶頁之相對映位置，透過對應緩衝表，被測試的記憶頁重配置至預定的備份記憶頁，同時監督程式亦暫時凍結(block)被測試頁之存取動作；當測試發現有缺陷之記憶頁，監督程式將持續凍結該被測試記憶頁，且任何存取至該記憶頁的動作均將依據對應緩衝表而改變至預定的備份記憶頁，使資料的存取動作均被指定至備份記憶頁，而使DRAM不論有無缺陷發生均能正常動作及高度的資料完整性。

本發明之另一目的即是透過CPU驅動一LCD，將諸如測試頻率、完整報告、發現錯誤、記憶體利用總和及實際記憶體大小等訊息顯示出，使用者能隨時掌握及觀測DRAM之使用狀態。

本發明之另一目的即是在資料複製至備份記憶頁時，透過監督程式進行錯誤修正碼ECC檢驗程序，若發生單一位元或雙位元錯誤時，該檢驗程序將記錄該記憶頁是否為不穩定或是不可修復，並日後加強檢驗以避免單一位元轉



五、發明說明 (5)

變為雙位元錯誤。

以下將對本發明之結構設計與技術原理，作一詳細之說明，並參閱附呈之圖式，將對本發明之特徵作更進一步之瞭解：

如圖二所示，本發明可藉由硬體或是軟體技術手段實現，該動態隨機存取記憶體DRAM10架構包括有：

一監督程式20，係經常性地檢查儲存在DRAM內資料的完整性；

一計時器30，係提供測試週期之頻率至監督程式；

一顯示元件40(於本實施例係採用LCD液晶顯示元件、或是直接透過監視器顯示)，用以顯示有關DRAM10的各項訊息。

如圖三所示之流程步驟，在每一個週期開始後，監督程式20將先預定一備份的記憶頁以作為被測試記憶頁11資料之暫存位址(因DRAM10係以記憶頁元單位循序儲存，因此通常是DRAM10的最後一個記憶頁)，將被測試記憶頁11內存資料複製(copy)至預定的備份記憶頁12中，並建立一對應緩衝表(Table of Look-Aside Buffer, TLB)用以指出被測試記憶頁11與預定的備份記憶頁12之相對映位置，透過對應緩衝表，被測試的記憶頁11重配置(relocate)至備份記憶頁12，所以不會影響系統原有的存取運作，同時監督程式20亦暫時凍結(block)被測試記憶頁，開始進行該記憶頁的測試。

在本實施例中，監督程式20係一頁一頁地逐頁檢查；



五、發明說明 (6)

當沒有發現錯誤，該頁資料將自預定的備份記憶頁12回存至被測試記憶頁11，並且重新開放其存取動作，及繼續下一個記憶頁的測試。

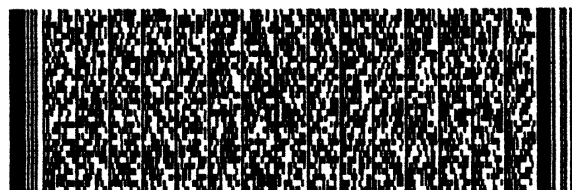
而前述之記憶頁檢查，在本發明中可採用下述方式：

1. 不包含錯誤修正碼ECC(error correction code)檢查方法：主要是透過正常的硬體測試(hardware test)，對記憶頁的寫入然後讀出之連續動作動作，去測試是否可以正常的存取，倘若不行則表是該記憶頁發生錯誤。

2. 包含錯誤修正碼ECC檢查方法：

監督程式將資料複製至備份記憶頁時將同時進行錯誤修正碼ECC檢驗程序，若發生單一位元錯誤時，該檢驗程序將記錄該記憶頁是否為不穩定或是不可修復並加強檢驗；如果再度發生則將凍結該發生錯誤之記憶頁，以避免單一位元轉變為雙位元錯誤，且任何存取至該記憶頁的動作均將依據對應緩衝表而改變至預定的備份記憶頁，維持正常的存取運作。

當發現DRAM10被測試記憶頁11內存在有缺陷(如前述電子鑿穿等情況)、或發生錯誤時，監督程式20將持續凍結該被測試記憶頁11，且任何存取至該記憶頁11的動作均將依據對應緩衝表而改變至預定的備份記憶頁12，因此原來的備份記憶頁12將持續被佔用，為進行下一記憶頁的測試，監督程式20必須再預定另一個備份記憶頁12以便下一個被測試記憶頁暫存資料。同時驅動顯示元件40(LCD)將諸如測試頻率、完整報告、發現錯誤(如：ECC錯誤次數、



五、發明說明 (7)

可修復數、不可修復數)、記憶體利用總和及實際記憶體大小等訊息顯示出，以使使用者即時掌握DRAM10的使用狀況。

另外，顯示元件40(LCD)的顯示內容將保持原狀直到下一個測試週期開始。

綜合上述可歸納下列步驟：

a. 預定一備份記憶頁12以作為被測試頁資料11之暫存位址；

b. 每一個測試週期開始後，被測試記憶頁11內存資料複製至前述之備份記憶頁12；

c. 建立一對應緩衝表用以指出被測試記憶頁11與預定的備份記憶頁12之相對映位置；並透過對應緩衝表將被測試記憶頁11重配置至預定的備份記憶頁12，使存取動作改變至被備份記憶頁；

d. 開始測試；

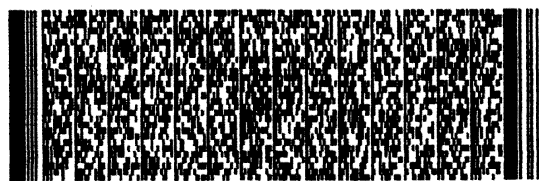
e. 若沒有發現錯誤，將備份記憶頁12內存資料回存至被測試記憶頁11，並且重新開放其存取動作，及繼續下一個記憶頁的測試；

f. 若發現有錯誤，監督程式20將持續凍結該被測試記憶頁11，且任何存取至該記憶頁的動作均將依據對應緩衝表而改變至預定的備份記憶頁，以維持正常的存取運作；

g. 將測試結果或DRAM使用狀態透過顯示元件顯示出。

是以綜上所述，本發明具有下列優勢：

1. DRAM製造商在完成封裝後，不需要經過任何的測



五、發明說明 (8)

試，而測試的過程完全在使用者的系統進行，一旦發生錯誤立即修復，維持系統的正常運作，無需再做無謂的測試、修復成本花費。

2. 在伺服器不能關機與發生差錯的前題下，本發明的測試與功能維持，能使DRAM的運作維持正常，且透過LCD顯示維護者能充份掌握DRAM的運作狀態，將使停工時間成本花費及伺服器記憶體維護費用降至最低。

3. 錯誤修正碼ECC檢查時，CPU仍正常運作，不會影響到系統的執行效率。

綜上所述，本發明所提供之動態隨機存取記憶體之缺陷修護及狀態顯示之方法與架構，透過監督程式即時對損壞的記憶頁進行凍結及即時修補，同時透過顯示元件將DRAM之使用狀態顯示出，使使用者隨時掌握DRAM之使用狀態，不因錯誤而能維持正常存取及高度的資料完整性；對於傳統記憶體缺陷需更換整個記憶體模組之缺失提出有效之解決辦法及對策，確實已符合專利之申請要件，懇請鈞局詳加審查，並惠賜准予專利，以嘉惠民生利國利民，實感德便。

唯以上所敘述之技術、圖說、程式或控制等方法，僅僅係本發明較佳實施例之一而已；舉凡依本發明申請專利範圍之技術所作之均等變化或修飾或擷取部分功能之雷同製作，皆應仍屬本發明專利權所涵蓋之範圍；當不能依此限定本發明實施之範圍。



圖式簡單說明

圖式說明：

圖一係為DRAM之澡缸曲線圖；

圖二係為本發明之記憶體模組架構示意圖；

圖三係為本發明之運作步驟流程圖。

圖號說明：

10 DRAM

11 被測試記憶頁

12 備份記憶頁

20 監督程式

30 計時器

40 顯示元件



四、中文發明摘要 (發明之名稱：動態隨機存取記憶體之缺陷修護及狀態顯示之方法與架構)

本發明係有關一種動態隨機存取記憶體之缺陷修護及狀態顯示之方法與架構，主要係透過一監督程式定時啟動測試，並先預定一備份的記憶頁以作為記憶頁測試時內存資料之暫存處，將被測試記憶頁內存資料複製至此預定的記憶頁中，再建立一對應緩衝表(TLB)用以指出被測試記憶頁與預定的備份記憶頁之相對映位置，透過對應緩衝表，被測試的記憶頁重配置至預定的備份記憶頁，使任何程式之正常存取皆被改變至備份記憶頁；當測試發現有缺陷之記憶頁，監督程式將持續凍結該被測試記憶頁，且任何存取至該記憶頁的動作均將依據對應緩衝表而改變至預定的備份記憶頁，並驅動LCD將諸如測試頻率、完整報告、發現錯誤、記憶體利用總和及實際記憶體大小等訊息

英文發明摘要 (發明之名稱：)



四、中文發明摘要 (發明之名稱：動態隨機存取記憶體之缺陷修護及狀態顯示之方法與架構)

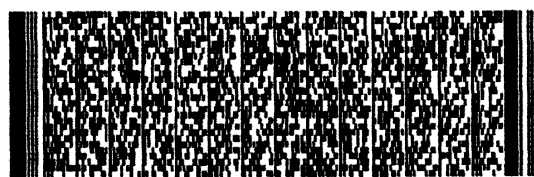
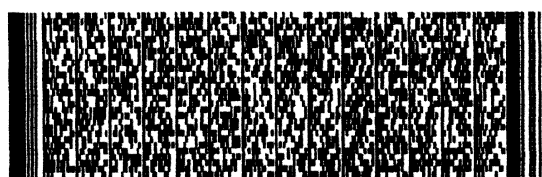
顯示出，使DRAM不因錯誤而能維持正常存取及高度的資料完整性者。

英文發明摘要 (發明之名稱：)



六、申請專利範圍

1. 一種動態隨機存取記憶體之功能維持及顯示方法，主要係由一監督程式經常性地偵測動態隨機存取記憶體(DRAM)之各個記憶頁內存資料完整性的運作狀態，並予以即時回復維持正常運作，包括有下列步驟：
 - a. 預定一備份的記憶頁以作為測試頁資料之暫存位址；
 - b. 每一個測試週期開始後，被測試記憶頁內存資料複製至前述之備份記憶頁；
 - c. 建立一對應緩衝表用以指出被測試記憶頁與預定的備份記憶頁之相對映位置；並透過對應緩衝表將被測試的記憶頁重配置至預定的記憶頁，使存取動作改變至被備份記憶頁；
 - d. 若測試無誤，將備份記憶頁內存資料回存至被測試記憶頁，並且重新開放其存取動作，及繼續下一個記憶頁的測試；
 - e. 若測試發現有錯誤，監督程式將持續凍結該被測試記憶頁，且任何存取至該被測試記憶頁的動作均將依據對應緩衝表而改變至預定的備份記憶頁；
 - f. 顯示元件顯示測試結果。
2. 如申請專利範圍第1項所述之動態隨機存取記憶體之功能維持及顯示方法，其中該監督程式測試記憶頁係一頁監督程式係一頁一頁地逐頁檢查。
3. 如申請專利範圍第1項所述之動態隨機存取記憶體之功能維持及顯示方法，其中該監督程式之測試週期係由一計時器所供應。



六、申請專利範圍

4. 如申請專利範圍第1項所述之動態隨機存取記憶體之功能維持及顯示方法，其中顯示元件係為液晶顯示元件(LCD)、監視器等。
5. 如申請專利範圍第1項所述之動態隨機存取記憶體之功能維持及顯示方法，其中該步驟f顯示之結果包括：測試頻率、完整報告、發現錯誤、記憶體利用總和及實際記憶體大小等訊息，以使使用者即時掌握DRAM的使用狀況。
6. 如申請專利範圍第1項所述之動態隨機存取記憶體之功能維持及顯示方法，其中該顯示元件之顯示內容係保持原狀直到下一個測試週期開始。
7. 如申請專利範圍第1項所述之動態隨機存取記憶體之功能維持及顯示方法，其中該步驟e中被測試記憶頁係被持續佔用，下一個記憶頁測試時，監督程式再預定另一個備份的記憶頁以便被測試記憶頁繼續暫存資料，同時對應緩衝表並記錄發現缺陷之記憶頁，及下一個被測試記憶頁與預定記憶頁之對映關係。
8. 如申請專利範圍第1項所述之動態隨機存取記憶體之功能維持及顯示方法，其中該記憶頁檢查更包括有不包含錯誤修正碼檢查方法，係透過正常的硬體測試，對記憶頁的寫入然後讀出之連續動作動作，去測試是否可以正常的存取，倘若不行則表是該記憶頁發生錯誤。
9. 如申請專利範圍第1項所述之動態隨機存取記憶體之功能維持及顯示方法，其中該記憶頁檢查更包括有包含錯誤修正碼檢查方法係於前述監督程式將資料複製至備份記憶



六、申請專利範圍

頁時同時進行，若發生單一位元錯誤時，將記錄該記憶頁為不穩定並予以修復及加強檢驗；若相同的錯誤再發生，則將執行第1項所述之步驟e以避免單一位元轉變為雙位元錯誤；若錯誤消失，則執行第1項所述之步驟d。



圖式

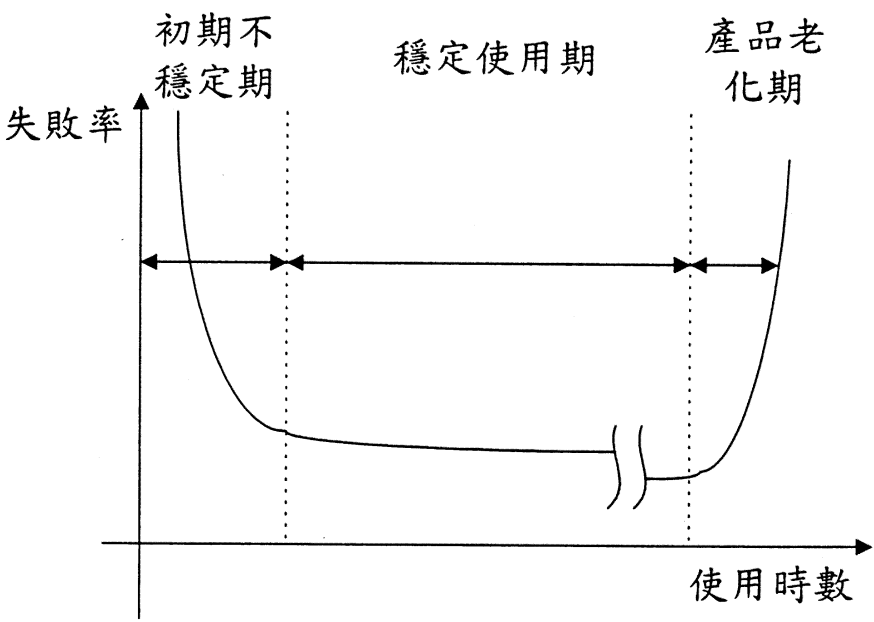
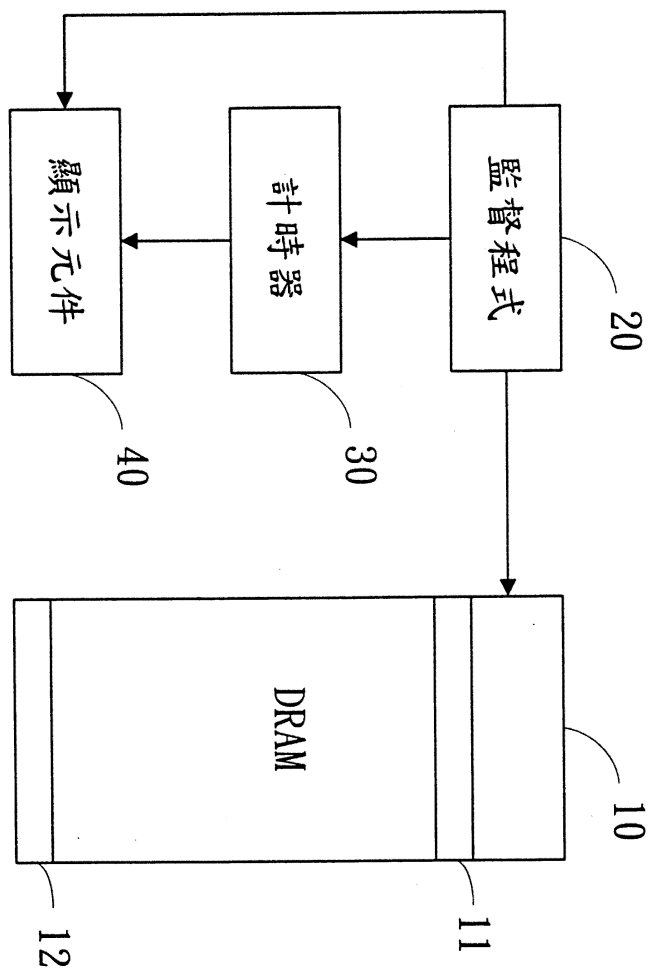


圖 一

圖式



圖二

圖式

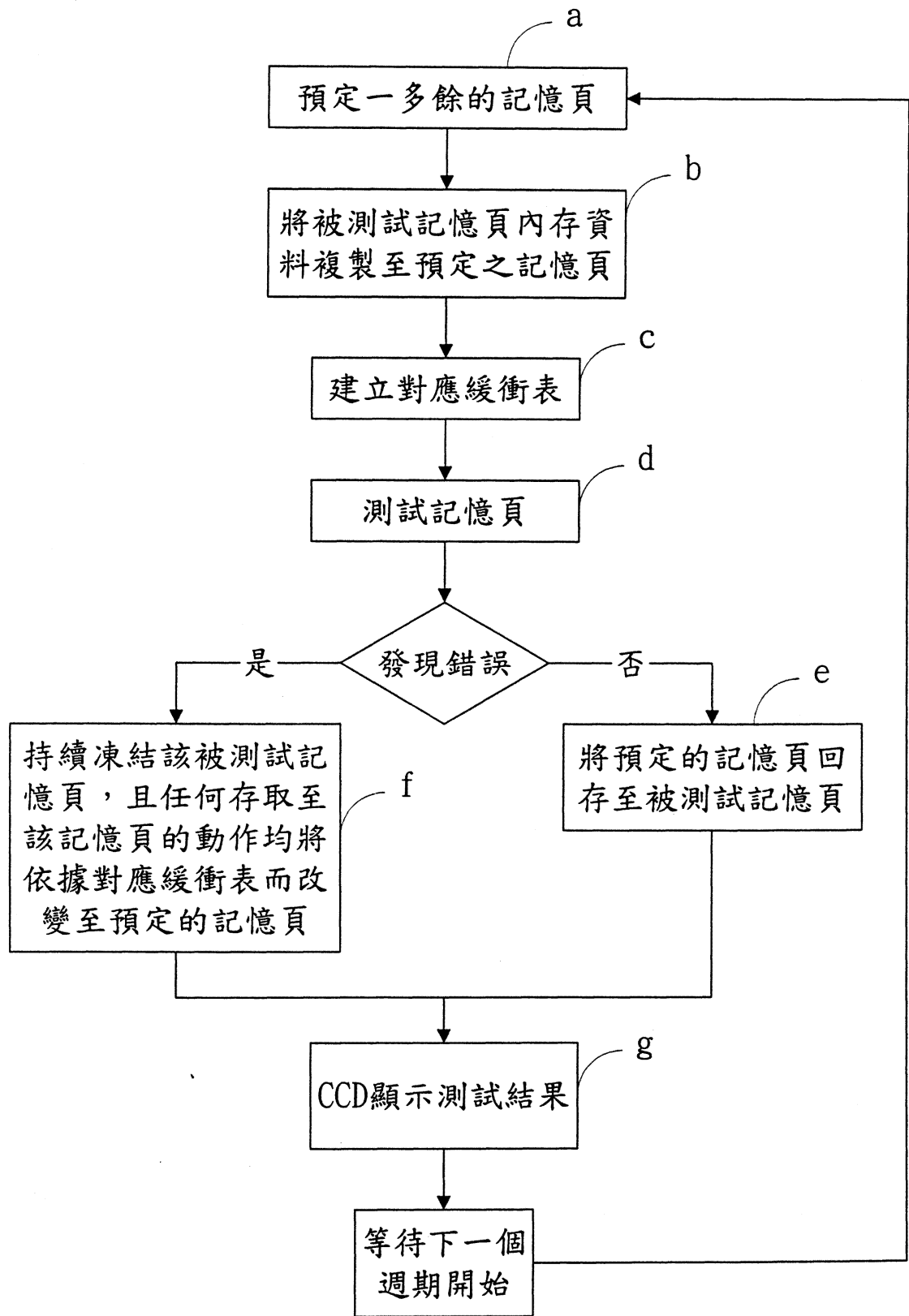


圖 三