

Blackfin® プロセッサ入門ガイド

改訂版 1.0、2005 年 2 月

製品番号
82-000850-01

Analog Devices, Inc.
One Technology Way
Norwood, Mass. 02062-9106



著作権情報

© 2005 Analog Devices, Inc., ALL RIGHTS RESERVED.

このドキュメントは、Analog Devices, Inc. の書面による事前の明示の同意がない限り、いかなる形式でも複製できません。

Printed in Japan.

免責条項

Analog Devices, Inc. は、予告なく、この製品を変更する権利を保有します。Analog Devices から提供する情報の正確性と信頼性には万全を尽くしています。しかし、Analog Devices は、その使用に対する責任を一切負いません。その使用によって第三者の特許権やその他の権利が侵害された場合でも、同様に責任を負いません。Analog Devices, Inc. の特許権のもとでは、暗示的にも明示的にも、いかなるライセンスも提供しません。

商標と登録商標の通知

Analog Devices のロゴ、Blackfin および Blackfin のロゴ、CROSSCORE、SHARC、TigerSHARC、EZ-KIT Lite、VisualDSP++ は、Analog Devices, Inc. の登録商標です。

DSP Collaborative は、Analog Devices, Inc. の商標です。

その他すべての商標名と製品名は、それぞれの所有者の商標または登録商標です。

目次

まえがき

マニュアルの目的	ix
対象となる読者	ix
マニュアルの内容	x
マニュアルの最新情報	x
対応するプロセッサ	x

はじめに

Blackfin プロセッサとは?	1-1
RISC MCU 機能と DSP 機能の統合	1-2
アプリケーション開発のアプローチ	1-4
さらに高い柔軟性をもたらすデュアル・コア・プロセッサ ...	1-7
Blackfin プロセッサ・ファミリー	1-8
Blackfin プロセッサ（現在提供している製品）	1-8
将来リリース予定の Blackfin プロセッサ	1-10
Blackfin プロセッサの特長	1-10
性能	1-12
低消費電力	1-14
低価格	1-16
プロセッサのベンチマーク	1-17

目次

BDTI	1-17
EEMBC	1-22
アナログ・デバイセズのベンチマーク	1-24
比較ベンチマークのリンク	1-24
コード例	1-25
VisualDSP++ が提供するコード例	1-25
デバイス・ドライバとシステム・サービス	1-26
Blackfin プロセッサのコンパイラとコード密度	1-26

評価プロセス

DSP プロジェクトの開発段階	2-1
シミュレーション	2-2
評価	2-3
エミュレーション	2-3
評価用ツール	2-3
ソフトウェア開発ツールの選択	2-4
アナログ・デバイセズの VisualDSP++	2-6
MULTI 統合開発環境	2-12
Blackfin プロセッサのための GNU ツール・チェーン	2-13
概要：ソフトウェア開発ツール	2-13
RTOS を利用するか否かの判断	2-14
VDK とサードパーティ RTOS の比較	2-15
GNU/μClinux	2-16
ハードウェア開発ツールの選択	2-17
EZ-KIT Lite 評価用システム	2-17
ADSP-BF533 EZ-KIT Lite	2-19

ADSP-BF537 EZ-KIT Lite	2-22
ADSP-BF561 EZ-KIT Lite	2-24
ADSP-BF535 EZ-KIT Lite	2-26
EZ-KIT Lite 拡張ボード	2-28
Blackfin EZ-Extender	2-28
ADDS-USBLAN-EZEXT カード	2-30
ADDS-BFAV-EZEXT カード	2-32
ADSP-BF533 STAMP ボード	2-33
JTAG エミュレータ	2-34
高性能 USB 2.0 JTAG エミュレータ	2-35
USB 1.1 JTAG エミュレータ	2-37
高性能 PCI JTAG エミュレータ	2-39
正しい組み合わせのツールの選択	2-40
シナリオ 1	2-41
シナリオ 2	2-42
Blackfin プロセッサのソフトウェア開発	2-42

サポート・オプション

提供しているサポート	3-1
アナログ・デバイセズのウェブサイト	3-2
プロセッサとツールのセレクション情報	3-2
初心者のための情報	3-3
アプリケーション・ノート、EE ノート、技術関連記事	3-3
コミュニティ関連情報	3-4
プラットフォーム関連情報	3-4

ワークショップとセミナー	3-4
組込みプロセッサ／DSP 3DAY ワークショップ	3-4
Blackfin プロセッサ／DSP 1DAY ワークショップ	3-5
オンライン・セミナー	3-5
プロセッサ資料	3-6
Blackfin プロセッサのマニュアル	3-6
ハードウェア・リファレンス・マニュアル	3-6
命令セット・リファレンス	3-7
印刷物マニュアル	3-7
ウェブサイトからの資料の入手	3-7
マニュアルの正誤表 (EP_ERRATA)	3-8
データシート	3-8
プロセッサとツールの不具合リスト	3-8
BSDL ファイル	3-9
IBIS モデル	3-9
CROSSCORE 開発ツール資料	3-10
VisualDSP++ マニュアル	3-11
VisualDSP++ 入門ガイド	3-11
VisualDSP++ ユーザ・ガイド	3-11
Blackfin プロセッサ用 VisualDSP++ C/C++ コンパイラと ライブラリ・マニュアル	3-12
VisualDSP++ アセンブラとプリプロセッサ・マニュアル	3-13
VisualDSP++ リンカとユーティリティ・マニュアル	3-13
VisualDSP++ カーネル (VDK) ユーザ・ガイド	3-13

VisualDSP++ ローダ・マニュアル	3-14
デバイス・ドライバとシステム・サービス・ライブラリ・マニュアル (2005 年春に発行予定)	3-14
ハードウェア・ツール資料	3-15
ADSP-BF537 EZ-KIT Lite 入門ガイド	3-16
ADSP-BF535 EZ-KIT Lite 評価用システム・マニュアル	3-17
ADSP-BF533 EZ-KIT Lite 評価用システム・マニュアル	3-17
ADSP-BF537 EZ-KIT Lite 評価用システム・マニュアル	3-17
ADSP-BF561 EZ-KIT Lite 評価用システム・マニュアル	3-18
Blackfin EZ-Extender マニュアル	3-18
VisualDSP++ ヘルプ	3-19
DSP 刊行物へのご意見	3-20
The DSP Collaborative	3-20
テクニカル／カスタマ・サポート	3-20
MyAnalog.com	3-21
登録	3-21

索引

まえがき

アナログ・デバイセズのBlackfin[®]プロセッサに関心をお持ちいただきましてありがとうございます。

マニュアルの目的

「Blackfin プロセッサ入門ガイド」は、評価プロセス、アナログ・デバイセズのツール、トレーニング、資料、その他の情報源について説明するものです。

このマニュアルでは、印刷物またはオンラインで入手できる各種資料やBlackfinプロセッサを評価するためのガイドを紹介します。さらに、評価／設計にただちに取り掛かるのに便利な情報についても解説します。

プロセッサ内部の詳細については、該当するハードウェア・リファレンス・マニュアルを参照してください。プロセッサのソフトウェアに関する詳細については、該当する命令セット・リファレンス・マニュアルを参照してください。ハードウェア・マニュアルまたはソフトウェア・マニュアルの「まえがき」の中には、それぞれの製品に利用できる全資料のリストが掲載されています。

対象となる読者

このガイドは、新しいアプリケーションの設計上の条件に、どのBlackfinプロセッサが適しているかを知りたいと考えていらっしゃるシステム設計者、プログラマ、ハードウェア技術者を主な対象としています。

マニュアルの内容

このマニュアルは、以下の章で構成されています。

- 第1章：「はじめに」
プロセッサのアーキテクチャ、利用できるモデル、プロセッサの特長について簡単に説明します。
- 第2章：「評価プロセス」
利用できるソフトウェアとハードウェアの各種ツールについて説明します。
- 第3章：「サポート・オプション」
評価段階と開発段階で利用できるサポート（資料、トレーニング、その他）について説明します。

マニュアルの最新情報

本書は初版です。

対応するプロセッサ

*Blackfin*は、16/32ビットのプロセッサ・ファミリーです。2005年1月現在、VisualDSP++[®]は以下のBlackfinプロセッサで利用できます。

ADSP-BF531	ADSP-BF532 (旧 ADSP-21532)
ADSP-BF533	ADSP-BF535 (旧 ADSP-21535)
ADSP-BF561	ADSP-BF534
ADSP-BF536	ADSP-BF537

対応する **Blackfin** プロセッサのリストは、変更される場合があります。**Blackfin** プロセッサの最新の完全なリストについては、以下のサイトをご覧ください。

www.analog.com/jp/blackfin

第1章 はじめに

この章では、Blackfin プロセッサのアーキテクチャと重要な特長について簡単に説明し、利用できるモデルを比較します。

主な項目：

- ・「[Blackfin プロセッサとは？](#)」 1-1 ページ
- ・「[Blackfin プロセッサの特長](#)」 1-10 ページ
- ・「[プロセッサのベンチマーク](#)」 1-17 ページ

Blackfin プロセッサとは？

Blackfin プロセッサは、今日のオーディオ、ビデオ、自動車、工業／計測、通信の組込みアプリケーションに求められる計算ニーズと消費電力に特に対応するために設計された、新しいタイプの 16/32 ビット組込みプロセッサです。

Blackfin プロセッサは、RISC プログラミング・モデルによって画期的な信号処理性能と電力効率を実現します。単一の高性能ソフトウェア・ターゲットで、ハード・リアルタイムの DSP タスクと非リアルタイムの制御タスクの間でリソースを柔軟に配分することができます。DSP やビデオ・タスクの実行の合間にシステム制御タスクを同時に実行できます。

Blackfin プロセッサは、アナログ・デバイセズが Intel[®] 社と共同開発したマイクロ・シグナル・アーキテクチャ（MSA）に基づき、以前は VLIW メディア・プロセッサでしか実現できなかった 32 ビット RISC 命令セッ

Blackfin プロセッサとは？

ト、デュアル 16 ビット乗算累積 (MAC) デジタル信号処理機能、8 ビットのビデオ信号処理性能をすべて備えています。

Blackfin プロセッサの高度なメモリ・マネジメント機能は、メモリ保護および非メモリ保護の組み込みオペレーティング・システムに対応します。利用できるオペレーティング・システムには、 μ CLinux、ThreadX[®] (Express Logic)、INTEGRITY[®] および velOSity[™] (Green Hills Software)、Nucleus[®] (Accelerated Technology)、Fusion[™] (Unicoi Systems)、RTXC Quadros[™] (Quadros Systems)、その他さまざまなものがあります。

Blackfin プロセッサのユニークな信号処理特性の組合わせにより、デジタル・シグナル・プロセッサと制御用プロセッサを別々に用意する必要がなくなります。このため、部品コストが低減するとともに、ハードウェアとソフトウェアの設計作業が大幅に簡単になります。Blackfin プロセッサは同種の高性能ソフトウェア・ターゲットを利用できるため、要求が高いリアルタイムの DSP タスクと非リアルタイムの制御タスクの間で柔軟にリソースを配分できます。

■ RISC MCU 機能と DSP 機能の統合

Blackfin プロセッサはマイクロコントローラ (MCU) と DSP の 2 種類の機能を 1 つに統合したアーキテクチャを提供するため、制御と信号処理のニーズに合わせて柔軟に領域を分割できます。アプリケーションの要求に応じて、100% MCU にすることも（業界標準の平均的なコード密度による）、100% DSP にすることも（最先端の DSP 技術によるクロック・レートによる）、あるいは MCU と DSP を組み合わせることも可能です。

アナログ・デバイスズの Blackfin プロセッサ・ファミリーには、32 ビットの RISC 命令セット、8 ビットのビデオ命令セット、デュアル 16 ビット MAC ユニットが備わっています。プロセッサの可変長命令セットは DSP の内部ループで使用する 64 ビットのオPCODE まで拡張できますが（1 つの SIMD と 2 つのロード／ストア／サイクル）、16 ビットのオPCODE が最もよく使用される命令になるように最適化されています。このた

め、コンパイルしたコード密度の値は業界最先端の MCU に匹敵するものの、インターロックされたパイプラインと代数命令構文により C/C++ とアセンブリのいずれの言語でも開発が可能です。

図 1-1 に、シングル・コアの ADSP-BF533 16/32 ビット Blackfin プロセッサのブロック図を示します。

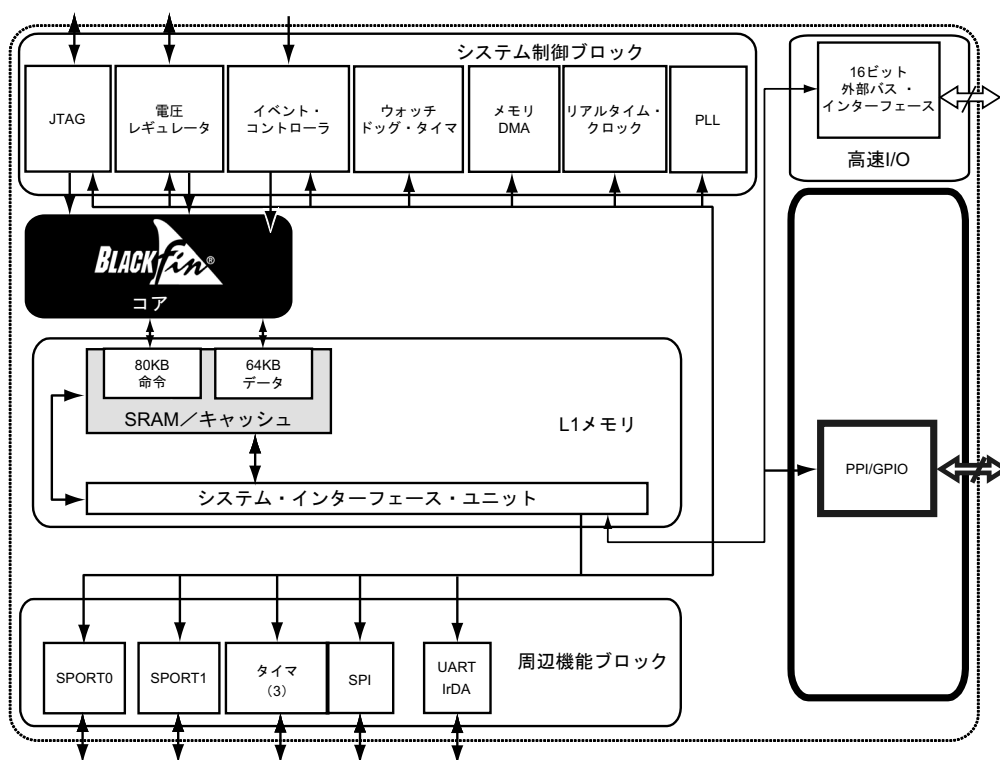


図 1-1. シングル・コアの ADSP-BF533 16/32 ビット Blackfin プロセッサ

Blackfin プロセッサとは？

Blackfin プロセッサは、保護されている動作モードと保護されていない動作モードの両方に対応しており、ユーザがシステムの共有部分にアクセスしたり影響を及ぼすことがないようにします。また、メモリ・マネジメント機能があるため、それぞれのアプリケーション用に開発スペースを定義できます。こうした設計上の特長により、区別されたコード・セクションに対する上書きを防ぎます。同時に、Blackfin のアーキテクチャは、非同期の割込みと同期例外とともに、割込み優先度の設定を可能にします。こうしたことから、Blackfin プロセッサは組込みオペレーティング・システムのターゲットとして最適なものとなっています。

▶ アプリケーション開発のアプローチ

Blackfin プロセッサには、シリアルおよびパラレルの高速データ移動を実現する周辺機能セットがあります。また、高度なパワー・マネジメント機能セットによって、システム設計者は低いダイナミック・パワー特性を備えた製品を設計できます。

今日の設計モデルでは、一般に MCU と従来型の DSP のプログラマは別々のコード・グループにそれぞれのコード開発を分割し、この 2 つの機能領域が会うのはシステム境界レベルのみといったやり方をとっています。確かに、2 つのグループの設計者はアプリケーションの条件に基づいてそれぞれの設計上の慣行を決めることができるため、こうした方法をとるのはもっともと言える面もあります。しかし、たとえば信号処理の開発者は性能を改善するための技術を設計しようとする一方、もう 1 つのグループの設計者はこれと相反する設計目標を掲げていることがあります。MCU プログラマであれば、ターンキー・システムの実現のほうを優先し、ユーザの介入なしにタスクのすべてを実行できるようにしようと考えます。

この点を考慮して、Blackfin プロセッサは DMA とキャッシュの両方のメモリ・コントローラが 1 つのシステム内でデータを移動できるように設計されています。周辺機能とメモリ・システムとの間で数多くの高速 DMA チャンネルがデータを入出力するため、DSP プログラマのめざす細かい調整が可能になり、貴重なコア・プロセッサの動作サイクルを浪費するこ

とがありません。さらに、構成可能な命令キャッシュとデータ・キャッシュがオンチップに用意されているため、MCU プログラマにとって慣れ親しんだやり方でコードとデータを簡単に管理する方法を採用できます。多くの場合、システムの統合レベルにおいて、この 2 つの方法を組み合わせるやり方が理想的です。

MCU と DSP の開発グループが従来から区別されていたもう 1 つの理由は、2 つのプロセッサにはそれぞれ異なる設計上の課題があるという点です。技術的な観点からすれば、システム・アーキテクチャを担当する設計者は、同一のプロセッサ上に「制御」アプリケーションと「信号処理」アプリケーションを混在させることに対して躊躇します。彼らが一般に心配するのは、非リアルタイムのタスクが過酷なリアルタイムのタスクを干渉するのではないかということです。たとえば、グラフィカル・ユーザ・インターフェース (GUI) やネットワーク・スタックなどのタスクを担当するプログラマは、システムのリアルタイム信号処理動作を妨害することを気にしなくてもよいのです。もちろん、リアルタイムの定義はそれぞれのアプリケーションによって異なります。組込みアプリケーションでは、割込みサービスに要求される時間が問題になります。この目的のために、割込みの発生から、サービス・ルーチンの開始時にシステム・コンテキストが保存されるときまでのタイム・フレームを 10 マイクロ秒未満とします。

Blackfin プロセッサの導入によって、C/C++ セントリックの統合コード・ベースを実現できるようになります。これによって、開発者は以前の作業で開発した大量の既存のアプリケーション・コードを活用できます。Blackfin プロセッサは制御と信号処理の両方の動作のために性能が最適化されているため、コンパイラは高密度 (コード密度の観点から) で、しかも効率性の高い (演算集中的な信号処理アプリケーションに対応) コー

Blackfin プロセッサとは？

ドを生成できます。もちろん、経験豊富なプログラマにとっては、ターゲットとするアセンブリ・コードを作成することがクリティカルな処理ループを最適化するための1つの方法になります。

オペレーティング・システム (OS) への対応も、重要なポイントです。オペレーティング・システムあるいはリアルタイム・カーネルの対応によって、複数の層からなるタスク処理を実現できます。ターゲット性能を確実に達成できるようにするためには、複数の優先レベルの設定が可能な割込みコントローラが必要です。さらに、ハードウェア・ベースのスタックおよびフレーム・ポインタ機能によって、コンテキストのスイッチングを実現する必要があります。これによって、制御とリアルタイム信号処理という2つの異なる分野の機能を同じデバイスに統合するシステムを開発できるようになります。

このほか、Blackfin プロセッサのメモリ・マネジメント機能によって、OS によるメモリ保護が可能になります。ページング・メカニズムにより、1つのタスクを実行することで、別のタスクによるメモリや命令へのアクセスをブロックします。メモリの保護領域に対して不正なアクセスが行われると、必ず例外が発生します。カーネルはこの例外サービスを実行し、適切な処置を講じます。

Blackfin プロセッサの高速の処理速度から、具体的な利点がいくつか得られます。まず、製品を市場に投入するまでの時間の短縮ができます。処理能力を多量に節約できれば、コードの最適化作業が少なくなったり不要になるため、作業時間が大幅に低減します。第2の利点は、ソフトウェア・メンテナンス作業が少なくなることです。通常ソフトウェア・メンテナンスは、製品のライフ・サイクル期間中に発生するコストの大部分を占めています。最後の利点は、Blackfin アーキテクチャのスケラビリティです。設計者はまず Blackfin プロセッサ・ファミリーの中で最も高性能の製品をベースに設計を行い、その後で最終アプリケーションの演算規模に合わせて最適なレベルのプロセッサを選択できます。

▶ さらに高い柔軟性をもたらすデュアル・コア・プロセッサ

Blackfin プロセッサは、デュアル・コア・デバイスとしても利用できます。デュアル・コア・プロセッサは、2つのコア上で別々の、多くの場合まったく性質が異なるタスクを実行するために利用されています。たとえば、1つのコアでグラフィックスやオーバレイ機能、ネットワーク、大容量記憶デバイスとのインターフェース、フロー全体の制御などの制御関連タスクのすべてを行います。このコアには、一般にオペレーティング・システムあるいはカーネルが配置されます。これに対して、もう1つのコアはアプリケーションの集中的な信号処理機能専用に使われます。たとえば、圧縮されたデータ・パケットは、ネットワーク・インターフェースを介して最初のコアに転送され前処理が行われますが、次に2番目のコアに行き、ここでオーディオやビデオ信号のデコーディングが行われます。図 1-2 に、代表的なデュアル・コア・プロセッサのブロック図を示します。

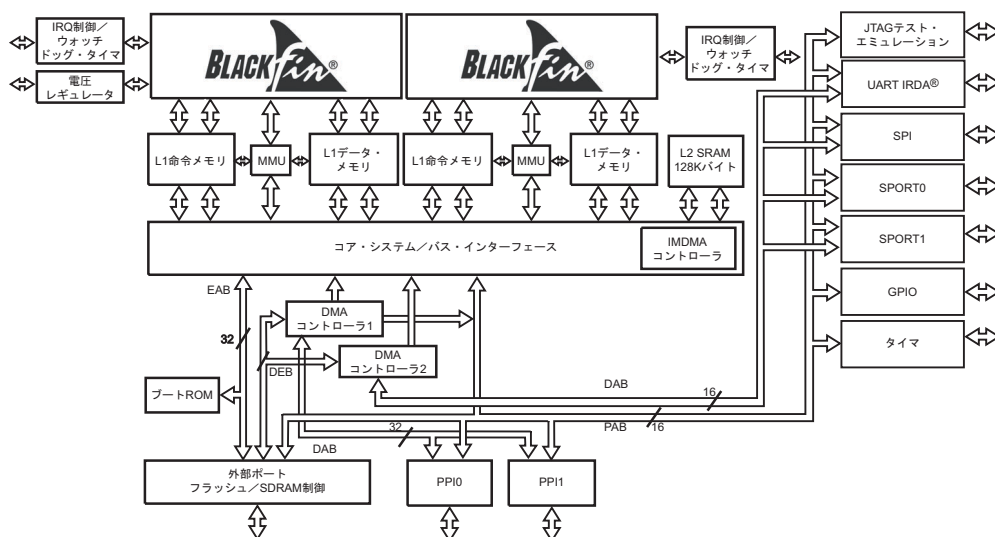


図 1-2. デュアル・コア ADSP-BF561 プロセッサのブロック図

Blackfin プロセッサとは？

デュアル・コア・プロセッサは、別々のソフトウェア開発チームが設計するときに利用されます。これらの機能のタイプを区別できることから、並行した設計を進めることが可能になり、プロジェクトの中で重要なパスの依存性がなくなります。このプログラミング・モデルは、プロジェクトのテストやバリデーションの段階でも便利です。たとえば、1 つのコアのコード変更を行っても、もう 1 つのコアですでに完了しているテスト作業が必ずしも無効になるわけではありません。

■ Blackfin プロセッサ・ファミリー

高性能の新しい Blackfin プロセッサ製品を提供する一方、その他の Blackfin プロセッサでも、メディア・リッチなアプリケーションのためにさまざまな機能を集積したアーキテクチャを提供する計画が立てられています。

▶ Blackfin プロセッサ（現在提供している製品）

ADSP-BF535 は、最初にリリースされた Blackfin プロセッサです。次に 2003 年 3 月にピン互換の 3 つの製品、ADSP-BF531、ADSP-BF532、ADSP-BF533 が登場しました。この 3 つのデバイスには、さまざまなメモリおよび速度オプションが用意され、最大のスケーラビリティと設計上の柔軟性を提供します。

2005 年 1 月、アナログ・デバイスでは、組込み向けにコネクティビティを備えた 3 つの Blackfin プロセッサ、ADSP-BF536、ADSP-BF537、ADSP-BF534 を発表しました。この 3 つの製品もピン互換性があり、コントローラ・エリア・ネットワーク（CAN）、2 線式インターフェース（TWI）周辺機能のほか、一部のモデルには 10/100 イーサネット MAC も内蔵しています。2005 年 1 月までにリリースされた第一世代の Blackfin デバイス（ADSP-BF535、ADSP-BF531、ADSP-BF532、ADSP-BF533、ADSP-BF536、ADSP-BF537、ADSP-BF534）はすべてシングル・コアのプロセッサです。

アナログ・デバイセズは、デュアル・コアの対称性マルチプロセッサ ADSP-BF561 も開発しました。この新しいプロセッサはシングル・コアではなく、デュアル・コアのプロセッサを使用し、プロセッサのアーキテクチャを変更せずに性能を高めています。事実、2 個のプロセッサを低い周波数と電圧で動作させることによって、消費電力が低減します。この技術の利点については、1-7 ページの「さらに高い柔軟性をもたらすデュアル・コア・プロセッサ」で説明しています。

各 Blackfin プロセッサにはそれぞれ独自の機能がありますが、同時に他の Blackfin デバイスに対するピン互換性もあります。表 1-1 に、主要な Blackfin プロセッサの仕様を示します。アナログ・デバイセズのウェブサイトでも、オンラインの Blackfin プロセッサのセレクション・テーブルを見ることができます。サイトのアドレスは次のとおりです。

<http://www.analog.com/jp/blackfin>

表 1-1. Blackfin プロセッサの仕様

特長	ADSP-BF535	ADSP-BF531	ADSP-BF532	ADSP-BF533	ADSP-BF561	ADSP-BF536	ADSP-BF537	ADSP-BF534
最大クロック速度 (MHz)	350	400	400	750	600	400	600	500
メモリ (K バイト)	308	52	84	148	328	100	132	132
外部メモリ (バス)	32 ビット	16 ビット	16 ビット	16 ビット	32 ビット	16 ビット	16 ビット	16 ビット
パラレル・ペリフェラル・インターフェース	なし	あり	あり	あり	あり (2)	あり	あり	あり
UART、タイマ	あり	あり	あり	あり	あり	あり	あり	あり
SPORT、SPI	あり	あり	あり	あり	あり	あり	あり	あり
プログラマブル・フラグ	あり	あり	あり	あり	あり	あり	あり	あり
TWI 互換性	なし	なし	なし	なし	なし	あり	あり	あり

Blackfin プロセッサの特長

表 1-1. Blackfin プロセッサの仕様（続き）

特長	ADSP-BF535	ADSP-BF531	ADSP-BF532	ADSP-BF533	ADSP-BF561	ADSP-BF536	ADSP-BF537	ADSP-BF534
ウォッチドッグ・タイマ	あり	あり	あり	あり	あり	あり	あり	あり
RTC	あり	あり	あり	あり	なし	あり	あり	あり
コア電圧 (V)	1 ~ 1.6	0.8 ~ 1.2	0.8 ~ 1.2	0.8 ~ 1.4	0.8 ~ 1.2	0.8 ~ 1.2	0.8 ~ 1.2	0.8 ~ 1.2
コア電圧レギュレーション	なし	あり	あり	あり	あり	あり	あり	あり
パッケージ・サイズ	260 ピン PBGA	160 ボール・ミニ BGA、176 ピン LQFP、169 ボール・スパース PBGA	160 ボール・ミニ BGA、176 ピン LQFP、169 ボール・スパース PBGA	160 ボール・ミニ BGA、169 ボール・スパース PBGA	256 ボール・ミニ BGA、297 ボール・スパース PBGA	182 ボール・ミニ BGA、208 ボール・スパース ミニ BGA	182 ボール・ミニ BGA、208 ボール・スパース ミニ BGA	182 ボール・ミニ BGA、208 ボール・スパース ミニ BGA
無鉛パッケージ・オプション	なし	あり	あり	あり	あり	あり	あり	あり

▶ 将来リリース予定の Blackfin プロセッサ

今後リリースされる Blackfin プロセッサでは、より高い性能の実現と豊富な特長を備えた新しい周辺機能の搭載が中心になります。

Blackfin プロセッサの特長

Blackfin プロセッサは、きわめて高い能力を備えた単一命令複数データ (SIMD) のプロセッサ・エンジンと、メモリ・マネジメント・ユニット (MMU)、ウォッチドッグ・タイマ、リアルタイム・クロック、可変長

RISC 命令セット、UART、SPI ポートなどのパワフルな機能性を組み合わせた新しいクラスのデバイスです。こうした機能性は一般に、マイクロコントローラやマイクロプロセッサのみに見られるものです。

Blackfin プロセッサは DSP としてのあらゆる能力とともに完全な機能セットを備えているため、他のクラスの DSP や 32 ビット RISC MCU (または ASIC) の代わりに設計に取り入れることができます。

Blackfin プロセッサのコアには、32 ビットのレジスタと 64 ビットの内部データ・パスを備えた 16 ビットのデュアル MAC (乗算累積) アーキテクチャがあります。このコアを中心にして、高速メモリや高速周辺機能が並びます。周辺機能には、100Mbps のシリアル・ポート (SPORT)、オンチップおよびオフチップでデジタル・ビデオ・データを入出力できる高速パラレル・ペリフェラル・インターフェース (PPI) (ITU-R/CCIR-656 準拠)、IRDA 対応の UART、SPI ポート、そして SDRAM、フラッシュ、SRAM などと接続するための外部メモリ・インターフェースがあります。

こうした高度の周辺機能のほか、**Blackfin** プロセッサにはオンチップのスイッチング・レギュレータと、コア・クロック速度とコア電圧をソフトウェアで制御できるソフトウェア・プログラマブルのオンチップ位相ロック・ループ (PLL) があります。こうした機能により、所定のタスクによってクロックと電圧を常時変更できるため、消費電力の大幅な低減が可能になります。

Blackfin プロセッサは制御／データ処理と信号処理の両方に利用できるため、データの移動と保存の効率性が性能に大きな影響を与えます。効率的な数値演算の精度は重要性として高いランクにあります。同時にデータ移動の効率性も同じくらい重要なものになります。信号処理デバイスの幅は、そのデバイスが最も高い効率性で処理するデータの型に基づいて測定します。他方プロセッサの幅は一般に、データ・パスとレジスタの幅を基準にして測定します。**Blackfin** プロセッサは、ハードウェアで 8 ビット、16 ビット、32 ビットの算術演算に対応しますが、16 ビット演算に対

Blackfin プロセッサの特長

して性能が最適化されています（ほとんどの機能が 16 ビット演算として用意されています）。したがって、Blackfin プロセッサは 16/32 ビットのプロセッサと考えることができます。

さらに次の 3 つの理由で、Blackfin プロセッサは現在業界で他に匹敵するものがない製品となっています。

- 性能
- 低消費電力
- 低価格

■ 性能

プロセッサの性能は、もはやコア・クロック速度、MHz、MIPS、MACS、FLOPS、BLOP、FROG、TOAD などだけでは判断できません。新しい Blackfin プロセッサは、300MHz からのコア・クロック周波数で動作します。その内部メモリはすべて L1 であり、このメモリもコア・クロック周波数で動作するため、プロセッサのコアとその内部メモリの間で非常に大きな帯域幅が得られます。コアは各サイクルで 2 回の 16 ビット乗算累積演算を実行し続け、600MHz 時に 1.2GMAC の性能を実現します。

これらの数値によってデバイスの性能を大まかに判断することができますが、メモリの効率性や命令セットの効率性をまったく考慮していないため、デバイス上でアプリケーションがどのように動作するかを評価することはできません。場合によっては、こうしたピーク仕様値はほんの一時的にしか実現できず（つまり、その値を維持することができず）、持続して得られる値は実際には大幅に低くなる場合があります。この点で、ベンチマーク・データを利用すると便利です。1-17 ページの「[プロセッサのベンチマーク](#)」で、サードパーティが報告する性能の評価について説明します。

図 1-3 に、ADSP-BF561 Blackfin プロセッサとその他のさまざまなデバイスにおける速度と消費電力の関係を示します。

システム開発者は、Blackfin プロセッサが提供する広範な性能オプションを活用できます。低い周波数のシングル・コア・デバイスから、高周波数、高帯域幅のデュアル・コア・デバイスにスケールアップできます。

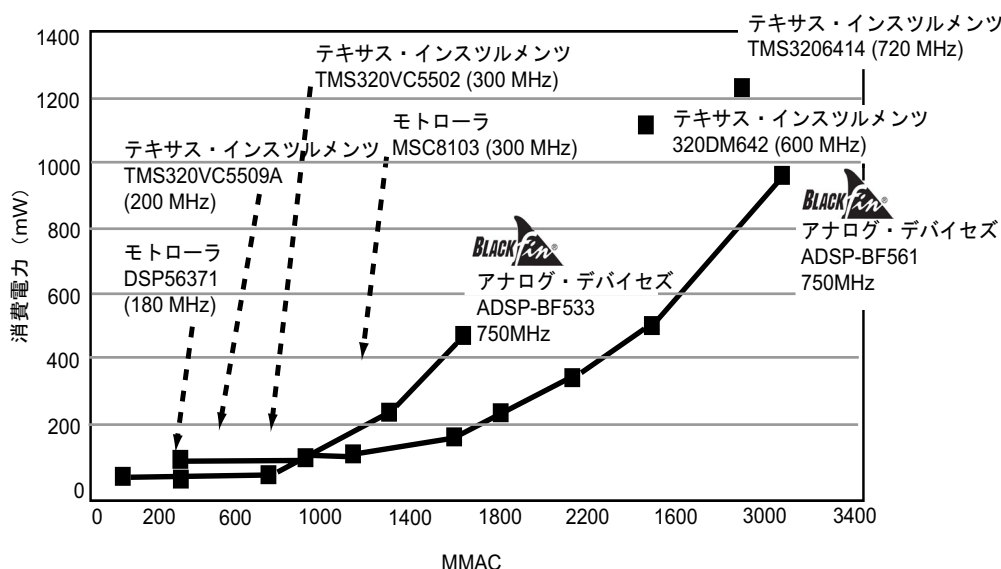


図 1-3. 各種デバイスの速度対消費電力の性能特性図

ADSP-BF561 Blackfin プロセッサには、パワー・マネジメント用のオプションもあります。この対称性プロセッサはまったく同じコアを 2 つ内蔵しているため、従来の処理集中アプリケーションを 2 つのコアに均等に分割して動作させることができます。このモデルでは、各コアで実行するコードは同一で、処理するデータのみが異なります。チャンネル・ストリーミング・アプリケーションでは、最初のコアがチャンネルの半分を処

理し、もう 1 つのコアが残りのチャンネルを処理します。ビデオや画像処理のアプリケーションでは、この技術を利用して各コアでオルタネート・フレームを処理できます。

デュアル・コアの処理方式は、Blackfin プロセッサの消費電力節減機能とうまく噛み合っています。プロセッサの消費エネルギーは、スタティックとダイナミックの両方の要素に基づいています。シングル・コアのプロセッサがアプリケーションと一致している場合も、デュアル・コアのプロセッサを採用することで全体的なエネルギー消費量を低減できます。たとえば、シングル・コア・システムの半分の周波数でアプリケーションを実行すれば、プロセッサ・コアの動作電圧を 0.8V まで低くすることができます。これが可能になるのは、Blackfin プロセッサが広い動作電圧範囲を提供するためです。デュアル・コアの Blackfin プロセッサには大容量のオンチップ・メモリのほか、共有する処理負荷に対応できるよう特にサイズが定められたデータ・パスと DMA コントローラがあります。この組み合わせによりアルゴリズムを簡単に分割することができ、異なるプロセッサを用いるマルチコア・ソリューションで感じられるような効率性の低下が生じることはありません。

■ 低消費電力

携帯用のバッテリー駆動アプリケーションを長時間動作させる必要がある場合や、そのシステムを定期的にウェークアップして各種のタスクを実行させた後、ディープスリープ・モードに戻す設計をする場合に、Blackfin プロセッサの低消費電力状態を効果的に利用できます。Blackfin プロセッサは 0.13 μ m CMOS プロセスで製造されているため、その消費電力は最も近い競合製品のほぼ半分まで低減できます。類似プロセッサと比較した [図 1-4](#) から、Blackfin プロセッサがいかに効率的に消費電力を節減するかがわかります。

600MHz でプロセッサ・コアの消費電力は、わずか 280mW です。300MHz では 90mW、200MHz では約 50mW まで消費電力が低減します。これは 75%のデュアル MAC、25%の ADD、通常の日データ負荷の条件において測定した値です。

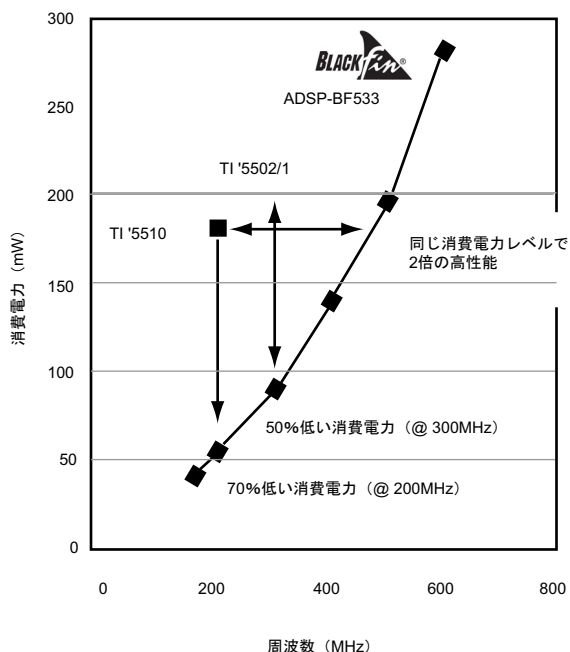


図 1-4. 消費電力の節減

オンチップのパワー・マネジメント機能（プログラマブルの電圧レギュレータと PLL、および低消費電力モード）を使用することによって必要な処理電力のみを消費すれば、バッテリーの動作寿命を最大限に延ばすことができます。

図 1-5 は、Blackfin プロセッサを使用した場合、競合プロセッサ製品と比較して消費電力を 43% も節減できることを示しています。

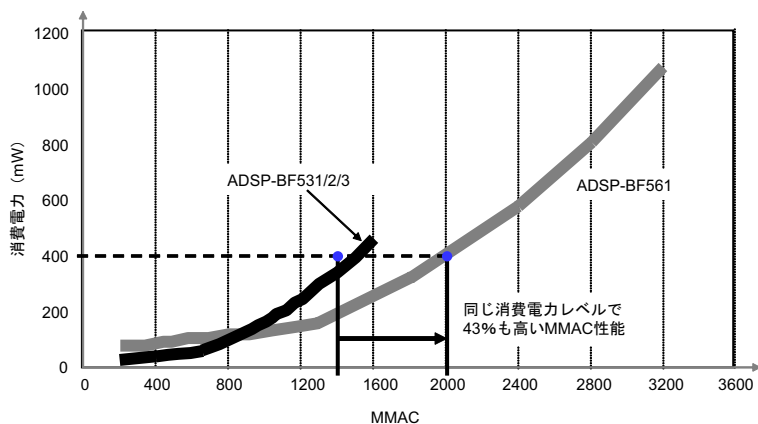


図 1-5. ADSP-BF561 Blackfin プロセッサによる消費電力の節減

■ 低価格

Blackfin プロセッサは、400MHz 動作の製品を 1 万個購入する場合、単価 4.95 ドルのものからあります。このレベルの価格において、Blackfin プロセッサは同じコストで匹敵するものがないほどの高い処理能力を提供します。

プロセッサのベンチマーク

プロセッサの性能を評価する際に、データシートを見たり、仕様を比較してもよくわからないことがあります。このようなとき、プロセッサを評価する独立した機関による調査結果を参考することを推奨します。

Berkeley Design Technology Incorporated (BDTI) と Embedded Microprocessor Benchmark Consortium (EEMBC) は、プロセッサの性能評価を専門としています。以下、その結果を少し紹介します。

■ BDTI

大量の信号処理能力が要求されるアプリケーションの場合は、BDTI のベンチマーク結果を調べてください。

以下は BDTI のウェブサイトから引用した説明ですが、評価のプロセスや判断の出し方がわかります。

BDTI では、広範な各種 DSP、汎用プロセッサ、さらに FPGA や設定可能プロセッサなどのその他の信号処理デバイスの DSP 能力を評価・分析しています。BDTI は DSP のベンチマークと評価のあらゆる面について豊富な経験があり、その経験を皆さんのために役立てることができます。BDTI のベンチマーク方式を採用すれば、ベンダーはそれぞれの製品をその他の数多くのプロセッサ・アーキテクチャと比較することができ、製品のポジショニングとターゲット設定のための比類のないリソースにすることができます。

BDTI Benchmarks

1994 年に BDTI は、ベンダーに依存しないまったく独自のベンチマーク方式、BDTI Benchmarks™ という中心的な一連の DSP ベンチマークを発表しました。BDTI Benchmarks は、主要な DSP 動作を表す 12 のアルゴリズム・カーネルで構成されています。BDTI Benchmarks は 2000 年に改訂・拡張し、DSP アプリケーションをターゲットとするプロセッサのユーザや開発者のためにさらに役立つものになりました。BDTI Benchmarks は現在、数多くのプロセッサ・アーキテクチャに使用され、システム設計者や OEM が特定のアプリケーションに対

プロセッサのベンチマーク

応するプロセッサを選択する場合に、またプロセッサ設計者が新しいアーキテクチャを設計する場合に、それぞれの判断を決めるための比類のない情報源となっています。¹

スコアについて

BDTImark2000™ は、Berkeley Design Technology, Inc. が開発し、独自に検証した一連の信号処理ベンチマークをもとに作られたプロセッサの信号処理速度の評価測定をまとめたものです。スコアが高ければ高いほど、プロセッサの処理速度が高いことを意味します。

BDTImark2000 は現実的なベンチマークに基づいているため、100 万乗算累積演算／秒 (MMACS) などによる簡単な評価よりもはるかに高い精度でプロセッサの信号処理速度の特性を評価します。

BDTI は、BDTImark2000 のスコアを発表する前に、そのベンチマーク結果をシリコン上で実際に検証することを方針としています。これによって、現在入手可能な実際のシリコンから予想できる性能を正確に反映したスコアを提供することができます。

しかし、ベンチマークをハードウェアで検証することが常にできるとは限りません。たとえば、チップ設計者はコアが製造される以前にライセンスを取得できるコアを評価しなければならない場合があります。このようなニーズに応えるために、BDTI は BDTIsimMark2000™ を公表しています。これは BDTImark2000 と同じやり方で計算しますが、ハードウェアの測定結果ではなくシミュレーションによる結果に基づいています。

BDTIsimMark2000 と BDTImark2000 のスコアは同じ方法で計算しますが、比較する場合は注意する必要があります。また、チップのスコアとコアのスコアを比較するときにも注意して行う必要があります。

BDTImemMark2000™ は、信号処理アプリケーションでのプロセッサのメモリ効率を評価測定した結果をまとめたものです。BDTImemMark2000 は、BDTImark2000 と BDTIsimMark2000 と同じ一連の信号処理ベンチマークをベースとしています。BDTImemMark2000 のスコアが高ければ高いほど、プロセッサの効率性は高いということになります。つまり、BDTImemMark2000 のスコアが高ければ、それだけメモリをわずかししか使用していないということになります。メモリ効率は、2 つの理由から重要です。1 つは、プロセッサのメモリ効率がシステム全体のコストと

¹ http://www.bdti.com/products/services_benchmarking.html から抜粋引用しました。
© 2004 BDTI.

エネルギー消費量に大きく影響するためであり、もう1つは、頻繁にアクセスするアプリケーションのコードとデータがレベル 1 メモリに合っていないければ、プロセッサの性能が大幅に低下するためです。¹

BDTI はそのベンチマーク・スコアを使用して、消費電力、速度、価格についてデバイスの比較を行っています。図 1-6 (2004 年 11 月の資料) はプロセッサの速度、図 1-7 はメモリの利用率を調べたものです。これらの図からも明らかですが、**Blackfin** プロセッサは高い能力を発揮しています。いずれの場合も、グラフに示されている数値は単なるスコアであり、プロセッサの速度 (MHz など) やプロセッサのメモリ (MB など) を実際に測定した値ではないことに注意してください。

BDTI Benchmarks の詳細や、他社製品と比較して **Blackfin** プロセッサがどれほど優れているかを知りたい方は、BDTI のウェブサイト <http://www.BDTI.com/benchmarks.html> をご覧ください。

¹ <http://www.bdti.com/benchmarks.html> から抜粋引用しました。© 2004 BDTI

プロセッサのベンチマーク

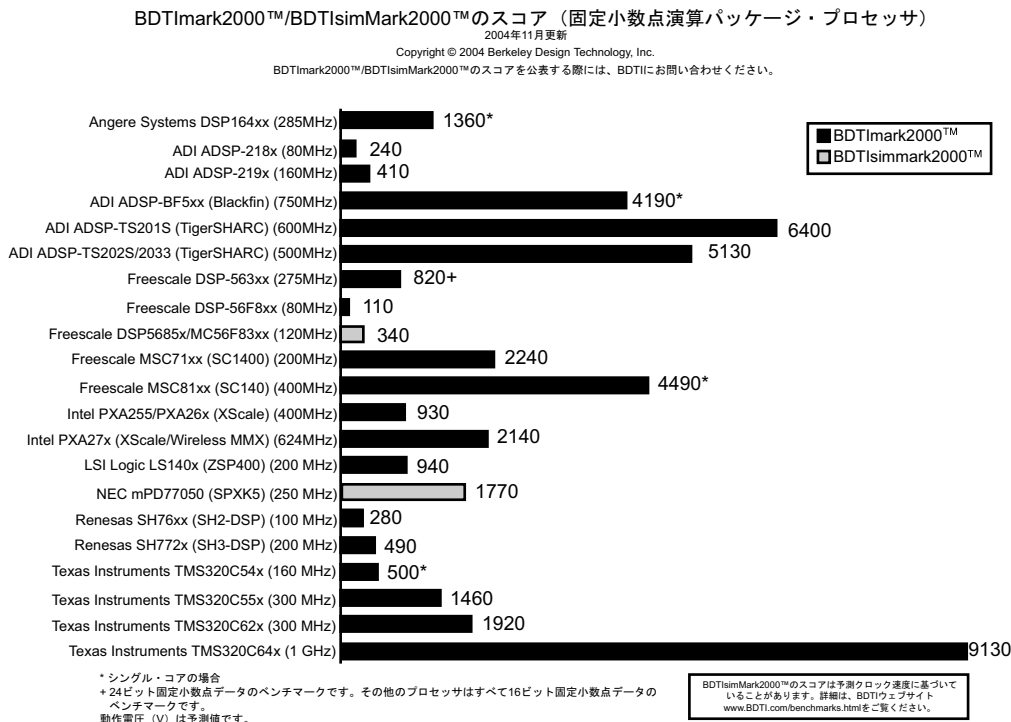


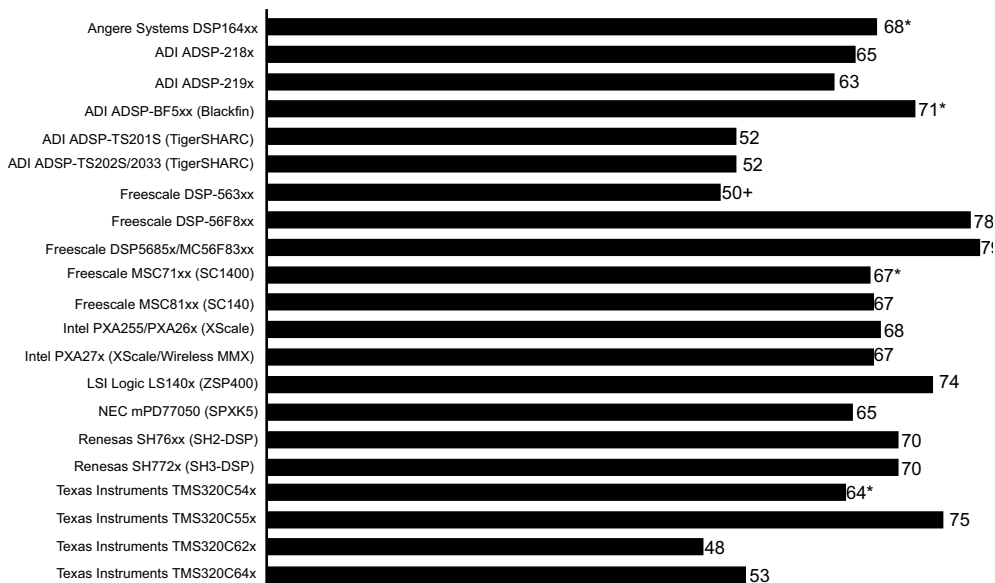
図 1-6. BDTI 比較：プロセッサ速度（2004 年 11 月現在）

BDTImem2000™のスコア（固定小数点演算パッケージ・プロセッサ）

2004年9月更新

Copyright © 2004 Berkeley Design Technology, Inc.

BDTImem2000™のスコアを公表する際には、BDTIにお問い合わせください。



* シングル・コアの場合

+ 24ビット固定小数点データのベンチマークです。その他のプロセッサはすべて16ビット固定小数点データのベンチマークです。

図 1-7. BDTI 評価得点：メモリ利用率（2004 年 9 月現在）

■ EEMBC

信号処理エンジンとマイクロコントローラの両方の性能がアプリケーションに必要な場合は、EEMBC (Embedded Microprocessor Benchmark Consortium: 組込みマイクロプロセッサ・ベンチマーク協会) で Blackfin プロセッサがどのように評価されているかを調べてください。

以下は、EEMBC のウェブサイトから引用したものです。

EEMBC (Embedded Microprocessor Benchmark Consortium) は、組込みシステムで使用するハードウェアとソフトウェアのための有意義な性能ベンチマークを開発するために 1997 年に設立されました。メンバーの努力の結果、今や EEMBC[®] ベンチマークは客観的で明確に定義されたアプリケーション・ベースの基準に従ってプロセッサ、コンパイラ、Java 実装の能力を評価する業界標準のベンチマークになっています。

EEMBC は、その認証ベンチマーク・スコアを初めて 2000 年 4 月に発表して以来、特に現実のエンジニアリング値が重要視されるようになった状況では、時代遅れになったドライストーン MIPS に代わるものとして、大いに活用されています。EEMBC ベンチマークはリアルワールドのアプリケーションや、このような環境で組込みシステムが遭遇する要求を反映しています。結果としてさまざまな「アルゴリズム」や「アプリケーション」を収集し、通信、ネットワークング、デジタル・メディア、Java、自動車／工業、民生、オフィス機器などの製品をターゲットとする一連のベンチマークに分類してまとめたものとなっています。この他に、8 ビットと 16 ビットのマイクロコントローラを特にターゲットとする一連のアルゴリズム・ベンチマークもあります。

EEMBC の認証ルールもまた、従来のやり方を打破するものになっています。プロセッサのスコアを公表するにあたり、EEMBC 認証ラボラトリ (ECL) はプロセッサのメーカーが行ったベンチマークを実行しなければなりません。ECL の認証によって、スコアが再現性のあるものであり、公平に得られ、EEMBC のルールに従ったものであることを保証します。ECL がテストと認証を行ったデバイスのスコアは、当社のベンチマーク検索ページからご覧いただけます。

競合製品と比較していかに Blackfin プロセッサが優れているかについて詳しく知りたい方は、以下の EEMBC ウェブサイトをご覧ください。

<http://www.eembc.org>

図 1-8 に、最新の EEMBC データに基づいて作成されたコード密度の比較、図 1-9 に性能の比較を示します。

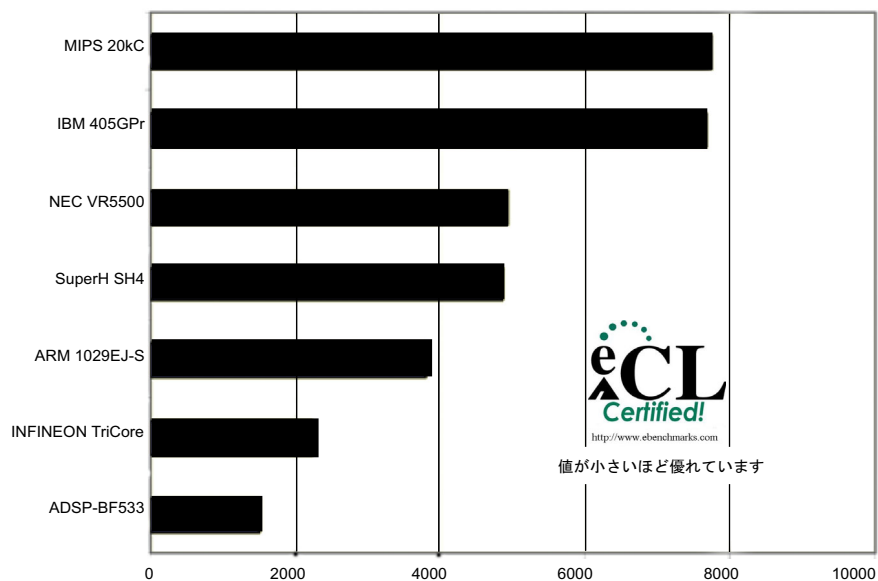


図 1-8. EEMBC : 民生用製品のコード密度比較 (2005 年 1 月現在)

プロセッサのベンチマーク

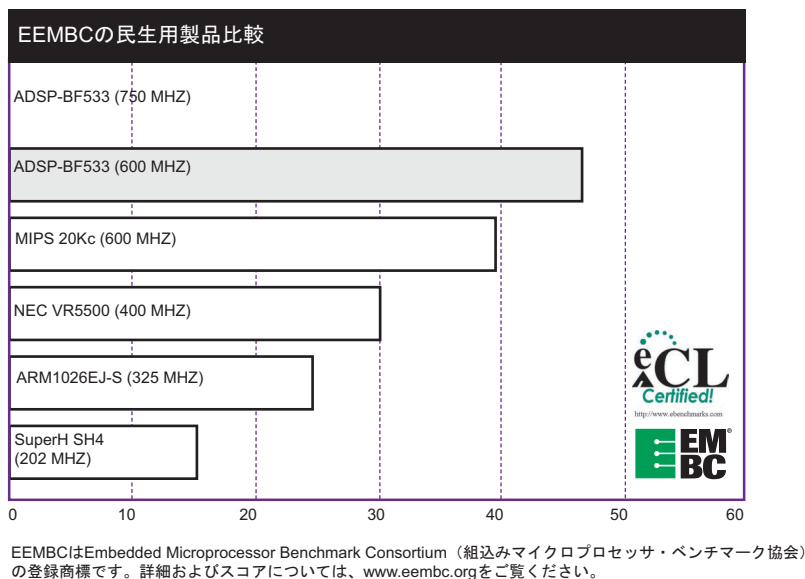


図 1-9. EEMBC：民生用製品の性能比較（2005 年 1 月現在）

■ アナログ・デバイセズのベンチマーク

アナログ・デバイセズは、Blackfin プロセッサのテストに使用したベンチマークを集めました。Blackfin プロセッサのアーキテクチャ、命令セット、VisualDSP++ コンパイラが一緒になって、高いコード密度を実現します。

▶ 比較ベンチマークのリンク

Blackfin プロセッサと他社製品との比較については、以下のウェブ・ページにある比較データをご覧ください。このページには、BDTI と EEMBC のウェブサイトへのリンクもあります。

<http://www.analog.com/processors/processors/blackfin/benchmarks/index.html>

▶ コード例

現在、Blackfin プロセッサ用に最適化された数多くの DSP アルゴリズムのためのコード例を提供しています。コード例は .ZIP ファイルになっており、以下のウェブ・ページから入手できます。

[http://www.analog.com/jp/processors/blackfin/
technicalLibrary/](http://www.analog.com/jp/processors/blackfin/technicalLibrary/)

コード例は分類されており、マルチレート・フィルタ、フーリエおよび離散コサイン関数セット、畳込みエンコーダ・セット、音声／オーディオ関連アルゴリズム、画像処理関数セット、画像解析、オーディオ／ビデオのビデオ信号処理などのカテゴリがあります。

これらのコード例は、VisualDSP++ 3.5 と VisualDSP++ 4.0 で使用できます。

コード例が更新された場合に、E メールで自動的にお知らせを受け取ることができます。これには、myAnalog.com で登録し、「product category」で **Blackfin** を選択、「publication type」で **Code Examples** を選択してください。

▶ VisualDSP++ が提供するコード例

VisualDSP++ は、Blackfin プロセッサ向けに作成された数多くのコード例を用意しています。フォルダの 1 つには、信号処理やオーバーレイ、スクリプティング、VDK、BTC などのプログラムが入っています。もう 1 つのフォルダには、EZ-KIT Lite[®] 評価用システムで実行できるサンプル・プログラムがあります。

これらのプログラムを使用すれば、プロセッサのコアと周辺機能、オーディオ・エフェクト、信号処理、ビデオとグラフィックス、カーネルとオペレーティング・システム、自動化とスクリプティングについて学ぶことができます。

▶ デバイス・ドライバとシステム・サービス

システム・サービス・ライブラリを利用すれば、アプリケーションのためのパワフルなシステム・サービスが得られます。このシステム・サービスは、Blackfin プロセッサのダイナミック・パワー・マネジメント機能の制御や、非同期および同期の外部メモリの制御、割込み処理の管理に使用できます。DMA サービスとコールバック・サービスを利用すれば、周辺機能とメモリの DMA 転送を簡単にスケジューリングし、低い優先順位の非クリティカルなイベント駆動の処理を後回しにできます。

▶ Blackfin プロセッサのコンパイラとコード密度

Blackfin プロセッサとともにパワフルな新しい VisualDSP++ ソフトウェア開発ツールを使用することで、以前よりも簡単かつ効率的に C/C++ でコードを開発できるようになりました。コア・プロセッサから高い MIPS 性能が得られるため、設計サイクルのかなり早い段階でソフトウェアの最初のバージョンをコンパイルし、プロセッサで実行できます。これによって、システム全体のデバッグが早く行え、製品の市場投入までの時間を短縮します。この開発ツールは、システム開発におけるクリティカルパスとなり得るソフトウェアの問題を軽減することをめざしています。

図 1-10 に、アダプティブ・マルチレート (AMR) エンコーダを使用して効率的に Blackfin プロセッサのコード開発を行った場合の例を示します。

コンパイラの利用によって、実装作業の第1週から
完全な機能コードが得られます。

作業工数（月）	C言語の割合（％）	諸経費の割合（％）
0.25	100	366
3.00	75	36
5.00	65	20
12.00	0	0

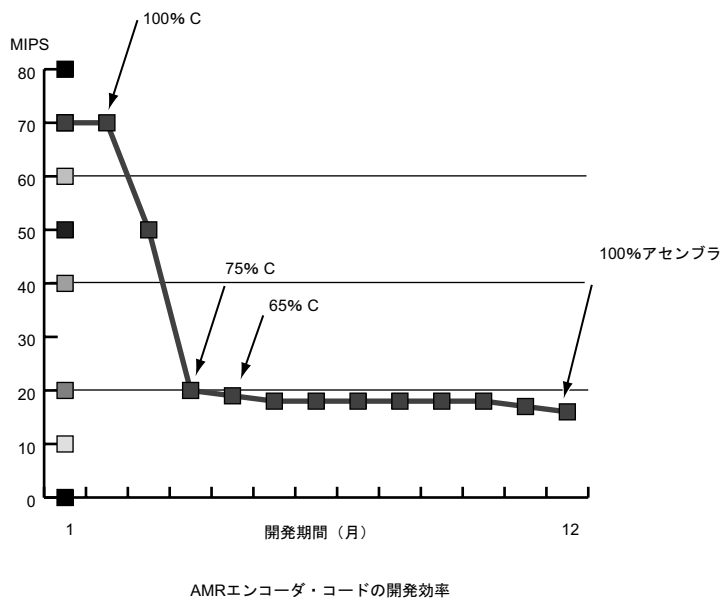


図 1-10. VisualDSP++ コンパイラによって実現する高いコード密度

第2章 評価プロセス

この章では、Blackfin プロセッサの評価とアプリケーション・プログラムの開発に必要なソフトウェアとハードウェアの各ツールについて説明します。

主な項目：

- ・ [「DSP プロジェクトの開発段階」 2-1 ページ](#)
プロジェクト開発のライフ・サイクルで行われる標準的な作業手順の概要を説明します。
- ・ [「評価用ツール」 2-3 ページ](#)
現在提供されているソフトウェアとハードウェアの各ツールを紹介し、以下の内容で構成されます。
 - ・ [「ソフトウェア開発ツールの選択」 2-4 ページ](#)
 - ・ [「RTOS を利用するか否かの判断」 2-14 ページ](#)
 - ・ [「正しい組み合わせのツールの選択」 2-40 ページ](#)

DSP プロジェクトの開発段階

標準的なプロジェクトには、シミュレーション、評価、エミュレーションの3つの段階があります。[図 2-1](#) に、これらの段階を示します。

シミュレーションとエミュレーションの作業では、VisualDSP++ を使用します。

DSP プロジェクトの開発段階

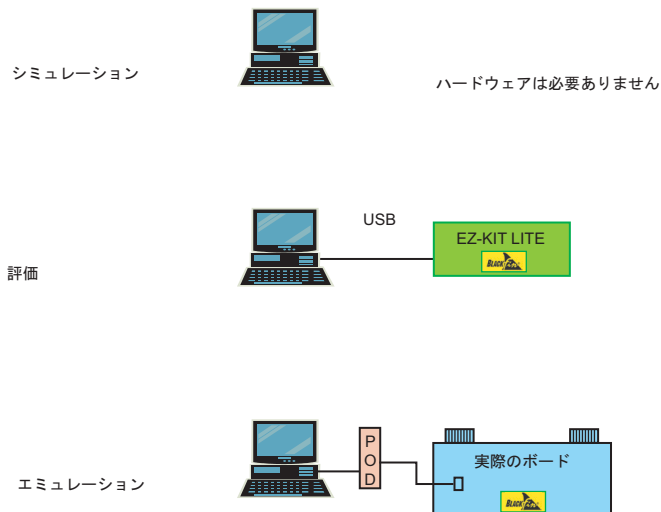


図 2-1. プロジェクトの開発段階

■ シミュレーション

プロジェクトの開発は一般にシミュレーション環境で始まりますが、この間にハードウェア技術者が新しいハードウェア（携帯電話やコンピュータなど）の開発に取り組みます。シミュレーションはシステム・メモリとI/Oを対象とし、これによってターゲットとなるシステム・ハードウェアの部分を知ることができます。「シミュレータ」は、DSPチップの動作を模倣するソフトウェアのことです。物理的なプロセッサなしにシミュレーション・ターゲットを用いて VisualDSP++ を実行することで、DSPチップを製造する前に自分の DSP プログラムを作成、編集、デバッグすることができます。

■ 評価

プロジェクトの早期計画段階で EZ-KIT Lite 評価用システムを利用すれば、自分のニーズに最適なプロセッサを決めることができます。EZ-KIT Lite ボードにケーブルで PC をつなぎ、プロセッサの挙動をモニタすることができます。

■ エミュレーション

ハードウェアの用意ができれば、ただちに JTAG エミュレータを使用します。「エミュレータ」は、実際のプロセッサ・ターゲット・ボードと PC を接続するためのハードウェアです。エミュレータによって、VisualDSP++ の内部からアプリケーション・プログラムをダウンロードし、デバッグを行うことができます。エミュレータ・ソフトウェアによる通信によって、作成した DSP コードが DSP の性能にどのように作用するかを調べることができます。

評価用ツール

ここでは、Blackfin プロセッサのアプリケーション開発のプロセスについて説明します。各段階でさまざまなツールが使用されます。典型的なアプリケーション開発は、いくつもの段階で行われます。

ほとんどのユーザは、まず「ソフトウェア開発ツール」のセットを入手します。ソフトウェア開発ツールは PC 上で動作し、コンパイラ、アセンブラ、リンカ、シミュレータ、デバッガ、ライブラリなどコード作成とデバッグのための機能を提供します。適切なソフトウェアを選択するには、以下の 2 つの問題が関わってきます。

- ・ [「ソフトウェア開発ツールの選択」 2-4 ページ](#)
- ・ [「RTOS を利用するか否かの判断」 2-14 ページ](#)

これとは別に、ハードウェア・ツールを入手して Blackfin プロセッサによるアプリケーションのテストを始めることもできます。開発用ボードには一般に拡張ヘッダが用意されており、カスタマイズされたユーザ・ハードウェアなしに基本的なハードウェアのプロトタイプを作製できます。

「ソフトウェア開発ツールの選択」では、Blackfin プロセッサに利用できるソフトウェア開発ツールの概要を説明します。Blackfin プロセッサに利用できる開発ツールの大部分は、実際のハードウェアなしに初期のアルゴリズムとアプリケーションを開発できるサイクル精度の高いシミュレータを提供します。

■ ソフトウェア開発ツールの選択

Blackfin プロセッサの開発にはソフトウェア・アプリケーションを作成するためのソフトウェア開発ツールが必要です。代表的なソフトウェア開発ツールには、C/C++ コンパイラ、ランタイム・ライブラリ、アセンブラ、リンカがあります。ツールのベンダーによって、エミュレーション、シミュレーション、デバッグ、プロジェクト・マネジメントの機能は異なります。2-5 ページの図 2-2 に、ツール選択のプロセスを示します。

現在、以下の 3 つのソフトウェア開発ツール・セットが Blackfin プロセッサのアーキテクチャに使用できます。

- アナログ・デバイセズの VisualDSP++ 4.0
- Green Hills Software 社の MULTI[®]
- オープン・ソースの GCC ツール・チェーンと μ Clinux

上記の他、日本ではガイオテクノロジー社の Blackfin デザイン・キットも購入できます。

www.gaio.co.jp

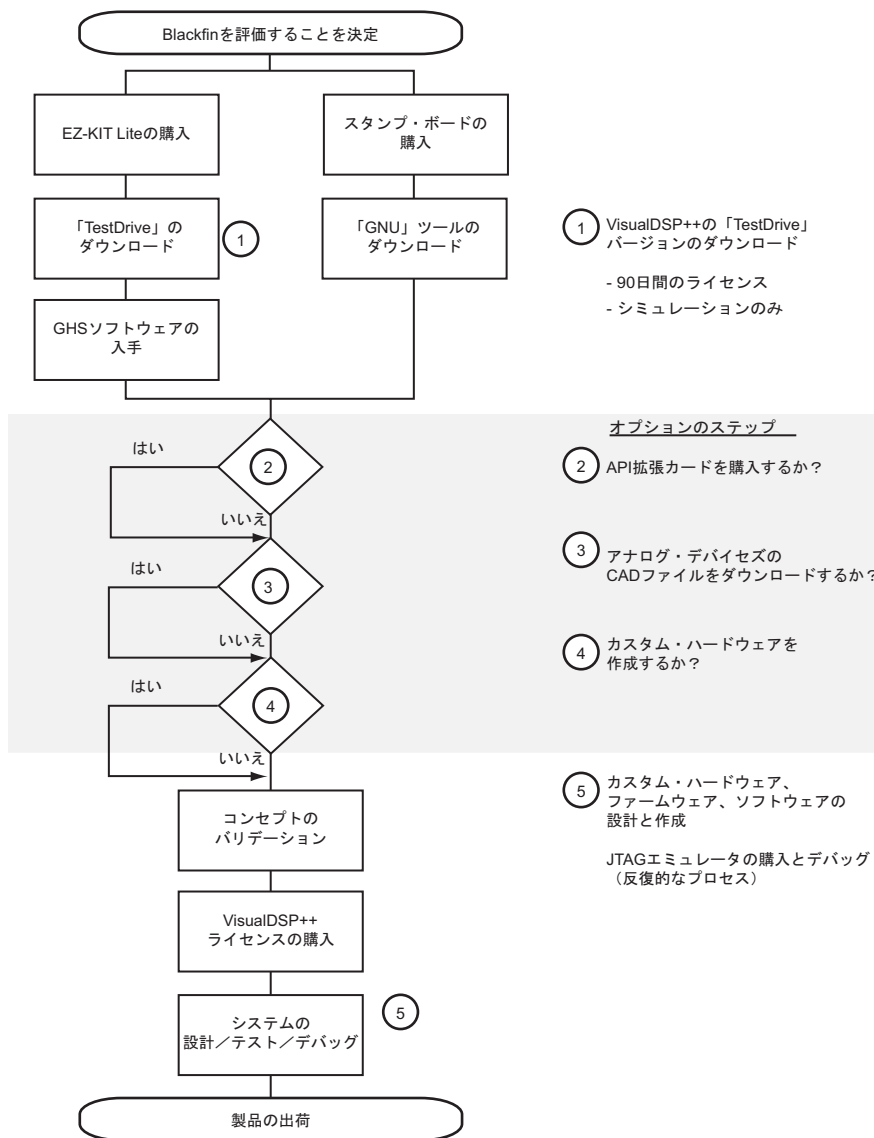


図 2-2. ツール選択作業の流れ

それぞれ、異なるタイプのアプリケーションに適した利点があります。ここでは、最も一般的なツール・セットであり、また新規ユーザが初めて使用するのに便利なアナログ・デバイセズの VisualDSP++ ツール・チェーンについて説明します。

その他に、日本語や中国語などの言語によるソフトウェア開発ツールもあります。詳細については、最寄りのアナログ・デバイセズ営業所または販売代理店にお問い合わせください。

▶ アナログ・デバイセズの VisualDSP++

VisualDSP++ は、インストールも操作も簡単な統合ソフトウェア開発デバッグ環境 (IDDE) です。1 つのインターフェースで、最初から最後までプロジェクトを効率的に管理することができます。プロジェクト開発とデバッグが統合されているため、編集、ビルディング、デバッグの作業を簡単にすばやく切り替えることができます。主な特長として、C/C++ コンパイラ、高度なグラフィカル・プロット・ツール、統計プロファイリング、VisualDSP++ カーネル (VDK) が備わっており、高度に構造化され、しかも簡単にスケーリングができる方法でコードを実装できます。その他、アセンブラ、リンカ、ライブラリ、スプリッタ、サイクル精度と機能精度が高いコンパイル済みシミュレータ、エミュレータ・サポートなどの機能が豊富に用意されています。VisualDSP++ はパワフルであると同時に使いやすい柔軟性に優れたプログラミング・ツールであり、プログラマはこれによって製品を市場に投入するまでの時間を大幅に短縮できます。

対応プラットフォームとプロセッサ VisualDSP++ は、Windows 2000 および Windows XP 環境で Blackfin、SHARC[®]、TigerSHARC[®] のプロセッサに対応します。

強力で柔軟なプロジェクト管理 IDDEはアプリケーション開発のための強力で柔軟なプロジェクト管理を提供するとともに、ここからプロジェクトの生成とデバッグに必要なあらゆる作業にアクセスできます。同じセッションで複数のプロジェクトを開いたり、あるプロジェクトから別の

プロジェクトに切り替えることができます。任意の数のプロジェクトをまとめて1つのプロジェクト・グループを作り、これをファイルに保存できるため、後になって別の作業中に同じ一連のプロジェクトを簡単に開くことができます。

時間を節約するデバグ VisualDSP++ デバグによって、アナログ・デバイセズやサードパーティが提供するシミュレータやエミュレータに使いやすい共通のインターフェースでアクセスできます。その他、デバグging時間を大幅に短縮する数多くの機能があります。得られたアセンブリ・コードの間に C/C++ ソース・コードを入れて表示したり、1つのプログラムでさまざまな命令の実行をプロファイリングしたり、ハードウェア上でのウォッチポイントの設定、プログラムやデータ・メモリの表示、命令の実行やメモリ・アクセスのトレースができます。時間を節約するこれらの機能によって、デバグの中だけでコード化のエラーを直し、問題点を特定、シグナル・プロセッサの性能を調べることができます。さらにシミュレータと併用すれば、デバグで入力、出力、割込みを生成し、リアルワールドのアプリケーション条件をシミュレートでき、コード性能をどのように調整すればよいか理解できます。

VisualDSP++ カーネル VisualDSP++ カーネル (VDK) は、特にプログラミングのメモリとタイミングの制約に対応できるように作られた最新のスケジューリングおよびリソース割当て技術を提供します。たとえば、マルチプロセッサ・メッセージングの場合、ビルディング段階でほとんどどのようなネットワーク・トポロジにも対応できるようにメッセージ・ルーティングのグラフテーブルを指定できます。こうした技術の利用によってサンプル・コードをより効率的に活用できるため、ゼロからプロジェクトを作り上げる必要がなく、開発とデバグにかかる時間を短縮できます。さらに時間を短縮するには、定義済みアプリケーション・プログラマ・インターフェース (API) を備えた標準ライブラリとフレームワークを利用できます。これによって、ボイラープレート、クラス・ライブラリ、付加価値 IP コードが簡単に取り入れられます。

オートメーションAPIとオートメーション対応スクリプティング・エンジン
オートメーション API によって、Microsoft® ActiveX プラグインから VisualDSP++ 環境にその他の機能を追加できます。サードパーティが自分のソフトウェア製品を VisualDSP++ のフロントエンドにシームレスに移植することも可能です。開発者はツール・セットを統合して、設計、解析、検証の能力をさらに高め、しかも 1 つのインターフェースを学習するだけでサードパーティの各種ツールを活用できるようになります。

ActiveX スクリプト／ホスト間フレームワークを使用するオートメーション対応スクリプティング・エンジンは、VBScript や JavaScript などの数多くの一般的なスクリプト言語を利用してオートメーション API にアクセスできるようにします。1 つのコマンドや 1 つのスクリプト・ファイルを使用して、IDDE とインタラクティブな作業ができます。

マルチプロセッサ (MP) への対応 VisualDSP++ はマルチプロセッサ (MP) に対応しており、シームレスなインターフェース 1 つで同じハードウェア上の複数のプロセッサをデバッグできます。該当するすべてのプロセッサにステップ、実行、停止のコマンドを並行して出すことも簡単です。実行、停止、ステップの動作の間で更新しなければならないものを指定することによって、個々のプロセッサ・レジスタや問題のメモリ・セットを簡単に選ぶことができます。この機能があれば、複数のプロセッサをデバッグするときに画面が混乱することはありません。

バックグラウンド・テレメトリ・チャンネル対応 バックグラウンド・テレメトリ・チャンネル (BTC) 機能はホストとターゲット・アプリケーションの間でデータをやり取りするためのメカニズムであり、ターゲット・システムのリアルタイム特性に最も支障がなく、開発とデバッグ作業にかかる時間をできる限り増やさないようにします。BTC によってリアルタイムのデータ収集とステータス・メッセージングが可能になり、ターゲット・アプリケーションをいったん停止し、必要な情報を取得してからもう一度アプリケーションを起動させる方法に伴うオーバーヘッドをなくします。ターゲット・アプリケーションが BTC に対応していれば、IDDE のプロット・ウィンドウの中で直接 BTC を利用することができます。こ

の場合、プロット・ウィンドウはユーザ定義の時間間隔でターゲットのメモリ内容を読み出し、データを受信したら指定のデータ型に変換し、プロット画面を更新するため、ユーザはただちにこれを表示して解析できます。

統計的プロファイリング 統計的プロファイリングは、JTAG エミュレータのデバッグ・ターゲットが利用できる一般的な形式のプロファイリングを提供します。デバッガは他の動作を停止させることなくスタティックにターゲットのプロセッサをサンプリングし、その結果を調べることができるようにグラフィカル表示します。これによって、アプリケーションがどこで一番時間をかけているかを簡単に突き止めることができます。

グラフィカル・プロット VisualDSP++ には、線グラフ、コンステレーション、アイダイアグラム、3-D ウォーターフォールなどのさまざまなグラフィカル表示オプションがあり、データをビジュアル表示、解析、理解するのに便利です。プロットエンジン・エンジンは、データを表示する前に FFT 振幅を出力したり、dB 値に変換するなどの簡単なデータ処理も可能です。

プロファイルに基づく最適化 プロファイルに基づく最適化 (PGO) は、以前のコンパイル情報を利用して対象コードに関するオプティマイザの判断を改善していく反復的なコンパイル方式です。従来の方法では、コンパイラは各関数を 1 回だけ処理し、そのコードの動作について合理的なデフォルトの仮定を行い、これによって大部分の場合に最適に実行できるコードを生成します。これに対して PGO では、単にデフォルトの動作を使用するのではなく、生成したコードを以前に実行したときに収集したデータに基づいてコンパイラが学習による仮定を行い、そのうえでアプリケーション内部の相対的な重要性について判断を下します。このような方法によって、プログラムのランタイム性能とコード密度が自動的に大いに改善され、しかも余計な労力が求められることはありません。

キャッシュのビジュアル表示 トータル・キャッシュ・アクセス、キャッシュ・ヒット、キャッシュ・ミスなどのキャッシュ統計情報は PC / ソース・ラインとキャッシュ・ライン／セットの両方に関連しており、シミュレータがこれらの情報を収集します。キャッシュ統計情報が収集されていれば、さまざまなフォーマットで簡単に表示し、解析できます。PC / ソース・ライン別のヒストグラム、ヒット／ミスのデータをキャッシュ・ライン／セット（ウェイ）に関連付けたキャッシュ・ライン表示、キャッシュ・ヒット／ミスのサマリ表示のフォーマットを選択できます。

パイプライン・ビューア パイプライン・ビューアは、シーケンサのパイプライン全体の命令フローを簡単に表示できる IDDE 対応の ActiveX プラグインです。ストール、アバート、その他のパイプライン・イベントを開発者が理解しやすいフォーマットでグラフィカル表示します。パイプラインやその内部で発生するイベントをビジュアル表示することによって、実行可能ファイルのどこに、なぜ遅延やストールが生じているかを理解できるようになります。このような知識があれば、実行可能ファイルの命令シーケンスを効果的かつ効率的に最適化して、望ましくないパイプライン・イベントの数を最小にすることができます。

コンパイルされたシミュレーション 今までは標準的なシミュレータがアプリケーションが実行する各命令をフェッチ、デコードし、その後でシミュレーションを実行するのが普通でした。しかし、労力と時間を節約したいユーザにとっては、命令を実行するたびに前もって命令のデコードが必要になるため、この方法は効率的でなく、コストも高くなってしまいます。シミュレーションがコンパイルされていれば、シミュレーション・コンパイラが一度アプリケーション全体を自動的に調べ、そのアプリケーションの中の各命令に対して C コードを生成します。基本的には、1 つのアプリケーションの実行に最適化された C プログラムが作成されることになります。その結果、生成されたアプリケーションを利用すれば、そのアプリケーションのシミュレーションを非常に高い効率（通常のシミュレータの 100 ～ 1000 倍の高速）で実行できます。

C/C++ コンパイラと拡張アセンブラ クラス最高の C/C++ コンパイラをアプリケーション・コードの生成に利用できるため、開発者は作業時間を節約できます。コンパイラは、コード密度と実行時間の両方について最適化された効率的なアプリケーション・コードを生成します。アセンブリ・コード・モジュールと簡単にインターフェースできるため、主に C/C++ でプログラミングを行い、タイム・クリティカルなループについてはアセンブリ・コードを利用することができます。さらに C++ を利用すれば、開発者は複雑な信号処理データ型を効率的に取り扱い、基礎となるアーキテクチャを理解せずに特殊化されたオペレーションを利用できるため、製品を市場に投入する時間を大幅に短縮できます。VisualDSP++ は、アナログ・デバイセズのあらゆるハードウェアおよびプロセッサに対応する共通の開発環境を提供するため、開発作業が全体的に簡素化されます。

アセンブリ言語は学習やプログラム、デバッグが容易な代数構文をベースとしていますが、拡張アセンブラはコード・シーケンスを解析し、遅延とストールのフィードバックを提供することで、最適なアセンブリ・コードを作成する労力をさらに軽減します。

エキスパート・リンカ エクスパート・リンカは、LDF 構文を学習していなくても、リンカ記述ファイル（.LDF）を簡単に作成できるようにするグラフィカル・ユーティリティを提供します。.LDF ファイルのコマンドがグラフィカル表示されるため、.LDF ファイルを変更したり新しいファイルを作成する作業がグラフィカル表示の操作で簡単にできます。また、エキスパート・リンカによってプログラム内のオブジェクト・セクションを簡単にプロファイリングしたり、ホット・スポットをグラフィカルに特定したり、1 回の操作でコードの配置を最適化することができ、ほとんど手間がかかりません。

統合されたソース・コード・コントロール IDDE 対応ソース・コード・コントロール（SCC）プラグインにより、主要な SCC ベンダーが広く提供する Microsoft® Common Source Code Control（MCSCC）インターフェースを利用し、ユーザのマシンにインストールされた SCC アプリケーションに簡単に接続できるようになります。このプラグインを使用

すれば、SCC アプリケーションのよく使用される機能（最新バージョンの取得、チェックアウト、選択したファイルのソース・コード・コントロールからの削除など）を利用でき、SCC アプリケーションを起動し、IDDE を終了することなく、ファイルのソース・コントロール・ステータスをプロジェクト画面にすぐに表示することができ、大変便利です。

► MULTI 統合開発環境

Green Hills Software 社の MULTI は組込みアプリケーションのための完全な統合開発環境で、C、C++、組込み C++ を使用します。Windows、Linux、UNIX のホストで動作し、さまざまなターゲット環境の遠隔デバッグが可能です。MULTI は Green Hills Software 社のあらゆるコンパイラとの直接のグラフィカル・インターフェースを提供し、マルチ言語による開発とデバッグに対応します。MULTI には、主要なプログラミング・プロジェクトを完成させるために必要なツールがすべて用意されています。プロジェクト・ビルダ、ソースレベル・デバッグ、イベント・アナライザ、パフォーマンス・プロファイラ、ランタイム・エラー・チェック、コード・カバレッジ解析、グラフィカル・ブラウザ、テキスト・エディタ、バージョン管理システムが利用できます。

MULTI ツール・チェーンは、DSP コードよりもマイクロコントローラ・コードを多く使用するアプリケーションに対応するように設計されています。

Green Hills Software 社のコンパイラは制御コードに対して最適化されていますが、VisualDSP++ コンパイラは DSP と高性能アプリケーション用に最適化されています。

この開発ツール・チェーンに関しては、以下のウェブサイトをご覧ください。

http://www.ghs.com/products/blackfin_development.html

▶ Blackfin プロセッサのための GNU ツール・チェーン

ADSP-BF535 と ADSP-BF531/532/533 の各プロセッサの既存ポートを以下のサイトから無料でダウンロードできます。

www.blackfin.uclinux.org

オープン・ソースの GNU ツール・チェーンが ADSP-BF535 プロセッサに移植されていますが、これを以下のサイトからダウンロードできます。

<http://www.blackfin.uclinux.org>

最新リリースは、CVS ツリーまたは「GNU Tool Cshain」プロジェクトのファイル・セクションからダウンロードしてください。

Blackfin プロセッサのためのオープン・ソース開発者のコミュニティが急速に拡大しています。現在活動している開発コミュニティに関しては、www.blackfin.uclinux.org および www.blackfin.org の各サイトをご覧ください。詳細については、[2-16 ページ](#)の「GNU/μClinux」を参照してください。

▶ 概要：ソフトウェア開発ツール

[表 2-1](#) に、利用できる Blackfin プロセッサ開発ツール・セットの比較を示します。

表 2-1. ソフトウェア開発ツールの概要

機能	VisualDSP++	MULTI	GNU コンパイラ・コレクション
C/C++ コンパイラ	あり	あり	あり
C ランタイム・ライブラリ	あり	あり	あり
C DSPランタイム・ライブラリ	あり	あり	
アセンブラ、リンカ、ローダ	あり	あり	あり

表 2-1. ソフトウェア開発ツールの概要（続き）

機能	VisualDSP++	MULTI	GNU コンパイラ・コレクション
IDDE (Eclipse)	あり	あり	あり
プロジェクト・マネジメント (Eclipse)	あり	あり	あり
シミュレーション・サポート	あり	あり	あり
JTAG エミュレーション・サポート	あり	あり	あり

■ RTOS を利用するか否かの判断

ここでは、よく行われる論議を質疑応答形式で示します。

ここでは、「カーネル」と「リアルタイム・オペレーティング・システム」(RTOS) を同じ意味のものとして使用しています。

質問：アプリケーションには既製のオペレーティング・システムを使用すべきか？

回答：組み込みソフトウェア・プロジェクトの最初の段階でたいていこの疑問が出てきます。一般的なことを述べる前に、細かい点を押さえておく必要があります。このマニュアルで言及しているオペレーティング・システムは決して完全ではありませんが、既製の RTOS の利用については賛否両論があることを知っておく必要があります。

質問：いくつくらいのタスクを走らせる必要があるか？

回答：これは重要な問題です。タスクが 1 つだけのシステムでは、スケジューラは必要ありません。

質問：アプリケーションの開発を開始するときには、アプリケーションのタスク／機能をすべて把握しているのか？あるいは、開発途中でのタスクの追加はありうるのか？

回答：カーネルと **RTOS** は安定したプラットフォームであり、タスクを追加できます。カーネルを利用すれば、システムのタイミングを乱す心配がなく、タスクを追加する必要に簡単に対応できます。

質問：遅延やメモリには厳しい条件はあるか？

回答：カーネルにはメモリが必要であり、タスク・スイッチの最小の遅延があります。システムの条件が特に厳しい場合は、既製のオペレーティング・システムではアプリケーションのニーズに対応できないことがあります。

► VDK とサードパーティ RTOS の比較

RTOS を使用することに決めたら、次は対応するオペレーティング・システムのサプライヤのリストから **RTOS** を選択する必要があります。ここでも、いくつかの疑問点を押さえておく必要があります。

質問：最も重要な点は何か？ 価格、サイズ、機能、普及しているかどうか、タスク・スイッチ時間、資料、あるいはこれまでの実績はどうか？

解説：これは、アプリケーションによって異なります。各オペレーティング・システムの詳細については、以下のサードパーティのウェブサイトをご覧ください。

[http://dspcollaborative.analog.com/developers/
DSP_ThirdParty_Search_Home.asp](http://dspcollaborative.analog.com/developers/DSP_ThirdParty_Search_Home.asp)

質問：VDK とは何か？どのようにアプリケーションで利用するのか？

解説：VDK とは、アナログ・デバイセズが作成した **VisualDSP++** カーネルです。このプリエンプティブ・マルチタスキング・カーネルは、特に **DSP** プログラミングのメモリとタイミングの制約のために作られた最新のスケジューリング／リソース割当て技術を採用しています。このカーネルはテンプレート・ファイルのフレームワークを使用するため、高性能設計のアプリケーションの開発が簡単になります。きわめて高い能力を備え

たカーネルであるというだけでなく、その大きな魅力として、VisualDSP++ 開発環境と密接に統合されていること、ライセンス料が不要であること、ロイヤルティがいない RTOS であることが挙げられます。

▶ GNU/μClinux

Blackfin プロセッサは、ネットワーキングやインターネットのための機器、自動車用テレマティックス、携帯用機器などの組込みアプリケーションをターゲットとしています。多くの開発者は、単なるプロセッサと 1 つのソフトウェア・ツール・チェーン以上のものを必要とします。製品を市場に投入するまでの時間を短縮するには、プロセッサを選択する際にオペレーティング・システム (OS) の入手と既存のソフトウェア・サポートが問題になります。

μClinux は、この数年間で大きな注目を集め、人気が高まっているオープン・ソースの OS です。μClinux が多くのユーザの支持を集めているのは、ソース・コードのアベイラビリティ、ロイヤルティ無料のライセンス、信頼性、オープン・ソースのコミュニティ・サポート、ツールのアベイラビリティ、ネットワーキング・サポート、移植性、そして広範なアプリケーション・ベースなどのためです。



知識を広く分かち合うために、2004年2月から<http://blackfin.uclinux.org/>のウェブサイトをオープンしています。このサイトは、世界中のすべての μClinux Blackfin プロセッサ・プロジェクトの中心的なリポジトリとなっており、サンプル・コード、Q&A のフォーラム、バグ・トラッキングの情報を提供しています。オープン・ソースのソリューションを作成するこ

とによって、組込みアプリケーションの開発者はオープン・ソース・コミュニティが提供する豊富な知識とサポートをさらに豊かなものにします。

■ ハードウェア開発ツールの選択

ハードウェア開発ツールには、開発評価用ボード (EZ-KIT Lite や STAMP など)、拡張ボード、JTAG エミュレータがあります。

▶ EZ-KIT Lite 評価用システム

一般に、開発評価用ボードは独立したプリント回路基板 (PCB) であり、Blackfin プロセッサとその他のデバイスを搭載しています。

アナログ・デバイセズは、Blackfin プロセッサの各サブファミリーのために EZ-KIT Lite という評価用システムを提供しています。EZ-KIT Lite は、ボード、ケーブル、電源、説明書、ソフトウェア、ライセンス・キーで構成されています。

EZ-KIT Lite ボードは低価格のハードウェア・プラットフォームであり、中心となる Blackfin プロセッサのほか、オーディオ・コーデック、ビデオ・エンコーダ、ビデオ・デコーダ、フラッシュ、SDRAM などのデバイスが備わっています。

EZ-KIT Lite ボードにはオンボードの JTAG エミュレータも用意されています。これには USB 1.1 コネクタと標準的な 13 ピン、100 ミルの JTAG ヘッドが備わっており、アナログ・デバイセズが提供する高性能 JTAG エミュレータとともに使用することができます。プロセッサの JTAG ポートと VisualDSP++ ソフトウェアを利用すれば、ブレイクポイントの設定、コードのステップスルーの選択、メモリの表示、メモリのフィル／ダンプ、リアルタイムのデータ操作、実行とメモリ・アクセスのプロファイリング、データのプロット、標準 I/O の利用ができます。

EZ-KIT Lite評価用システムにはシリアル番号がありますが、これによって登録時にインストールの日付から90日間の完全なVisualDSP++ライセンス資格が得られます。90日間が経過すると、ライセンスは制限付きのものになり、作成できるアプリケーションのサイズが限られ、デバッグ・エージェントへの接続しかできなくなります。プログラム開発のどの段階にEZ-KIT Liteが適しているかについては、[2-42ページの「Blackfinプロセッサのソフトウェア開発」](#)を参照してください。

ほとんどのEZ-KIT Liteボードには、U字形の3つの拡張コネクタが用意されています。これらのコネクタを使用すれば、一部のサードパーティ拡張ボードをEZ-KIT Liteボードに接続できます。詳細については、[2-28ページの「EZ-KIT Lite 拡張ボード」](#)を参照してください。

以下のページで、Blackfin プロセッサで現在利用できるEZ-KIT Lite 開発システムについて簡単に説明します。

ADSP-BF533 EZ-KIT Lite

製品番号 : ADDS-BF533-EZLITE

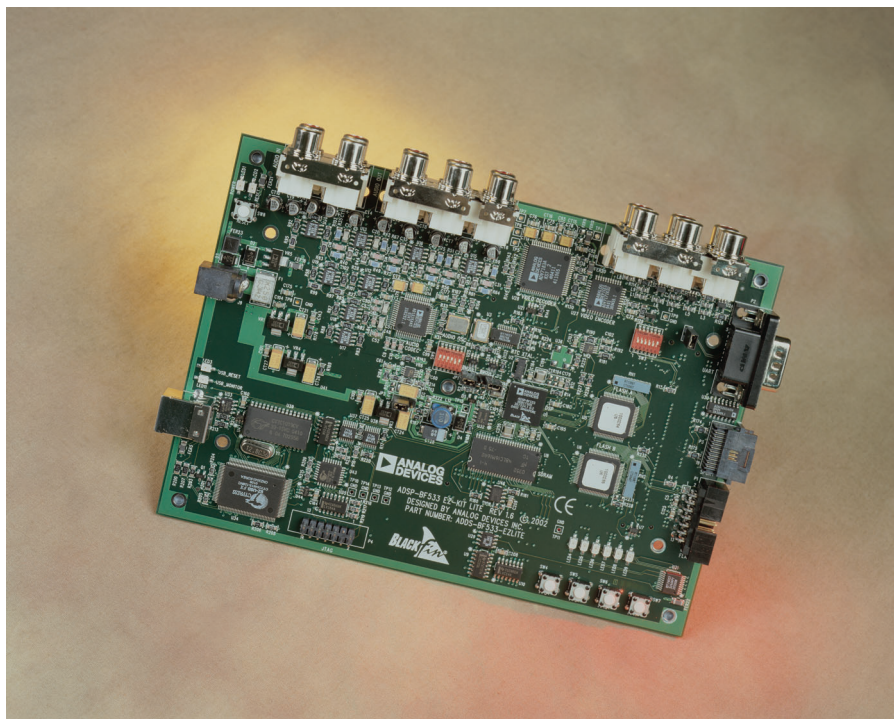


図 2-3. ADSP-BF533 EZ-KIT Lite 評価用システム

図 2-3 に示す ADSP-BF533 EZ-KIT Lite 評価用システムは、オーディオ／ビデオ信号処理などの広範なアプリケーション用に ADSP-BF533 Blackfin プロセッサの初期評価を行う費用効果の高い方法を提供します。

この評価用システムには、ADSP-BF533 Blackfin プロセッサ搭載のデスクトップ評価用ボードと基本的なデバッグ・ソフトウェアが用意されており、USB ベースの PC ホスト・ツール・セットによって簡単にアーキテ

クチャの評価ができます。この EZ-KIT Lite を使用すれば、アナログ・デバイセズの ADSP-BF533 Blackfin プロセッサのハードウェアとソフトウェアの開発について理解を深め、アプリケーションのプロトタイプを作製できます。EZ-KIT Lite は、VisualDSP++ 統合開発デバッグ環境 (IDDE) の評価用セットとともに、C/C++ コンパイラ、高度なプロット・ツール、統計プロファイリング、VisualDSP++ カーネル (VDK) を提供します。その他に、アセンブラ、リンカ、ライブラリ、スプリッタも利用できます。VisualDSP++ は柔軟性に富んだパワフルなプログラミング・ツールをプログラマに提供し、製品を市場に投入するまでの時間を短縮します。

特長

- ADSP-BF533 Blackfin プロセッサ
- 32MB (16M × 16 ビット) SDRAM
- 2MB (512K × 16 ビット × 2) フラッシュ・メモリ
- AD1836 96kHz オーディオ・コーデック (24 ビット / 4 個の入力および 6 個の出力 RCA ジャック付き)
- ADV7183 ビデオ・デコーダ (3 個の入力 RCA ジャック付き)
- ADV7171 ビデオ・エンコーダ (3 個の出力 RCA ジャック付き)
- ADM3202 RS-232 ライン・ドライバ / レシーバ
- DB9 オス型コネクタ
- USB ベースのデバッガ・インターフェース
- JTAG ICE 14 ピン・ヘッダ
- SPORT0 コネクタ
- VisualDSP++ の評価用セット

- 10個のLED：電源用1個、ボード・リセット用1個、USBリセット用1個、USBモニタ用1個、汎用6個
- バウンス防止ロジックを備えた5個のプッシュボタン：リセット用1個、プログラマブル・フラグ用4個
- 解析とインターフェース用のPPI、SPI、EBIU、Timer0～2、UART、プログラマブル・フラグ、PORT0、SPORT1の拡張インターフェースを提供する3個の90ピン・コネクタ
- CE認証済み
- スタンドアロン動作に対応

ピン互換のADSP-BF531、ADSP-BF532、ADSP-BF533のBlackfinプロセッサは、メモリ・マッピングが同じです。(ADSP-BF532はADSP-BF533のメモリ・サブセットであり、ADSP-BF531はADSP-BF532のメモリ・サブセットです。) これらのプロセッサのためのソフトウェア開発をADSP-BF533 Blackfinプロセッサ上でできます。したがって、どの製品にもADSP-BF533 EZ-KIT Lite評価用システムを利用できます。

ADSP-BF537 EZ-KIT Lite

製品番号 : ADDS-BF537-EZLITE

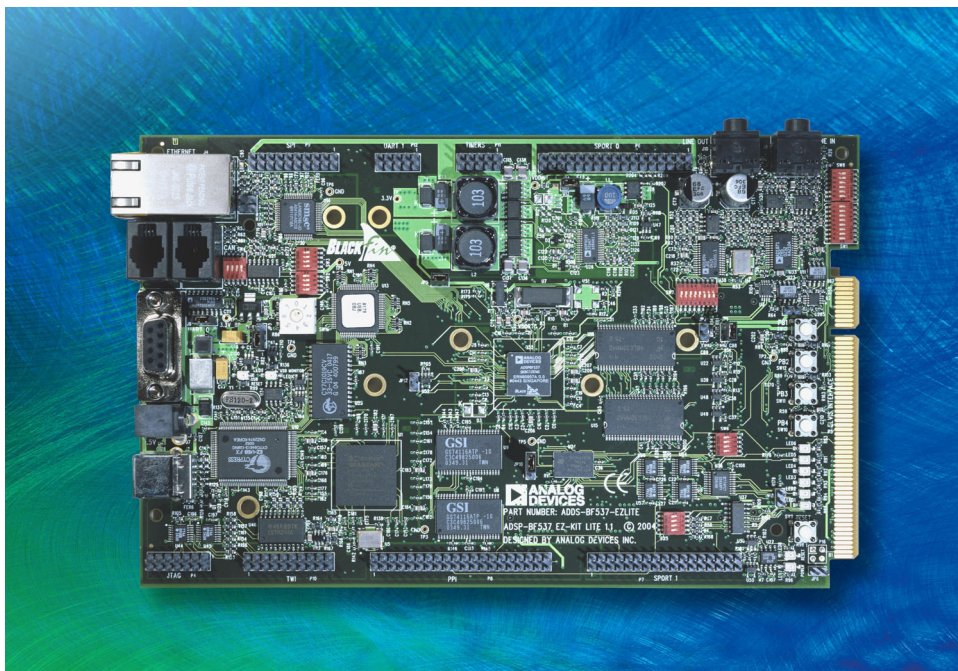


図 2-4. ADSP-BF537 EZ-KIT Lite 評価用システム

図 2-4 に示す ADSP-BF537 EZ-KIT Lite 評価用システムは、ADSP-BF537 Blackfin プロセッサの初期評価を行う費用効果の高い方法を提供します。この EZ-KIT Lite には、ADSP-BF537 Blackfin プロセッサ搭載のデスクトップ評価用ボードと基本的なデバッグ・ソフトウェアが用意されており、USB ベースの PC ホスト・ツール・セットによって簡単にアーキテクチャの評価ができます。この EZ-KIT Lite を使用すれば、ADSP-BF537 Blackfin プロセッサのハードウェアとソフトウェアの開発について理解を深め、アプリケーションのプロトタイプを作製できます。ADSP-BF537

EZ-KIT Lite は、VisualDSP++ 開発環境の評価用セットとともに、C/C++ コンパイラ、アセンブラ、リンカを提供します。ソフトウェア・ツールはすべて、EZ-KIT Lite とともに使用するものとなっています。

特長

- ADSP-BF537 Blackfin プロセッサ
- 64MB SDRAM (8M×8ビット×4バンク) ×2チップ
- 4MB (2M×16ビット) フラッシュ・メモリ
- AD1854 96kHz デジタル／オーディオ・コーデック (DAC)
- フィリップス TJA1041 高速 CAN トランシーバ
- USB ベースのデバッグ・インターフェース
- JTAG ICE 14 ピン・ヘッダ
- SPORT0 コネクタ
- VisualDSP++ の評価用セット
- 10 個の LED : 電源用 1 個、ボード・リセット用 1 個、USB リセット用 1 個、USB モニタ用 1 個、汎用 6 個
- CE 認証済み
- スタンドアロン動作に対応
- 4 つのプログラマブル・フラグ

ADSP-BF537 EZ-KIT Lite は、ADSP-BF536 と ADSP-BF534 の Blackfin プロセッサの評価にも使用できます。

ADSP-BF561 EZ-KIT Lite

製品番号 : ADDS-BF561-EZLITE

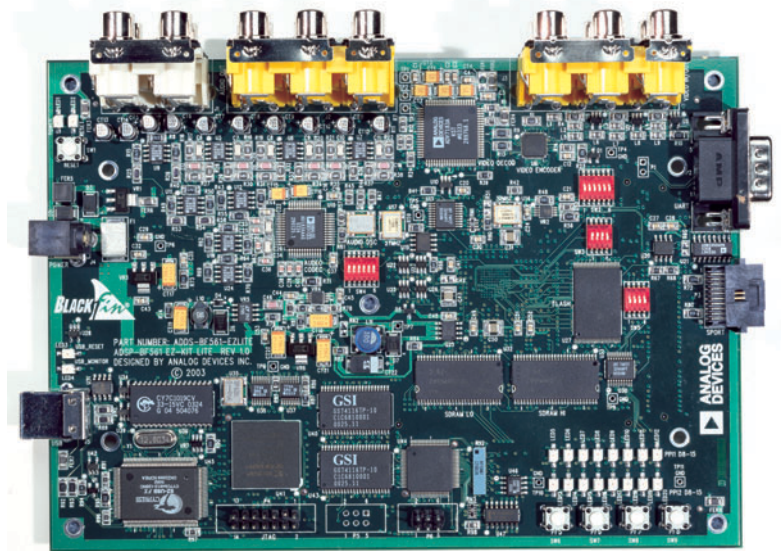


図 2-5. ADSP-BF561 EZ-KIT Lite 評価用システム

図 2-5 に示す ADSP-BF561 EZ-KIT Lite 評価用システムは、USB ベースの PC ホスト・ツール・セットによって、オーディオ／ビデオ信号処理アプリケーション用の ADSP-BF561 Blackfin プロセッサの初期評価を費用効果の高い方法で行うことができます。ボード上の AD1836 マルチチャンネル 96kHz オーディオ・コーデックを使用して、アナログ・オーディオ・アプリケーションを評価します。また、ボード上の高度な 10 ビット・ビデオ・デコーダ ADV7183A とチップ・スケールの NTSC/PAL ビデオ・エンコーダ ADV7179 を利用すれば、ADSP-BF561 Blackfin プロセッサのデュアル・コア・アーキテクチャによって実現できるビデオ入出力の同時信号処理などのビデオ・アプリケーションを評価できます。この開発シス

テムを使用すれば、ADSP-BF561 Blackfin プロセッサのハードウェアとソフトウェアの開発について理解を深め、アプリケーションのプロトタイプを迅速に作製することができます。

この EZ-KIT Lite は、ADSP-BF561 Blackfin プロセッサ搭載デスクトップ評価用ボードのほか、VisualDSP++ 統合開発デバッグ環境の評価用セット、C/C++ コンパイラ、アセンブラ、リンクを提供します。また、プロセッサのサンプル・アプリケーション・プログラム、CE 認証済み電源、USB ケーブルも用意されています。

特長

- ADSP-BF561 Blackfin プロセッサ
- 64MB (16M × 16 ビット × 2 チップ) SDRAM
- 8MB (4M × 16 ビット) フラッシュ・メモリ
- AD1836A 96kHz オーディオ・コーデック
- バウンス防止ロジックを備えた 5 個のプッシュボタン: リセット用 1 個、プログラマブル・フラグ用 4 個
- USB ベースのデバッガ・インターフェース
- JTAG ICE 14 ピン・ヘッダ
- SPORT0 コネクタ
- VisualDSP++ の評価用セット
- 20 個の LED: 電源用 1 個 (緑色)、ボード・リセット用 1 個 (赤色)、USB 用 1 個 (赤色)、汎用 16 個 (黄色)、USB モニタ用 1 個 (黄色)
- CE 認証済み
- スタンドアロン動作に対応

ADSP-BF535 EZ-KIT Lite

製品番号 : ADDS-BF535-EZLITE

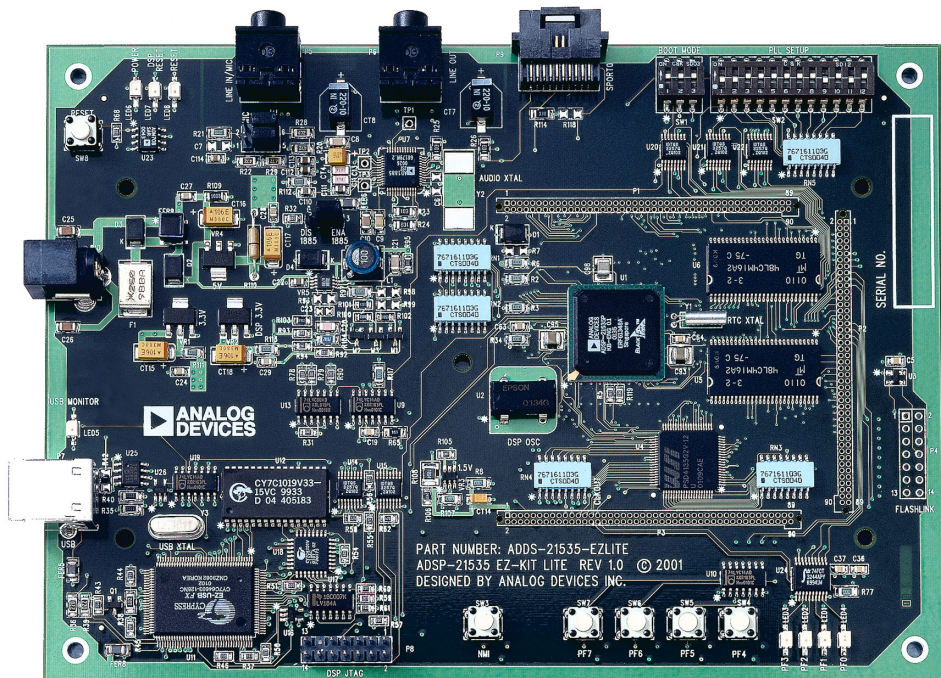


図 2-6. ADSP-BF535 EZ-KIT Lite 評価用システム

図 2-6 に示す ADSP-BF535 EZ-KIT Lite 評価用システムは、ADSP-BF535 Blackfin プロセッサの初期評価を費用効果の高い方法で実施できます。この EZ-KIT Lite には、ADSP-BF535 Blackfin プロセッサ搭載のデスクトップ評価用ボードと基本的なデバッグ・ソフトウェアが用意されており、USB ベースの PC ホスト・ツール・セットによって簡単にアーキテクチャの評価ができます。この EZ-KIT Lite を使用すれば、ADSP-BF535 Blackfin プロセッサのハードウェアとソフトウェアの開発について理解

を深め、アプリケーションのプロトタイプを作製できます。ADSP-BF535 EZ-KIT Lite は、VisualDSP++ 開発環境の評価用セットのほか、C/C++ コンパイラ、アセンブラ、リンカを提供します。ソフトウェア・ツールはすべて、EZ-KIT Lite とともに使用するものとなっています。

特長

- ADSP-BF535 Blackfin プロセッサ
- 128MB SDRAM (4M × 32 ビット)
- 272K × 16 ビット・フラッシュ・メモリ
- FlashLINK™ コネクタ (フラッシュ・メモリのプログラミング用)
- リアルタイム・クロック
- USB ベースのデバッグ・インターフェース
- JTAG ICE 14 ピン・ヘッダ
- SPORT0 コネクタ
- VisualDSP++ の評価用セット
- DSP のプログラマブル・フラグに接続する 4 個の LED
- CE 認証済み
- スタンドアロン動作に対応
- 4 つのプログラマブル・フラグ

▶ EZ-KIT Lite 拡張ボード

EZ-KIT Lite 拡張ボードは、EZ-KIT Lite の特長と機能を強化拡張します。
EZ-KIT Lite 拡張ボードは現在販売されています。

Blackfin EZ-Extender



図 2-7. Blackfin EZ-Extender

図 2-7 に示す Blackfin EZ-Extender は、ADSP-BF53x EZ-KIT Lite 評価用システムの拡張インターフェースに接続して使用する別売りのアセンブリです。この拡張ボードは、ADSP-BF53x Blackfin プロセッサのターゲット・アプリケーションの設計とプロトタイプ作製の段階で利用できます。

このボードは、ADSP-BF53x EZ-KIT Lite ボードの平行・周辺・インターフェース (PPI)、アナログ・デバイセズの高速コンバータ (HSC) 評価用ボード、OmniVision カメラ評価用ボード、LCD ディスプレイ・デバイスとの接続を可能にし、ADSP-BF53x EZ-KIT Lite 評価用システムの機能を拡張します。さらに、ブレッドボード機能として表面実装 (SMT) フットプリントを提供するとともに、EZ-KIT Lite ボードの拡張インターフェースのすべてのピンにアクセスできるようにすることで、EZ-KIT Lite の応用範囲を拡大します。

Blackfin EZ-Extender の特長は、以下のとおりです。

- OmniVision カメラ・インターフェース
- 高速コンバータ (HSC) 評価用ボード・インターフェース
- LCD インターフェース
- SMT フットプリント・エリア

ADDS-USBLAN-EZEXT カード

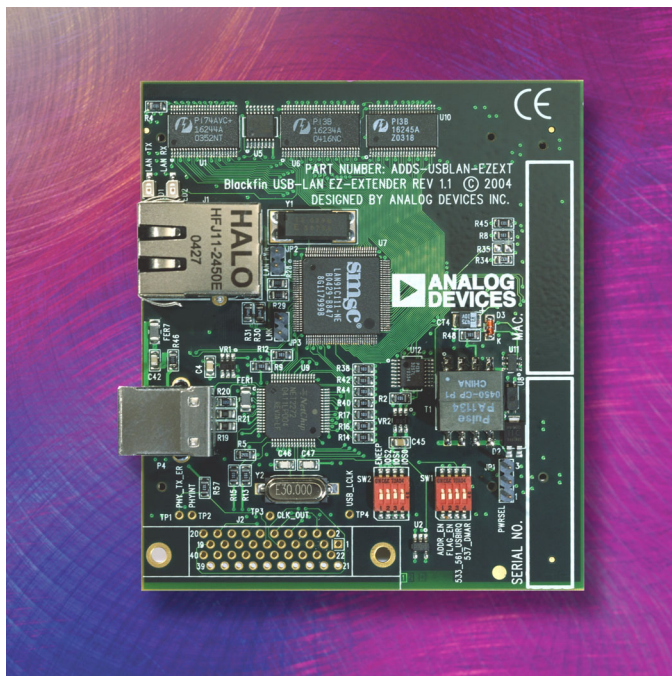


図 2-8. ADDS-USBLAN-EZEXT カード

図 2-8 に示す ADDS-USBLAN-EZEXT カードによって、ADSP-BF533、ADSP-BF561、ADSP-BF537 の Blackfin プロセッサ上のさまざまな周辺機能の評価ができます。

このカードには、USB 2.0 とイーサネットに対応する周辺機能が実装されています。カードは USB バス電源にも対応します。AV EZ-CONNECT1 カード上のバス電源用の部品は、このカードの出荷時には実装されていません。バス電源を動作させるには、同じく USB バス電源に対応する EZ-KIT

Lite 評価用システムに AV EZ-CONNECT1 カードを接続する必要があります。現在は、ADSP-BF561 EZ-KIT Lite と ADSP-BF533 EZ-KIT Lite は USB バス電源に対応していません。

AV EZ-CONNECT1 カードは、EZ-KIT Lite ボードに直接接続する小型（約 4.5 インチ× 3.5 インチのサイズ）のプリント回路基板です。AV EZ-CONNECT1 の評価をすぐに始められるように、ハードウェア、USB ケーブル、USB ソフトウェア、イーサネット・ソフトウェアがカードに含まれています。カードを EZ-KIT Lite ボードに接続することによって電源が得られます。

ADDS-BFAV-EZEXT カード



図 2-9. ADDS-BFAV-EZEXT カード

図 2-9 に示す ADDS-BFAV-EZEXT カードによって、ADSP-BF533、ADSP-BF561、ADSP-BF537 の Blackfin プロセッサ用の AV 周辺機能と CMOS イメージ・センサーを評価できます。

このカードには、ビデオ・エンコーダ、ビデオ・デコーダ、マルチチャンネルのオーディオ・コーデックに対応する周辺機能が実装されています。また、Micron、OmniVision、Kodak の 3 つの異なる CMOS イメージ・センサーとの接続も可能です。ADDS-BFAV-EZEXT カードは、EZ-KIT Lite ボードに直接接続する小型サイズのボードです。

ADSP-BF533 STAMP ボード

ADSP-BF533 STAMP μ Clinux カーネル・ボード対応パッケージは、ADSP-BF533 Blackfin プロセッサを中心とする組込みシステムを開発する費用効果の高い環境を提供します。STAMP ボードはオープン・ソースの μ Clinux アプリケーションの開発と移植のために特に設計されており、完全な補完性を備えたメモリのほか、シリアルとネットワークのインターフェースがあります。さまざまなドーターボードをこのボードに接続できるため、オーディオ、ビデオ、アナログ入出力などのインターフェース機能を追加できます。

ADSP-BF533 500MHz Blackfin プロセッサのほか、このボードには以下が搭載されています。

- 128 MB SDRAM (64M $\times$ 16ビット)
- 4MBフラッシュ・メモリ
- SMSC LAN91C111イーサネットMAC/PHY
- RS-232シリアル・インターフェース
- PPI、SPORT0とSPORT1、SPI、タイマ、IRDA、2線式インターフェースなどのBlackfin周辺機能用I/Oコネクタ
- デバッグおよびフラッシュ・プログラミング用の JTAG インターフェース
- 3個のLEDと3個のプッシュボタン

このパッケージには ADSP-BF533 STAMP 開発用ボードのほか、オープン・ソース開発ツールの最新コピー (GCC 3.x) と μ Clinux 2.6.x カーネルも含まれます。さらに、説明書とボード回路図を収録した付属 CD、ガーバー、レイアウト・ファイルもあります。すべてのツールの最新バージョンは、<http://blackfin.uclinux.org/> のウェブサイトを確認できます。このサイトでは、STAMP ボードとドーターボード (ネットワーク接続する

オーディオ・メディア・ノードなど)、ネットワーク接続オシロスコープ、Blackfin XMAME ゲーム・コンソールをベースとするオープン・ソースのアプリケーション・プロジェクトも提供しています。

▶ JTAG エミュレータ

JTAG (Joint Test Action Group) は、電子デバイスの試験を行うためのテスト・アクセス・ポート用に IEEE 1149.1 規格で定められています。この規格は、デバイス上の各ピンの I/O ステータスをシリアルにスキャンするとともに、デバイスの内部動作を制御する方法を定めています。

新しいパッケージ技術の出現に伴ってアセンブリの実装がますます高密度化してきましたが、これによって生じた PC ボード上の物理的なアクセスの問題を解決するために、1980 年代半ばバウンダリ・スキャン・テスト方式の JTAG インターフェースが開発されました。バウンダリ・スキャンはテスト回路をチップ・レベルで組み込み、完全なボード・レベルのテスト・プロトコルを作成します。1990 年以後、業界標準の IEEE 1149.1 規格となっているバウンダリ・スキャンによって、きわめて複雑なアセンブリにアクセスして、テスト、デバッグ、システム内部デバイスのプログラミング、ハードウェアの問題の診断を行うことができます。

Blackfin プロセッサは JTAG ポートを備えており、IEEE 1149.1 規格に準拠したシステムのテストが可能です。

JTAG ポートを使用すれば、プロセッサを遠隔から動作させたり停止させることができます。内部および外部プロセッサ・メモリからの読出しまたは書込みもできるほか、ブレークポイントも設定できます。

ほとんどの開発用ボードには、何らかの JTAG エミュレーション回路が備わっています。ユーザのハードウェアには、たいていの場合内蔵されていません。

高性能 USB 2.0 JTAG エミュレータ

製品番号 : ADDS-HPUSB

提供状況 : 販売中



図 2-10. 高性能 USB 2.0 JTAG エミュレータ

図 2-10 に示すアナログ・デバイセズの高速、高性能のユニバーサル・シリアル・バス・ベースのエミュレータ (HP-USB) は、アナログ・デバイセズ JTAG プロセッサ向けの非侵入式、ターゲット・ベースの携帯型デバッグ・ソリューションです。

USB ベースの使いやすいエミュレータは、シングル・ステップ実行のほか、事前定義されたブレークポイントを併用して最高速度の動作を実行するとともに、レジスタとメモリの内容を表示したり変更するなどの広範なエミュレーション機能を行います。HP-USB エミュレータは、複数の I/O 電圧を自動的に検出しサポートできるため、ホスト PC 上で最高速度の USB 1.0 ポートまたは高速の USB 2.0 ポートを使用するアナログ・デバイセズのあらゆる JTAG プロセッサとの通信が可能です。

別売りの VisualDSP++ 開発デバッグ環境とエミュレータとの間で、アプリケーションとデータのテストや転送を簡単に実行できます (HP-USB エミュレータをホスト PC 上の高速 USB 2.0 ポートに接続すれば、迅速な実行も可能になります)。

USB のプラグ・アンド・プレイ・アーキテクチャにより、ホストのオペレーティング・システムはエミュレータを自動的に検出し、設定することができます。PC を起動したり、PC の電源を切らずにエミュレータをホストに接続したり、切断することができます。エミュレータとホスト PC との接続用に 3 メートル (9 フィート) のケーブルが用意されているため、遠くからでも利用できます。

もう 1 つの利点として、開発用の PC を外部に持ち出せない場合でも、このエミュレータを利用すればラボからローカル・デスクトップへ、さらにラップトップへと簡単に移行できるようになります。

特長

- 高速 USB 2.0 (最高速 USB 1.0 と下位互換) のインターフェースとコネクタ
- 10～50MHz の JTAG クロック動作
- アナログ・デバイセズのすべての JTAG プロセッサに対応
- 自動検出機能によるマルチプロセッサ I/O 電圧対応
- 1.8V、2.5V、3.3V 適合およびトレラント
- 5V プロセッサに対する 5V トレラントおよび 3.3V 適合
- マルチプロセッサに対応
- 14 ピン JTAG コネクタ
- ターゲットが遠い場合にも対応できる 3 メートル長の USB ケーブル

アナログ・デバイセズの JTAG エミュレータは、VisualDSP++ のみで利用できます。HP-USB エミュレータは、VisualDSP++ 3.5 (およびそれ以降のバージョン) のみで利用できます。

USB 1.1 JTAG エミュレータ

製品番号 : ADDS-USB-ICE

提供状況 : 販売中



図 2-11. USB 1.1 JTAG エミュレータ

図 2-11 に示すアナログ・デバイセズの費用効果が高いユニバーサル・シリアル・バス（USB）ベースのエミュレータは、アナログ・デバイセズ JTAG プロセッサ向けの非侵入式、ターゲット・ベースの携帯型デバッグ・ソリューションです。

この USB ベースのエミュレータは、シングル・ステップ実行のほか、事前定義されたブレークポイントを併用して最高速度の動作を実行するとともに、レジスタとメモリの内容を表示したり変更するなどの広範なエミュレーション機能を行います。USB エミュレータは、複数の I/O 電圧を自動的に検出しサポートできるため、ホスト PC 上で最高速度の USB 1.0 ポートまたは高速の USB 2.0 ポートを使用するアナログ・デバイセズのあらゆる JTAG プロセッサとの通信が可能です。別売りの VisualDSP++ 開発デバッグ環境とエミュレータとの間で、アプリケーションとデータのテストや転送を簡単に実行できます。

USB のプラグ・アンド・プレイ・アーキテクチャにより、ホストのオペレーティング・システムはエミュレータを自動的に検出し、設定することができます。PC を起動したり、PC の電源を切らずにエミュレータをホストに接続したり、切断することもできます。エミュレータとホスト PC との接続用に、3 メートル（9 フィート）のケーブルが用意されているため、遠くからでも利用できます。

もう 1 つの利点として、開発用の PC を外部に持ち出せない場合でも、このエミュレータを利用すればラボからローカル・デスクトップへ、さらにラップトップへと簡単に移行できるようになります。

特長

- 最高速 USB 1.1（高速 USB 2.0 と上位互換）のインターフェースとコネクタ
- アナログ・デバイセズのすべての JTAG プロセッサに対応
- 自動検出機能によるマルチプロセッサ I/O 電圧対応
- 1.8V、2.5V、3.3V 適合およびトレラント
- 5V プロセッサに対する 5V トレラントおよび 3.3V 適合
- マルチプロセッサに対応
- 14 ピン JTAG コネクタ
- ターゲットが遠い場合にも対応できる 3 メートル長の USB ケーブル

アナログ・デバイセズの JTAG エミュレータは、VisualDSP++ のみで利用できます。USB 1.1 エミュレータは、VisualDSP++ 3.5（およびそれ以降のバージョン）のみで利用できます。

高性能 PCI JTAG エミュレータ

製品番号 : ADDS-HPPCI-ICE

提供状況 : 販売中



図 2-12. 高性能 PCI JTAG エミュレータ

図 2-12 に示す新しい高性能 (HP) の PCI ベース・エミュレータは、最高 2.2MB / 秒の速度でコードをダウンロードし、以前の製品の 5 倍の速度の JTAG クロックで動作します。また、ホストとターゲット・アプリケーション間でリアルタイムのデータをシームレスにやり取りできます。PCI ベースのエミュレータは、アナログ・デバイセズの最新 JTAG プロセッサ向けの高速エミュレーション・ソリューションです。

この高性能の PCI ベース・エミュレータは、シールドされた小型 POD とケーブルで構成され、アナログ・デバイセズのあらゆる JTAG プロセッサとの非侵入式のデバッグ・インターフェースが可能です。このエミュレータは 1.8V、2.5V、3.3V、5.0V のターゲット電圧を自動的に検出し、LED 表示によってこれを示します。ホスト PC からエミュレータの POD までのケーブルは 6 フィートまで延長でき、POD からターゲット・プロセッ

サまでは 1 フィート長のケーブルを使用できます。この新しいケーブル・アセンブリによりエミュレータの接続を遠くまで延長できるので、ハードウェアのラボが混雑しません。

特長

- プラグ・アンド・プレイ、PCI Rev. 2.2に適合
- マルチエミュレータに対応
- マルチプロセッサ I/O 電圧に対応
- 1.8V、2.5V、3.3V 適合およびトレラント
- 5V プロセッサおよび DSP に対する 5V トレラントおよび 3.3V 適合
- マルチプロセッサに対応
- 最大 50MHz の JTAG クロック動作
- ターゲットが遠い場合にも対応できる 3 メートル長の USB ケーブル

このエミュレータは、VisualDSP++ のみで利用できます。

■ 正しい組合わせのツールの選択

どのようなツールを使用すべきかを知ることは、開発サイクルを迅速にするために非常に重要です。ソフトウェアとハードウェアの開発ツールには多くのオプションがあります。以下に説明する 2 つの最も一般的なシナリオは、他の開発者が遭遇している状況とともに推奨ソリューションを紹介するものです。以下のシナリオのいずれかがご自分のニーズと似ているかもしれません。

▶ シナリオ 1

質問: 小規模なデザイン会社です。このプロジェクトを担当するのはソフトウェア技術者 1 名とハードウェア技術者 1 名であり、ツールに大きな初期投資を行う余裕はありません。推奨ツールはどのようなものになるでしょうか？

回答: ADSP-BF533 EZ-KIT Lite 評価用システム (製品番号: ADDS-BF533-EZLITE) をご購入ください。

このハードウェア・プラットフォームを使用して、ソフトウェア開発を始めることができます。ボードの拡張ヘッダに部品を接続すれば、プラットフォームがハードウェア・プロトタイプベースになります。EZ-KIT Lite 評価用システムには VisualDSP++ が含まれていますが、ソフトウェア・ライセンスによってさまざまな機能が制限されています (利用できるのはデバッグ・エージェントの接続のみで、大きなサイズのプログラムは作成できません)。

評価用システムを入手後は、以下のウェブサイトにて登録を行ってください (TestDrive のシリアル番号を入手)。

[http://www.analog.com/processors/japan/Resources/crosscore/
VisualDSP/testDrive.html](http://www.analog.com/processors/japan/Resources/crosscore/VisualDSP/testDrive.html)

TestDrive のライセンス期限が切れたら、完全な VisualDSP++ 評価用セット (製品番号: VDSP-BLKFN-PC-FULL) の購入をご検討ください。

ハードウェアの設計作業が終わったら、アナログ・デバイセズの低価格 USB エミュレータ (製品番号: ADDS-USB-ICE) をご購入ください。

▶ シナリオ 2

質問: Blackfin プロセッサのコードを開発する 7 名のソフトウェア技術者のチームがありますが、一度にツールを使うのはせいぜい 5 名になりそうです。この場合、ライセンスはどのように取ればよいのでしょうか？技術者 1 名ごとにライセンスが必要でしょうか？

回答: この場合は、フローティング・ライセンスが適しています。このライセンスがあれば、VisualDSP++ を多くのマシンにインストールできます。開発者はライセンス・サーバからフローティング・ライセンスをマシンのどれかにチェックアウトします。フローティング・ライセンスを 5 つ取得すれば、最大 5 名の技術者が VisualDSP++ を同時に利用できます。

フローティング・ライセンス（製品番号：VDSP-BLKFN-PCFLOAT）を注文してください。

■ Blackfin プロセッサのソフトウェア開発

開発ツールのインストールを終えたら、アプリケーション・ソフトウェアの開発を始めることができます。2-2 ページの図 2-1 に、代表的な開発の流れを示します。

アプリケーション・ソフトウェアの開発と並行して、開発用ボードを修正することもあるかもしれません。その場合は、それぞれのハードウェアを作製し利用できるようになるまで、この修正ボードをプロトタイプとして使用します。

最終的にはカスタム・ハードウェアが利用できるようになり、その後はそのプラットフォームで開発作業を続けます。このカスタム・ハードウェアには、Blackfin プロセッサに接続する JTAG ポートという 13 ピンのヘッダが設けられます。このカスタム・ボードをデバッグするために、アナログ・デバイセズは JTAG エミュレータを購入されることを推奨します。エミュレータを利用すれば、以前は自分のカスタム・ハードウェア上の開発用ボードで行っていたデバッグ作業を簡単に行うことができます。

第3章 サポート・オプション

アナログ・デバイセズでは、データシート、マニュアル、オンライン・ヘルプ、トレーニング、ウェブ・コンテンツ、Eメールによる自動通知などの新しい情報を作成／改訂した際に、顧客および関係者の方にこうした情報を提供しています。この章では、評価プロセス中や **Blackfin** プロセッサの購入後にユーザが利用できるサポート・オプションについて説明します。

主な項目：

- ・「[提供しているサポート](#)」3-1ページ
ここでは、さまざまなタイプのサポートを紹介します。

提供しているサポート

Blackfin プロセッサのアーキテクチャは多くの高度な機能があります。次世代のプロセッサとして、製品はますます複雑になっています。この点を配慮し、アナログ・デバイセズは印刷物やオンライン情報、トレーニングの形でさまざまなサポート・オプションを提供しています。ソフトウェア／ハードウェア・ソリューションの評価技術者（評価プロセスの初期段階）や設計技術者（システムの開発時）がそれぞれの作業を行うとき、あるいはサポート技術者が適合性や利用可能性の問題を解決するときに（製品のリリース後）、これらの豊富な情報が役に立ちます。

この章では、アナログ・デバイセズのユーザが開発のどの段階にあっても利用できるサポート、情報、トレーニングのオプションについて説明します。

当社の製品情報が短期間のうちに修正または追加されることがあるため、アナログ・デバイセズでは速やかに情報を伝えるとともに、ユーザの皆さんも新たな展開に常に遅れをとらないよう、特にオンライン・オプションを利用することをお勧めします。

■ アナログ・デバイセズのウェブサイト

最新の情報を入手するためには、まずアナログ・デバイセズのウェブサイト参照することです。サイトでは、以下のような情報を提供しています。

- ・ プロセッサおよびツールのセレクション・ガイド
- ・ 初心者のための情報
- ・ アプリケーション・ノート、EE ノート、その他の記事
- ・ コミュニティ関連情報
- ・ プラットフォーム関連情報

Blackfin プロセッサのホームページ (www.analog.com/jp/blackfin) をご覧ください。アナログ・デバイセズの組込みプロセッシングと **DSP** のページ (www.analog.com/p/p/processors) からは、他のプロセッサ・ファミリーへのリンクもあります。知識ベースの情報を知りたいときは、ブラウザから www.analog.com/dsp/knowledgebase にアクセスしてください。この情報はあらゆるクラスのユーザ、アナログ・デバイセズの顧客および関係者が利用できます。

▶ プロセッサとツールのセレクション情報

プロセッサに関する情報を知りたいときは、ウェブサイトの **Blackfin** プロセッサのページ (www.analog.com/jp/blackfin) にアクセスしてください。**Blackfin** プロセッサ・ファミリーのパッケージ、速度、温度仕様が掲

載されています。また、各製品のリンクからは詳細情報（周辺機能やメモリ、ツール・セクション情報、その他の資料）にアクセスすることができます。

▶ 初心者のための情報

Blackfin プロセッサのページ (www.analog.com/jp/blackfin) では、Blackfin プロセッサに関連するすべての情報を紹介しています。このサイトでは、独立の試験機関が提供するベンチマーク・データを調べることもできます。トレーニングとイベントに関するリンクもあり、ここから各地のトレーニング・セミナーや近日開催予定のイベント情報が確認できます。セミナーやイベントでは、Blackfin プロセッサの既存製品や新製品について詳しく学ぶことができます。

▶ アプリケーション・ノート、EE ノート、技術関連記事

ユーザにとって最も役に立つ資料は、アプリケーション・ノートや EE (エンジニア・ツー・エンジニア) ノートです。これらの資料は Blackfin プロセッサの使用方法に関する詳しい技術情報を提供します。資料はウェブサイトから入手できます。

www.analog.com/processors/Japan/resources/technicalLibrary/appNotes.html

www.analog.com/processors/Japan/resources/technicalLibrary/ANJ_EEJ_appNotes.html

(日本だけのオリジナルのアプリケーション・ノート／EE ノート)

これらの資料は、プロセッサおよびツールの標準説明書の内容を補完するものとなっています。EE ノートは、特定のテーマあるいは非常に限定された範囲のトピックについて論じています。

その他に、最近の記事に関するリンクもあります。これらの記事の多くは商業雑誌で取り上げられたものです。

www.analog.com/processors/Japan/resources/technicalLibrary/technicalArticles.html

▶ コミュニティ関連情報

「コミュニティ」では、アナログ・デバイセズがその優れた技術力を駆使し、メーカー各社の製品化までの時間短縮、性能の向上、システムコストの削減などに大きく貢献している様子を紹介しています。このリンクには、自動車用テレマティックスやビデオ／画像処理などの特定アプリケーションをテーマにした情報があります。

www.analog.com/processors/japan/communities/index.html

▶ プラットフォーム関連情報

「プラットフォーム」は、ハードウェア、ソフトウェア、リファレンス設計、開発ツールで構成される相乗効果の高い組み合わせです。

www.analog.com/processors/japan/platforms/index.html

■ ワークショップとセミナー

Blackfin プロセッサのアーキテクチャを理解するための最も効率的な方法は、3 日半（または 1 日）の Blackfin セミナーに参加することです。セミナーでは、講義とデモンストレーションを合わせて行います。3 日半のワークショップでは実践的な演習が行われるため、ハードウェアとソフトウェアのどちらの開発に取り組む場合でも、優れたスタートポイントになります。

ほかにも、さまざまなトレーニング・オプションがあり、オンラインでもクラスルームでも学習できます。実地のトレーニング・セッションを希望するユーザーのために、さまざまな会場が用意されています。

▶ 組込みプロセッサ／DSP 3DAY ワークショップ

Kaztek エンジニアリング社では、アナログ・デバイセズのデジタル・シグナル・プロセッサについて深く学ぶためのテクニカル・ワークショップを開催しています。ワークショップの期間は 3 日から 3 日半で、アナログ・デバイセズやサードパーティの専門家が講師となります。

<http://www.kaztek.com/>

▶ Blackfin プロセッサ／DSP 1DAY ワークショップ

アナログ・デバイセズの高性能組込みプロセッサ／DSP の評価を始めた
と考えているエンジニアのために、欧州および日本でDSPワークショップ
を開催しています。

1. Blackfin EZ-KIT Lite/Visual DSP トレーニング：
Blackfin を初めて使用される方を対象に、C 言語によるプログラミ
ングを通じて基本的な使用方法、機能を1日かけて学習します。
2. DSP プログラミング・セミナー（ソフトウェアの最適化）：
中級者（1. 習得レベル）を対象に、Blackfin プロセッサの性能を
最大限に引き出すための重要なソフトウェアの最適化に関するテ
クニックを紹介します。

<http://www.analog.com/processors/Japan/training>

▶ オンライン・セミナー

アナログ・デバイセズは、Blackfin プロセッサについて学習していただく
目的でオンライン・セミナーを提供しています。オンライン・セミナーの
プレゼンテーションは、英語音声および日本語字幕付きでご覧いただけま
す。

<http://www.analog.com/processors/training/index.html>（英語）

<http://www.analog.com/processors/japan/training/index.html>（日本語）

アナログ・デバイセズではBlackfinプロセッサ・セミナーやワークショッ
プ教材を提供しており、申し込みが可能です。教材には、スライド、関連
するノートブック、演習教材がすべて含まれます。詳細については、アナ
ログ・デバイセズまたは販売代理店までお問い合わせください。

■ プロセッサ資料

各 Blackfin プロセッサには、データシート、ハードウェア・リファレンス、命令セット（またはプログラミング）リファレンスの 3 種類の資料があります。これらの資料を参考に、ソフトウェアとハードウェアの設計が可能となります。

▶ Blackfin プロセッサのマニュアル

ハードウェア・リファレンス・マニュアルと命令セット・リファレンスの 2 種類のマニュアルが、Blackfin プロセッサに関する詳細な情報を提供します。

ハードウェア・リファレンス・マニュアル

ハードウェア・リファレンス・マニュアルは、特定の Blackfin プロセッサのアーキテクチャに関する情報を提供します。機能ブロック、バス、ポートのほか、これらが提供する機能やプロセスをすべて説明します。

一般に、ハードウェア・リファレンス (HRM) マニュアルは、各プロセッサ・ファミリーごとに用意されています。たとえば、ADSP-BF535 プロセッサに 1 冊、ADSP-BF531/532/533 に 1 冊、ADSP-BF561 プロセッサに 1 冊、ADSP-BF537/536/534 に 1 冊というようにマニュアルを提供しています。

Blackfin プロセッサ・ハードウェア・リファレンス・マニュアルは、以下のサイトよりダウンロードください。

www.analog.com/processors/japan/resources/technicalLibrary/manuals/jpmanuals.html

命令セット・リファレンス

命令セット・リファレンスには、**Blackfin** プロセッサのアーキテクチャとアセンブリ言語に関する情報があります。このマニュアルは、**Blackfin** プロセッサのアーキテクチャ上でどのようにアセンブリ命令を実行するかを説明するとともに、プロセッサの動作に関する参考情報を提供します。

C のみでプログラミングしようと考えている場合は、このマニュアルは必要ありません。ただし、少しでもアセンブリ・コードを作成しようと考えているのであれば、このマニュアルを入手してください。

2005 年半ばから、**Blackfin** プロセッサのすべてに共通するプロセッサ・コアと命令セットをプログラミング・リファレンス・マニュアル (PRM) にまとめて提供する予定です。この新しいマニュアルが、**Blackfin** プロセッサ命令セット・リファレンスの代わりに使用されることになります。ハードウェア・リファレンス・マニュアルのほうは、今後もそれぞれのプロセッサ・ファミリーの周辺機能に関して説明します。

Blackfin プロセッサ命令セット・リファレンスは、以下のサイトよりダウンロードください。

www.analog.com/processors/japan/resources/technicalLibrary/manuals/jpmanuals.html

印刷物マニュアル

印刷物をご希望の場合は、フリーダイヤル 0120-390769（サンキューアナログ）までお問い合わせください。

ウェブサイトからの資料の入手

PDF バージョンのマニュアルは、アナログ・デバイセズのウェブサイトからダウンロードできます。

www.analog.com/processors/Japan/resources/technicalLibrary

▶ マニュアルの正誤表（EP_ERRATA）

マニュアルの正誤表は、該当する実際のマニュアルとともにアナログ・デバイセズのウェブサイトに掲載されます。マニュアル（ハードウェア・リファレンス、命令セット・リファレンスなど）の正誤表を見る場合は、以下のサイトをご覧ください。

[www.analog.com/processors/Japan/processors/blackfin/
technicalLibrary/manuals/blackfinIndex.html](http://www.analog.com/processors/Japan/processors/blackfin/technicalLibrary/manuals/blackfinIndex.html)

▶ データシート

データシートは、新製品が発表されるたびに作成されます。**Blackfin** プロセッサのデータシートには、以下のような情報が記載されています。

- ・ ハイレベルなプロセッサの概要
- ・ プロセッサのピン機能の説明
- ・ 電氣的特性、電源、タイミングに関する特性／条件
- ・ デバイス・パッケージの寸法
- ・ 環境（温度）情報

すべてのデータシートは、ウェブサイトよりダウンロードが可能です。印刷物をご希望の場合は、併設のフリーダイアルまでお問い合わせください。

▶ プロセッサとツールの不具合リスト

アナログ・デバイセズは、**Blackfin** プロセッサ・ファミリーとツールの不具合リストを作成しています。リストは、新しい情報が入るたびに更新されます。

プロセッサの不具合リストは、**Blackfin** のリビジョンとデータシートやハードウェア・マニュアルに記された機能の相違について、現時点で確認されている情報を示します。「**-x.x**」形式のリビジョン番号がすべての製品に印刷されており、シリコンのリビジョンによってプロセッサを識別できます。

プロセッサの不具合については、以下のサイトを参照してください。

<http://www.analog.com/processors/technicalSupport/hardwareAnomalies.html>

ツールの不具合については、以下のサイトを参照してください。

<http://www.analog.com/processors/technicalSupport/toolsAnomalies.html>

▶ BSDL ファイル

ボードとシステム・レベルのテストやシステム内部のプログラミングが可能なバウンダリ・スキャンのアプリケーションには、バウンダリ・スキャン記述言語（**BSDL**）ファイルが必要です。**BSDL** ファイルは、IC 内部の **IEEE 1149.1** または **JTAG** 設計を記述する電子データシートであり、デバイス仕様書の一部として IC ベンダーが提供しています。**BSDL** ファイルを使用してテスト・ロジックを記述し、ロードしたボードのテストを作成します。

www.analog.com/processors/japan/resources/designTools/bsdl.html

▶ IBIS モデル

I/O バッファ情報仕様（**IBIS**）モデルは、デジタル・システムの伝送ライン・シミュレーション用としてさまざまな **IBIS** ベースのシミュレータで利用します。**IBIS** モデルは I/O バッファ、終端、回路基板のパターン配線を高精度にシミュレートします。このシミュレーションは電圧対電流特性の表に依存する挙動モデルになるため、シミュレーション時間は **SPICE**

シミュレーションよりもはるかに早くなります。IBIS モデルに関する詳細については、アナログ・デバイセズまたは ANSI/EIA IBIS のウェブサイトをご覧ください。

www.analog.com/processors/japan/resources/designTools/ibis.html

<http://www.eigroup.org/IBIS>

■ CROSSCORE 開発ツール資料

ウェブサイト上にて、CROSSCORE[®] ソフトウェアおよびハードウェア・ツールの各種コンポーネントについて説明しています。アナログ・デバイセズは、ソフトウェア・ツール環境 (VisualDSP++) とさまざまなハードウェア開発ツールを提供しています。

CROSSCORE 開発ツールは、アナログ・デバイセズのウェブサイトよりダウンロードください。

www.analog.com/processors/Japan/resources/crosscore

3-15 ページの「ハードウェア・ツール資料」は、EZ-KIT Lite 評価用システム、エミュレータ、拡張ボードに関するものです。

VisualDSP++ ツールの不具合については、以下のサイトを参照してください。

<http://www.analog.com/processors/cda/epTASearch/>

▶ VisualDSP++ マニュアル

VisualDSP マニュアルは、アナログ・デバイセズのウェブサイトよりダウンロードください。印刷物をご希望の場合は、併設のフリーダイアルまでお問い合わせください。

[www.analog.com/processors/japan/resources/crosscore/
visualDSPDevSoftware.html](http://www.analog.com/processors/japan/resources/crosscore/visualDSPDevSoftware.html)

VisualDSP++ ヘルプには、検索可能なバージョンの VisualDSP++ マニュアル・セットのほか、プロセッサの説明書やその他のツールのマニュアルが入っています。詳細については、[3-19 ページの「VisualDSP++ ヘルプ」](#)を参照してください。

VisualDSP++ 入門ガイド

このマニュアルは、VisualDSP++ の特長をステップごとに説明する 15 分間のチュートリアルです。チュートリアルを終了していれば、VisualDSP++ 環境にすぐに慣れ、自分のデジタル信号処理（DSP）開発プロジェクトでツールを利用するのがいかに簡単かがわかるようになります。

このマニュアルと添付のソフトウェアは、プロジェクト・マネジメントとアプリケーション開発のための VisualDSP++ のツール・セットについて高度な理解を得るための最良のスタートポイントになります。

VisualDSP++ ユーザ・ガイド

このマニュアルは、VisualDSP++ 統合開発デバッグ環境（IDDE）の特長、コンポーネント、機能を説明するものです。ライセンス・マネジメント、プロジェクト・マネジメント、コード開発、デバッグ用ツール、VDK などについて解説します。

このハイレベルなリファレンスを利用すれば、VisualDSP++ のパワフルな特長についてさらに深く探求することができます。ユーザ・インターフェースのメイン・ウィンドウとデバッグ用ウィンドウについて述べているほか、Blackfin プロセッサのパイプラインを表示できるシミュレーションとツールについても解説しています。

Blackfin プロセッサ用 VisualDSP++ C/C++ コンパイラとライブラリ・マニュアル

このマニュアルには、Blackfin プロセッサ用の C/C++ コンパイラとランタイム・ライブラリに関する情報があります。

コンパイラのオプション、言語の拡張、C/C++ とアセンブリとのインターフェースについての説明のほか、コンパイラの動作を最適化する方法を紹介します。さらに、ライブラリ関数の使用方法について述べるとともに、詳細な C/C++ ライブラリ関数のリファレンスを掲載しています。

マニュアルでは、DSP ランタイム・ライブラリの説明もあります。ランタイム・ライブラリには、信号処理アプリケーションで一般に必要とされる広範な関数が用意されています。圧縮器、フィルタ、高速フーリエ変換 (FFT) 関数などの汎用信号処理のためのサポートも提供します。こうしたサービスはすべて、アナログ・デバイセズによる ANSI 規格の C の拡張です。C/C++ ランタイム・ライブラリ関数のほかに、これらの関数を提供しています。

このマニュアルは、ADSP-BF561 Blackfin プロセッサのアーキテクチャ (ADSP-BF533 Blackfin プロセッサと比較) を説明し、次に VisualDSP++ を利用した 2 つの方法でのアプリケーション開発について解説し、さらに ADSP-BF561 Blackfin プロセッサでシステムを開発するためのガイドラインを紹介します。

VisualDSP++ アセンブラとプリプロセッサ・マニュアル

このマニュアルは、メディア命令セット演算（MISC）アーキテクチャに対応する **Blackfin** プロセッサのアセンブリ・プログラミングについて説明しています。

マニュアルには、**Blackfin** プロセッサ用アセンブリ・プログラムの作成に関するハウツー情報や、関連する開発ソフトウェアのリファレンス情報があります。さらに、アセンブラとプリプロセッサの指令やコマンドとなる新規構文と既存の構文、そしてコマンド行スイッチに関する情報も提供します。

VisualDSP++ リンカとユーティリティ・マニュアル

このマニュアルは、リンク・プロセスに関する情報を提供するもので、リンクのコマンド言語の構文について説明しています。コマンド言語は、リンクがリンク記述ファイル（.LDF）から読み出すスクリプト言語です。マニュアルを読むことで、リンク、アーカイバ、ローダを利用してプロセッサのプログラムを作成できるようになります。ファイル・ユーティリティ・ソフトウェアに関するリファレンス情報も提供します。

また、オーバレイと高度な **LDF** コマンドをメモリ・マネジメントに利用する方法についても説明しています。さらに、プロセッサ・メモリの設定とマッピングを行うためのインタラクティブなグラフィカル・ツール、エキスパート・リンクについても説明します。

VisualDSP++ カーネル（VDK）ユーザ・ガイド

このマニュアルは、**VisualDSP++** 開発ツールと統合されたリアルタイムのオペレーティング・システム・カーネル、**VisualDSP++** カーネルに関する情報を提供します。**VDK** は、特に **DSP** プログラミングのメモリとタイミングの制約のために作られた最新のスケジューリング／リソース割当て技術を採用しています。テンプレート・ファイルのフレームワークを

提供しているサポート

利用すれば、高性能設計のアプリケーションの開発が簡単になります。このカーネルは、アナログ・デバイセズのプロセッサが効果的に動作するように設計されています。

このマニュアルの情報の大部分は、一般的な内容です。特定のターゲット・プロセッサ、または特定のプロセッサ・ファミリーに関する情報は、付録 A の「特定プロセッサに関する注意事項」に記載されています。このマニュアルは、カーネルの内部構造と動作について説明します。

VisualDSP++ ロード・マニュアル

このマニュアルは、ローダ／スプリッタを利用して、実行ファイルをブート・ロード可能（またはブート不可能）ファイルに変換する方法について説明しています。変換したファイルは、ターゲット・システム内部の外部メモリ・デバイスにプログラミング／焼付けされます。

マニュアルでは、まず標準的なプログラム開発作業の中のどこがロード／スプリットに適しているかを説明します。さらに、ブート・モード、ブート・ストリーム、第二段階のカーネルについて説明します。それぞれの Blackfin プロセッサ・ファミリーのブートに関する詳細情報も提供します。

デバイス・ドライバとシステム・サービス・ライブラリ・マニュアル (2005 年春に発行予定)

このマニュアルは、デバイス・ドライバとシステム・サービスについて説明するものです。デバイス・ドライバ・モデルの概要と詳細な説明を提供します。デバイス・ドライバの API や、プロセッサとのデータのやり取りでデバイスが使用するさまざまなデータ・フロー方式を説明しています。DMA 方式と割込み方式によるドライバの例を示すほか、チュートリアルによってモデルに適合する効率的なデバイス・ドライバに迅速に書き込む方法を紹介します。

このマニュアルはさらに、システム・サービス・ライブラリからアプリケーションが利用できるパワフルなシステム・サービスについても詳述しています。Blackfin プロセッサのダイナミック・パワー・マネジメント機能や外部の非同期および同期メモリの制御、また割込み処理の管理のために、アプリケーションでシステム・サービス・ライブラリを利用する方法を紹介します。そのほか、アプリケーションで DMA とコールバックのサービスを利用することによって、周辺機能とメモリの両方の DMA 転送を簡単にスケジューリングし、低い優先順位の非クリティカルなイベント駆動の処理を後回しにします。システム・サービスのための API の詳細や、これらのサービスをアプリケーションで活用する方法の例も提供します。

▶ ハードウェア・ツール資料

アナログ・デバイセズが提供する各ハードウェア・ツール（EZ-KIT Lite 評価用システム、エミュレータ、AV 拡張用カード、EZ-CONNECT1 カード、STAMP ボード）のマニュアルには、回路図、スイッチとジャンパ設定の簡単な説明、部品表が記載されています。ハードウェア・ツール資料は、以下のサイトよりダウンロードください。

www.analog.com/processors/Japan/resources/crosscore

ADSP-BF537 EZ-KIT Lite 入門ガイド

このマニュアルでは、VisualDSP++ 開発システムを使用しながら ADSP-BF537 Blackfin プロセッサのための演習ができます。半日間で以下ができます。

- EZ-KIT LiteをPCに接続し、最初のプログラムを作成する。
- 性能を測定し、メモリの階層構造と電圧が性能に及ぼす影響を調べる。
- ADSP-BF537 Blackfin プロセッサのTCP/IPペリフェラルを使用する。
- ネットワークに接続し、アプリケーションのためのLwIPスタックを構築する。
- VDKとLwIPを使用して、シーザー暗号アプリケーションを作成する。
- Telnetを使用してアプリケーションに接続する。
- TCP/IPを利用して、オーディオ・トークスルー・アプリケーションを作成する。
- Telnet によってオーディオ／コントロール・ボリュームを変更する。
- Telnetによってクロック周波数を変更する。

ADSP-BF535 EZ-KIT Lite 評価用システム・マニュアル

このマニュアルは、ハードウェアの使用方法和ソフトウェアを PC にインストールする操作について説明しています。また、作成したコードを ADSP-BF535 EZ-KIT Lite で実行するためのガイドラインも紹介します。さらに、評価用ボードの部品の動作と設定についても説明します。最後に、今後の ADSP-BF535 Blackfin プロセッサのボード設計のための参考情報として回路図と部品表も提供します。

このマニュアルは、プログラマの観点から見た EZ-KIT Lite に関する情報とともに、簡単にアクセスできるボードのメモリ・マップを提供しています。

ADSP-BF533 EZ-KIT Lite 評価用システム・マニュアル

このマニュアルは、ハードウェアの使用方法和ソフトウェアを PC にインストールする操作について説明しています。また、作成したコードを ADSP-BF533 EZ-KIT Lite で実行するためのガイドラインも紹介します。さらに、評価用ボードの部品の動作と設定についても説明します。最後に、今後の ADSP-BF533 Blackfin プロセッサのボード設計のための参考情報として回路図と部品表も提供します。

このマニュアルは、プログラマの観点から見た EZ-KIT Lite に関する情報とともに、簡単にアクセスできるボードのメモリ・マップを提供しています。

ADSP-BF537 EZ-KIT Lite 評価用システム・マニュアル

このマニュアルは、ハードウェアの使用方法和ソフトウェアを PC にインストールする操作について説明しています。また、作成したコードを ADSP-BF537 EZ-KIT Lite で実行するためのガイドラインも紹介します。さらに、評価用ボードの部品の動作と設定についても説明します。最後に、今後の ADSP-BF537 Blackfin プロセッサのボード設計のための参考情報として回路図と部品表も提供します。

提供しているサポート

このマニュアルは、プログラマの観点から見た EZ-KIT Lite に関する情報とともに、簡単にアクセスできるボードのメモリ・マップを提供しています。

ADSP-BF561 EZ-KIT Lite 評価用システム・マニュアル

このマニュアルは、ハードウェアの使用方法和ソフトウェアを PC にインストールする操作について説明しています。また、作成したコードを ADSP-BF561 EZ-KIT Lite で実行するためのガイドラインも紹介します。さらに、評価用ボードの部品の動作と設定についても説明します。最後に、今後の ADSP-BF561 Blackfin プロセッサのボード設計のための参考情報として回路図と部品表も提供します。

このマニュアルは、プログラマの観点から見た EZ-KIT Lite に関する情報とともに、簡単にアクセスできるボードのメモリ・マップを提供しています。

Blackfin EZ-Extender マニュアル

このマニュアルは、ADSP-BF53x EZ-Extender ボードの能力を知るためのサンプル・プログラムを提供します。この拡張ボードには、以下の特長があります。

- OmniVisionカメラ・インターフェース
- 高速コンバータ（HSC）評価用ボード・インターフェース
- LCDインターフェース
- SMTフットプリント・エリア

▶ VisualDSP++ ヘルプ

VisualDSP++ オンライン・ヘルプは、パワフルな検索ツールです。以下を含め、数多くの資料を1つの場所にまとめています。

- VisualDSP++ マニュアルの全セット
- プロセッサのハードウェア・マニュアルとハードウェア・ツール・マニュアル
- 2万件を超える技術関連記事（EE ノート）

このヘルプ・システムは、VisualDSP++ のグラフィカル・ユーザ・インターフェースの中にあり、コンテキスト情報（デバッグ・ウィンドウ、ツール、ダイアログボックス）を提供しています。各タスクについて、わかりやすいステップごとの詳しい説明があります。

何よりも VisualDSP++ ヘルプは、アナログ・デバイセスが作成したあらゆるプロセッサ・ハードウェアとツールの資料にアクセスできるシングル・ポイントとして役に立ちます。

ヘルプの検索エンジンを使用すれば、印刷物として1万ページを超える資料の中からすばやく情報を見つけることができます。

VisualDSP++ ヘルプは Microsoft HTML Help スタンドアードをベースに作られており、以下の操作が可能です。

- ヘルプからソース・ドキュメントへのサンプル・コードのコピー
- ブックマークとトピックの印刷
- 文章による検索のほか、ワイルドカード、ネスト表現、ブール演算子を使った絞り込みの検索

▶ DSP 刊行物へのご意見

当社のマニュアルおよびオンライン・ヘルプについてのご意見・ご提案は、下記アドレスにお寄せください。

marcom.japan@analog.com

■ The DSP Collaborative

DSP Collaborative™ とは、アナログ・デバイセズのためのプロセッサ／DSP のサードパーティ・ネットワークのことです。DSP Collaborative™ は、さまざまなアプリケーションや市場にハードウェア製品、ソフトウェア製品、アルゴリズム、設計サービスを提供している世界各国のパートナー企業で構成されています。これらの提携企業はコンサルティング・サービスのほか、広範な市販 COTS 製品を提供しています。パートナー各社が提供するツールは、アナログ・デバイセズの DSP 製品をベースとするシステムでうまく機能するように特に設計されたものです。詳細については、以下のサイトをご覧ください。

www.analog.com/processors/3rdparty

■ テクニカル／カスタマ・サポート

Blackfin プロセッサのカスタマ・サポートは、以下の方法でご利用になれます。

- Blackfin プロセッサのウェブサイト：
www.analog.com/jp/blackfin
- 電子メールでのお問い合わせ：
marcom.japan@analog.com
- アナログ・デバイセズの正規販売代理店：
www.analog.com/intl/japan/salesdir/index.html

■ MyAnalog.com

MyAnalog.com は、アナログ・デバイセズのウェブページをカスタマイズして、関心のある製品の最新情報のみを表示できるようにする無料機能です。関心のあるウェブページの更新情報を毎週受け取ることも可能です。MyAnalog.com から、書籍、アプリケーション・ノート、データシート、コード例などの情報にアクセスできます。

毎週自動的にお知らせを受け取ることができる機能を有効にしておいてください。メールでプロセッサの不具合や正誤表をお知らせしますので、これは特に重要です。

▶ 登録

www.myanalog.com でご登録ください。「**Register**」をクリックすれば、MyAnalog.com. をご利用になれます。登録には約 5 分かかります。登録することにより、欲しい情報を選択して受信することができます。

すでに登録されている方は、そのままログインしてください。ご使用のユーザ名がメールのアドレスになります。

索引

A

ADSP-BF533

EZ-KIT Lite 評価用システム ,
2-19, 3-17

STAMP uClinux カーネル・ボー
ド , 2-33

ADSP-BF535

EZ-KIT Lite 評価用システム ,
2-26, 3-17

ADSP-BF537

EZ-KIT Lite 評価用システム , 2-22

ADSP-BF561

EZ-KIT Lite 評価用システム ,
2-24, 3-18

アプリケーション開発 , 3-12

AV EZ-CONNECT カード , 2-30

B

BDTI, 1-17

Berkeley Design Technology

Incorporated (BDTI) , 1-17

Blackfin

EZ-Extender, 3-18

uClinux への対応 , 2-16

アーキテクチャ , 1-2, 1-11

アプリケーション開発 , 2-3, 2-42

インターフェース , 1-11

コア , 1-11

最適化 , 1-5

仕様 , 1-9

仕様書 , 3-9

スケーラビリティ , 1-8

セレクション情報 , 3-2

速度 , 1-12

データシート , 3-9

デュアル・コア・デバイス , 1-8

トレーニング , 3-4

Blackfin EZ-Extender, 2-28, 3-18

Blackfin プロセッサとのインター
フェース , 1-11

BSDL ファイル , 3-9

BTC, 2-8

C

C/C++ コンパイラ , 2-11, 3-12

CROSSCORE ツール , 資料 , 3-10

D

DSP Collaborative, 3-20

DSP, プロセッサを参照してください

E

EE ノート , 3-3

Embedded Microprocessor

Benchmark Consortium
(EEMBC) , 1-22

EZ-KIT Lite 評価用システム

拡張ボード , 2-28

定義済み , 2-17

~のプログラム , 1-25

ライセンス , 2-18

G

GCC ツール・チェーン, 2-4
GNU ツール・チェーン, 2-13
Green Hills Software 社, ツール,
2-12

I

IBIS モデル, 3-9

J

JTAG エミュレータ, 2-34

M

MCU 動作, 1-4
MULTI ツール (Green Hills
Software 社), 2-12
MyAnalog.com, 3-21

P

PGO, 2-9

R

RISC
処理, 1-11
命令セット, 1-1
RTOS, 利用するか否かの判断, 2-14

S

SCC, ソース・コード・コントロール
を参照してください
STAMP ボード, 2-33

U

uClinux, 2-16, 2-33
USB 1.1 JTAG エミュレータ, 2-37

V

VDK
サードパーティ RTOS との比較,
2-15
定義済み, 2-7
VisualDSP++
カーネル (VDK), 2-7
資料, 3-11
特長, 2-6
プロジェクトの開発段階, 2-1
ヘルプ, 3-19

あ

アセンブラ, 2-11, 3-13
アセンブリ言語, 3-7
アセンブリ・コードの作成, 1-6
アプリケーション
信号処理, 1-5
制御, 1-5
アプリケーション開発
ADSP-BF561, 3-12
～の段階, 2-3
アプリケーション・ノート, 3-3
アプリケーションの開発
代表的な流れ, 2-42
アルゴリズム, 1-25

え

エキスパート・リンカ, 2-11
エクステンダ, 3-18
エミュレータ, 2-34
エンコード, 1-25

お

オートメーション API, 2-8
オペレーティング・システムへの対
応, 1-2, 1-6
音声アルゴリズム, 1-25

オンライン・セミナー, 3-5
オンライン・ヘルプ, 3-19

か

カーネル, 2-7, 2-15
拡張ボード, 2-28
カスタマ・サポート, 3-20

き

キャッシュのビジュアル表示, 2-10
キャッシュ・メモリ・コントローラ
への対応, 1-4

く

グラフィカル・ツール, 2-9

こ

高性能 PCI JTAG エミュレータ
(HPPCI), 2-39
高性能 USB 2.0 JTAG エミュレータ
(HPUSB), 2-35
コード密度
 Blackfin の利点, 1-5
 コンパイラ, 1-26
 比較グラフ, 1-23
コード例
 EZ-KIT Lite, 1-25
 アナログ・デバイセズのベンチ
 マーク, 1-24
コンパイラ
 C/C++, 2-11
 Green Hills Software, 2-12
 コード密度, 1-26
 コンパイルされたシミュレーショ
 ン, 2-10
 プロファイルに基づく最適化, 2-9
 マニュアル, 3-12

コンパイルされたシミュレーション,
2-10

し

システム・サービス, 1-26
シミュレーション
 コンパイルされた, 2-10
仕様
 主要な特長, 1-9
商業雑誌の記事, 3-3
仕様書
 データシート, 3-9
資料
 VisualDSP++, 3-11
 ハードウェア・ツール, 3-15
 プロセッサ, 3-6
信号処理, 1-4

す

スクリプティング, 2-8

せ

性能, 1-12
セミナー, 3-4

そ

ソース・コード・コントロール
(SCC), 2-11
ソフトウェア開発ツール, 2-4, 2-13
ソフトウェア・ライセンス, 2-18

た

畳込み, 1-25

つ

ツール

索引

CROSSCORE, 3-10

GCC, 2-4

Green Hills Software 社, 2-12

キャッシュのビジュアル表示,
2-10

選択, 2-40

ソフトウェア開発, 2-4

デバッグ, 2-7

統計的プロファイリング, 2-9

～の比較, 2-13

ハードウェア開発, 2-17

パイプライン・ビューア, 2-10

不具合リスト, 3-8

プロジェクト・マネジメント, 2-4

プロット, 2-9

プロファイルに基づく最適化, 2-9

リンク, 2-11

て

データシート, 3-9

テクニカル・サポート, 3-20

デバイス・ドライバ, 1-26

デバッグ用ツール, 2-7

デュアル・コア・プロセッサ, 1-7,
1-14

と

統計的プロファイリング, 2-9

トレーニング, 3-4

は

ハードウェア・ツール

資料, 3-15

選択, 2-17

ハードウェア・リファレンス・マ

ニュアル, 3-6

パイプライン・ビューア, 2-10

バックグラウンド・テレメトリ・
チャンネル, 2-8

ひ

ビデオ信号処理, 1-2

評価用システム, EZ-KIT Lite 評価用
システムを参照してください

ふ

フィルタ, 1-25

フーリエコサイン関数, 1-25

不具合リスト, 3-8

プロジェクト

開発段階, 2-1

プロセッサ

アルゴリズム, 1-25

機能, 1-2

データシート, 3-9

不具合リスト, 3-8

プログラミング, 1-4

プロット・ツール, 2-9

プロファイリング, 統計的, 2-9

プロファイルに基づく最適化, 2-9

へ

ヘルプ (オンライン), 3-19

ベンチマーク

BDTI, 1-17

Blackfin の性能を比較した URL,
1-24

EEMBC, 1-22

プロセッサのアルゴリズム, 1-25

ほ

保護されているメモリ, 1-6

保護されているモード, 1-4

ま

マイクロ・シグナル・アーキテク
チャ (MSA) , 1-1
マニュアル, 資料を参照してくださ
い
マルチプロセッサへの対応 , 2-8
マルチレート・フィルタ , 1-25

め

命令セット・リファレンス , 3-7
メールによるお知らせ , 3-21
メモリ・マネジメント , 1-2, 1-4

ら

ライセンス
説明 , 2-18
フローティング , 2-42

り

リアルタイム・オペレーティング・
システム (RTOS) , 2-14
離散コサイン関数 , 1-25
リンク , 2-11, 3-13

れ

例外の取扱い , 1-4

ろ

ローダ , 3-14

わ

ワークショップ , 3-4
割込み処理 , 1-4, 1-5

